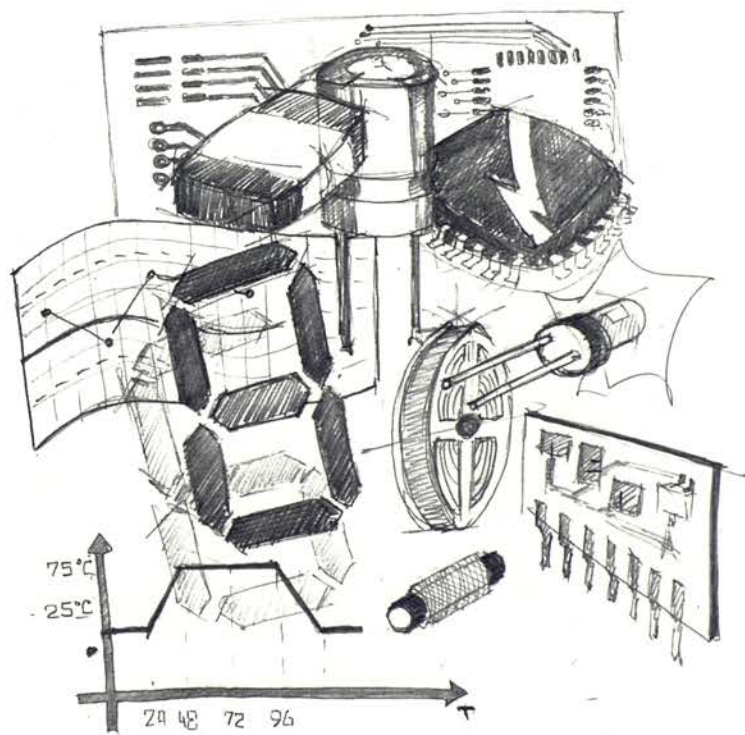


ANTONIO BANDERA RUBIO  
JUAN ANTONIO RODRÍGUEZ FERNÁNDEZ  
FRANCISCO J. SÁNCHEZ PACHECO

# *TECNOLOGÍA ELECTRÓNICA: MATERIALES Y TÉCNICAS DE FABRICACIÓN*



UNIVERSIDAD DE MÁLAGA / MANUALES



ANTONIO BANDERA RUBIO  
JUAN ANTONIO RODRÍGUEZ FERNÁNDEZ  
FRANCISCO J. SÁNCHEZ PACHECO

**TECNOLOGÍA ELECTRÓNICA:  
MATERIALES Y TÉCNICAS  
DE FABRICACIÓN**

UNIVERSIDAD DE MÁLAGA/MANUALES



Publicaciones y  
Divulgación Científica

© Los autores

© Publicaciones y Divulgación Científica. Universidad de Málaga.

Diseño de la colección: J. M. Mercado

I.S.B.N.: 84-7496-951-4

Depósito Legal: MA-492/2002

Imprime: Imprenta Montes, S.L.

C/ Macaray, 3-5 - Telf.: 952 35 30 07

C/ Hiestrosa, 14 - Telf.: 951 21 26 60



Esta obra está bajo una licencia de Creative Commons Reconocimiento-NoComercial-SinObraDerivada 4.0 Internacional: <http://creativecommons.org/licenses/by-nc-nd/4.0/legalcode>  
Cualquier parte de esta obra se puede reproducir sin autorización pero con el reconocimiento y atribución de los autores.  
No se puede hacer uso comercial de la obra y no se puede alterar, transformar o hacer obras derivadas.

# Índice General

Índice de Figuras	xxv
Índice de Tablas	xxvii
Prefacio	xxix

<b>I</b>	<b>Dispositivos Pasivos</b>	<b>1</b>
<b>1.-</b>	<b>Materiales conductores</b>	<b>3</b>
1	Introducción a la teoría atómica . . . . .	3
1.1	Teoría de las bandas de energía de los sólidos . . . . .	6
2	Propiedades de los materiales conductores . . . . .	6
3	Propiedades eléctricas del conductor . . . . .	7
3.1	Conductividad . . . . .	8
3.2	Movilidad . . . . .	9
3.3	Resistividad . . . . .	10
3.4	Elementos de cálculo . . . . .	10
<b>2.-</b>	<b>Resistencias</b>	<b>13</b>
1	Introducción . . . . .	13
2	Resistores lineales fijos . . . . .	14
2.1	Concepto de resistencia . . . . .	14
2.2	Especificaciones generales . . . . .	14
2.3	Tipos de resistores fijas con terminales convencionales para taladro de paso ( <i>thru hole</i> ) . . . . .	18
2.4	Resistores de película de carbón pirolítico . . . . .	18
2.4.1	Elementos de cálculo constructivo . . . . .	19
2.5	Resistores de película metálica . . . . .	20

	2.5.1	Resistores de película de óxido metálico . . . . .	20
	2.5.2	Resistores de película delgada . . . . .	21
	2.5.3	Resistores de película gruesa . . . . .	21
2.6		Resistores bobinados de potencia . . . . .	22
2.7		Proceso de espiralado de resistores . . . . .	23
2.8		Resistores chip (Montaje superficial) . . . . .	24
2.9		Aspectos constructivos . . . . .	25
	2.9.1	Marcado . . . . .	25
2.10		Ruido eléctrico en resistores chip . . . . .	26
2.11		Comportamiento en frecuencia . . . . .	26
2.12		Proceso de ajuste por Láser . . . . .	26
3		Resistores no lineales . . . . .	28
	3.1	Termistores NTC ( <i>Negative Temperature Coefficient</i> ) . .	28
	3.1.1	Fabricación . . . . .	29
	3.1.2	Relación de la resistencia con la temperatura .	30
	3.1.3	Curva de una NTC y cálculo de $B$ . . . . .	30
	3.1.4	Características Tensión-Corriente . . . . .	31
	3.1.5	Velocidad de respuesta (Constante de tiempo térmica) . . . . .	32
	3.2	Termistores PTC ( <i>Positive Temperature Coefficient</i> ) . .	33
	3.2.1	Características Resistencia-Temperatura . . . . .	33
	3.2.2	Características Corriente-Tensión . . . . .	34
	3.3	Varistores (VDR) . . . . .	34
	3.3.1	Proceso de fabricación . . . . .	35
	3.3.2	Máxima sobrecorriente no repetitiva . . . . .	36
	3.3.3	Energía máxima . . . . .	36
	3.3.4	Curva típica $V/I$ de un varistor de óxido de Zinc	36
	3.3.5	Principio de limitación de corriente . . . . .	37
	3.4	Resistores dependientes de la luz (LDR: <i>Light Depen-</i> <i>dant Resistor</i> ) . . . . .	38
	3.4.1	Respuesta espectral . . . . .	39
	3.4.2	Tiempo de recuperación . . . . .	39
4		Resistores variables . . . . .	40
	4.1	Potenciómetros . . . . .	40
	4.1.1	Parámetros característicos . . . . .	41
	4.1.2	Leyes de variación . . . . .	42
	4.1.3	Especificaciones . . . . .	43
	4.1.4	Tipos de potenciómetros . . . . .	44

<b>3.-</b>	<b>Materiales dieléctricos y condensadores</b>	<b>45</b>
1	Introducción . . . . .	45
2	Definición de material dieléctrico . . . . .	46
2.1	Características del dieléctrico . . . . .	47
2.1.1	Vector de polarización ( $\vec{P}$ ) . . . . .	47
2.1.2	Permitividad . . . . .	48
2.1.3	Rigidez dieléctrica o Tensión de ruptura . . . . .	48
2.1.4	Vector desplazamiento o inducción eléctrica . . . . .	49
2.1.5	Resistencia de aislamiento ( $R_i$ ) . . . . .	49
2.1.6	Ángulo de pérdidas ( $\delta$ ) . . . . .	49
3	Estructura de un condensador . . . . .	51
4	Condensadores de plástico . . . . .	52
4.1	Proceso de fabricación . . . . .	53
4.2	Características generales . . . . .	54
5	Condensadores cerámicos . . . . .	55
5.1	Fabricación . . . . .	56
5.2	Modelo equivalente . . . . .	57
5.3	Condensadores cerámicos multicapa SMD. Estructura interna . . . . .	58
6	Condensadores electrolíticos . . . . .	58
6.1	Condensadores electrolíticos de aluminio . . . . .	59
6.1.1	Proceso de fabricación . . . . .	60
6.1.2	Parámetros característicos . . . . .	61
6.2	Condensadores electrolíticos de tantaló . . . . .	62
7	Aplicaciones de los distintos tipos de condensadores . . . . .	63
<b>4.-</b>	<b>Materiales magnéticos e inductores</b>	<b>65</b>
1	Introducción . . . . .	65
2	Ferritas . . . . .	65
2.1	Proceso de fabricación . . . . .	66
3	Inductores . . . . .	67
3.1	Características de la bobina de hilo conductor . . . . .	69
3.2	Inducción mutua y autoinducción . . . . .	69
3.3	Energía electromagnética asociada a una bobina . . . . .	71
3.4	El inductor como elemento de circuito . . . . .	72
3.4.1	Factor de calidad . . . . .	72
3.5	Inductores especiales . . . . .	73
3.5.1	Inductores para alta frecuencia (Nido de abeja) . . . . .	73
3.5.2	Inductores toroidales ( <i>Pots</i> ) . . . . .	74

4	Transformadores . . . . .	74
4.1	Elementos de cálculo . . . . .	75
4.1.1	Sección del núcleo magnético . . . . .	75
4.1.2	Sección del hilo . . . . .	76
4.1.3	Pérdidas en el cobre . . . . .	77
4.1.4	Pérdidas en el núcleo . . . . .	77
4.1.5	Rendimiento . . . . .	77
<b>5.-</b>	<b>Cristales de cuarzo</b>	<b>79</b>
1	Introducción . . . . .	79
2	Proceso de fabricación . . . . .	80
3	Modelo equivalente . . . . .	81
4	Parámetros característicos . . . . .	82
4.1	Característica frecuencia/temperatura . . . . .	83
5	Métodos de medida y comprobación de cristales de cuarzo . . .	84
6	Ensamblado del cristal en la placa de circuito impreso . . . . .	85
	<b>Bibliografía</b>	<b>87</b>
<b>II</b>	<b>Tecnología de semiconductores y circuitos integrados</b>	<b>89</b>
<b>6.-</b>	<b>Materiales semiconductores. Preparación de obleas</b>	<b>91</b>
1	Materiales semiconductores: características . . . . .	91
2	Obtención de cristales semiconductores . . . . .	92
2.1	Características de los monocristales . . . . .	95
2.1.1	Grado de pureza . . . . .	95
2.1.2	Orientación cristalina . . . . .	95
2.1.3	Defectos . . . . .	97
3	Crecimiento de monocristales . . . . .	98
3.1	Método Czochralski . . . . .	99
3.2	Método de la zona flotante . . . . .	100
3.3	Método de Bridgman . . . . .	100
4	Preparación del sustrato . . . . .	101
4.1	Procesos de corte y preparación de obleas . . . . .	101
4.2	Ataque químico del sustrato . . . . .	103
4.3	Pulido final de la oblea . . . . .	104

<b>7.- Crecimiento epitaxial</b>	<b>105</b>
1	Introducción . . . . . 105
2	Clasificación de las técnicas de crecimiento epitaxial . . . . . 106
3	Epitaxia en fase líquida (LPE) . . . . . 107
4	Epitaxia por haces moleculares (MBE) . . . . . 108
4.1	Consideraciones acerca del equipo para MBE . . . . . 110
5	Epitaxia en fase de vapor . . . . . 111
5.1	Dopaje y autodopaje . . . . . 112
5.2	Consideraciones acerca del equipo para VPE . . . . . 114
5.3	Métodos de CVD avanzados . . . . . 116
<b>8.- Procesos de oxidación</b>	<b>117</b>
1	Introducción . . . . . 117
2	Mecanismos de oxidación . . . . . 118
2.1	Oxidación térmica . . . . . 118
2.2	Oxidación anódica . . . . . 123
3	Sistemas y técnicas de oxidación . . . . . 124
3.1	Oxidación seca y húmeda con <i>HCl</i> . . . . . 124
3.2	Oxidación a alta presión . . . . . 125
3.3	Oxidación asistida por plasma . . . . . 126
4	Propiedades del óxido . . . . . 127
4.1	Características del óxido de silicio como máscara . . . . . 127
4.2	Estudio de las cargas de la capa de óxido . . . . . 127
5	Óxidos delgados . . . . . 129
5.1	Técnicas de oxidación . . . . . 129
5.2	Cinética del crecimiento de óxidos delgados . . . . . 129
5.3	Propiedades del óxido delgado . . . . . 130
<b>9.- Técnicas litográficas</b>	<b>131</b>
1	Introducción . . . . . 131
2	Litografía óptica . . . . . 133
2.1	Resinas ópticas . . . . . 133
2.2	Transferencia de la imagen a la oblea . . . . . 133
3	Litografía por haz de electrones . . . . . 136
3.1	Resinas sensibles a haces de electrones . . . . . 137
3.2	Generación de máscaras . . . . . 138
3.3	Barrido por rastreo y barrido vectorial . . . . . 138
3.4	Limitaciones por <i>backscattering</i> . . . . . 139
4	Litografía por rayos X . . . . . 140

4.1	Resinas sensibles a rayos X . . . . .	140
4.2	Esquema de transferencia . . . . .	141
5	Litografía por haz de iones . . . . .	142
<b>10.-</b>	<b>Deposición de dieléctricos y polisilicio</b>	<b>143</b>
1	Introducción . . . . .	143
2	Polisilicio . . . . .	144
2.1	Polisilicio dopado . . . . .	146
2.2	Oxidación del polisilicio . . . . .	146
2.3	Polisilicio dopado con oxígeno . . . . .	147
3	Deposición de óxido de silicio . . . . .	147
3.1	Métodos de deposición . . . . .	147
3.2	Cobertura . . . . .	149
3.3	Deposición de óxido de silicio dopado con fósforo . . . . .	149
3.4	Propiedades del dióxido de silicio . . . . .	150
3.4.1	Composición . . . . .	151
3.4.2	Estructura . . . . .	151
4	Nitruro de silicio . . . . .	151
<b>11.-</b>	<b>Introducción de dopantes</b>	<b>153</b>
1	Introducción . . . . .	153
2	Difusión . . . . .	154
2.1	Análisis del mecanismo de la difusión . . . . .	154
2.2	Ecuaciones unidimensionales de Fick . . . . .	156
2.2.1	Resolución de la segunda ecuación de Fick . . . . .	157
2.2.2	Difusión extrínseca . . . . .	158
2.2.3	Dependencia de la difusión con la temperatura . . . . .	159
2.3	Predeposición y redistribución . . . . .	159
2.4	Equipos para difusión . . . . .	160
3	Implantación iónica . . . . .	161
3.1	Análisis del proceso . . . . .	162
3.2	Sistemas de implantación iónica . . . . .	163
<b>12.-</b>	<b>Metalización</b>	<b>165</b>
1	Introducción . . . . .	165
2	Aplicaciones de las metalizaciones . . . . .	166
2.1	Puertas e interconexiones . . . . .	166
2.2	Contactos óhmicos . . . . .	167
2.3	Otras aplicaciones . . . . .	168

3	Elección de la metalización . . . . .	168
3.1	Metales o aleaciones . . . . .	169
3.2	Propiedades . . . . .	170
4	Deposiciones de metales . . . . .	171
<b>13.-</b>	<b>Tecnologías de Circuitos Integrados</b>	<b>173</b>
1	Introducción . . . . .	173
2	Tecnología bipolar . . . . .	173
2.1	Introducción a la tecnología bipolar . . . . .	173
2.2	El transistor bipolar . . . . .	174
3	El transistor de efecto de campo (JFET) . . . . .	176
4	Tecnología MOS . . . . .	178
4.1	Introducción a la tecnología MOS . . . . .	178
4.2	El transistor MOSFET . . . . .	178
4.2.1	Región de corte . . . . .	179
4.2.2	Región lineal . . . . .	179
4.2.3	Región de saturación . . . . .	181
4.3	Tipos de MOSFET . . . . .	181
4.4	Parámetros de optimización . . . . .	182
4.4.1	Voltaje umbral ( $V_T$ ) . . . . .	182
4.4.2	Frecuencia de transición . . . . .	183
4.5	Miniaturización del MOSFET . . . . .	183
4.6	Técnicas de fabricación . . . . .	183
<b>14.-</b>	<b>Tecnología de empaquetado del circuito integrado</b>	<b>187</b>
1	Introducción . . . . .	187
2	Evolución del empaquetado de circuitos integrados . . . . .	188
3	Tipos de empaquetados . . . . .	189
3.1	<i>Direct chip attachment</i> . . . . .	190
3.2	<i>Chip scale packages</i> . . . . .	192
4	Encapsulados para tecnologías PTH y SMT . . . . .	193
4.1	Encapsulados periféricos con terminales en dos lados . . . . .	194
4.2	Encapsulados periféricos con terminales en todos los lados . . . . .	196
4.3	Encapsulados en <i>grid-array</i> . . . . .	198
<b>15.-</b>	<b>Módulos multichip</b>	<b>201</b>
1	Introducción . . . . .	201
2	Orígenes del módulo multichip . . . . .	202
3	Características de los MCMs . . . . .	203

3.1	MCMs vs ASICs . . . . .	203
3.2	Alta frecuencia . . . . .	204
3.3	Propiedades térmicas . . . . .	204
3.4	Miniaturización . . . . .	204
3.5	Coste . . . . .	204
4	Tipos de substratos . . . . .	205
4.1	Substratos MCM de laminación (MCM-L) . . . . .	205
4.2	Substratos MCM cerámicos (MCM-C) . . . . .	206
4.2.1	MCM-C por deposición de capas gruesas . . . . .	206
4.2.2	MCM-C de cerámicas cocidas a alta temperatura (HTCC) . . . . .	207
4.2.3	MCM-C de cerámicas cocidas a baja temperatura (LTCC) . . . . .	208
4.3	Substratos de deposición (MCM-D) . . . . .	209
4.3.1	Deposición usando técnicas clásicas de capa delgada . . . . .	209
4.3.2	Tecnología de capa delgada sobre silicio . . . . .	210
4.3.3	Tecnología de capa delgada usando polímeros . . . . .	210
5	Técnicas de conexionado . . . . .	210
5.1	<i>Wire bonding</i> . . . . .	210
5.2	<i>Tape Automated Bonding (TAB)</i> . . . . .	211
5.3	<i>Flip chip</i> . . . . .	212
6	Técnicas de encapsulado . . . . .	212
6.1	<i>Dam moulding</i> . . . . .	213
6.2	<i>Transfer Moulding</i> . . . . .	213
6.3	<i>Hermetic Casing</i> . . . . .	214
7	Métodos de comprobación . . . . .	214
7.1	<i>Boundary scan</i> . . . . .	214
7.2	Autocomprobación ( <i>Built-In Self Test</i> ) . . . . .	215

## Bibliografía 217

## III Tecnología Optoelectrónica 219

16.-	Dispositivos optoelectrónicos <span style="float: right;">221</span>
1	Introducción . . . . . <span style="float: right;">221</span>
2	Conceptos básicos de fotometría . . . . . <span style="float: right;">222</span>

3	Principio de funcionamiento de los dispositivos optoelectrónicos electroluminiscentes . . . . .	224
3.1	Diodos LED . . . . .	224
3.2	Diodos infrarrojos . . . . .	225
4	Encapsulados . . . . .	225
5	Proceso de fabricación de un diodo LED para SMT . . . . .	226
6	Encapsulado SMT-TOPLED . . . . .	229
6.1	Calidad y fiabilidad . . . . .	230
7	Consideraciones de montaje de los diodos LED . . . . .	231
7.1	Diodos LED de montaje convencional (Patillas largas) . . . . .	233
7.2	Diodos LED de montaje en superficie . . . . .	233
8	Consideración sobre diseño con diodos LED . . . . .	234
8.1	Información de las hojas de características . . . . .	234
8.2	Criterios de diseño . . . . .	235
<b>17.-</b>	<b>Pantallas de cristal líquido</b>	<b>237</b>
1	Introducción . . . . .	237
2	Pantallas de cristal líquido . . . . .	237
3	Principios físicos . . . . .	238
4	Tipos de cristales líquidos . . . . .	240
4.1	Cristales líquidos nemáticos . . . . .	240
4.2	Cristales líquidos esmécticos . . . . .	240
4.3	Cristales líquidos ferroeléctricos . . . . .	241
4.4	Cristales líquidos colestéricos . . . . .	242
5	Fabricación de pantallas de cristal líquido . . . . .	242
6	Parámetros característicos de las pantallas de cristal líquido . . . . .	244
7	Pantallas de cristal líquido . . . . .	247
7.1	Matrices pasivas . . . . .	247
7.1.1	TN - <i>Twisted Nematic</i> . . . . .	247
7.1.2	STN - <i>Super Twisted Nematic</i> - . . . . .	249
7.1.3	ECB - <i>Electrically controlled birefringence</i> - . . . . .	250
7.2	Matrices activas . . . . .	251
8	Ensamble de las pantallas de cristal líquido . . . . .	252
	<b>Bibliografía</b>	<b>255</b>

<b>IV</b>	<b>Tecnología del Circuito Impreso</b>	<b>257</b>
<b>18.-</b>	<b>Introducción al circuito impreso</b>	<b>259</b>
1	Introducción . . . . .	259
2	Jerarquía de interconexiones . . . . .	259
3	Selección del nivel de jerarquía . . . . .	261
3.1	Velocidad . . . . .	261
3.2	Consumo . . . . .	262
3.3	Refrigeración . . . . .	263
3.4	Interferencia electromagnética . . . . .	263
3.5	Entorno de trabajo . . . . .	263
4	Tipos de circuitos impresos . . . . .	264
4.1	Tipos de circuitos impresos en función del número de capas . . . . .	265
4.2	Tecnología <i>Plated-Through-Hole</i> (PTH) . . . . .	265
4.3	Tecnología de montaje superficial (SMT) . . . . .	266
5	Evolución actual del circuito impreso . . . . .	267
5.1	Vías no taladradas . . . . .	267
<b>19.-</b>	<b>Introducción a la tecnología de montaje en superficie</b>	<b>269</b>
1	Introducción . . . . .	269
1.1	Tamaño y densidad de los componentes . . . . .	271
1.2	Características eléctricas . . . . .	271
1.3	Coste . . . . .	272
1.4	Calidad . . . . .	272
2	Tipos de componentes SMT . . . . .	273
2.1	Empaquetados simples . . . . .	273
2.2	Empaquetados complejos . . . . .	274
3	Especificaciones de la placa de circuito impreso en tecnología SMT . . . . .	275
4	Procesos de ensamblado y soldadura usando SMT . . . . .	276
5	Impresión usando pantallas metálicas . . . . .	278
5.1	Parámetros del enjugador . . . . .	278
5.2	Distancia substrato-pantalla . . . . .	279
5.3	Alineación de pantallas . . . . .	279
5.4	Parámetros de la pantalla metálica . . . . .	280
6	Ensamblado de componentes . . . . .	280
7	Métodos de Soldadura . . . . .	281
7.1	Soldadura <i>reflow</i> . . . . .	282

	7.1.1	Métodos de soldadura <i>reflow</i> . . . . .	283
	7.1.2	Proceso de soldadura <i>reflow</i> . . . . .	283
	7.2	Soldadura por ola . . . . .	284
8		Ensamblado de componentes usando adhesivos . . . . .	285
9		Reemplazado de componentes . . . . .	285

**20.- Aspectos básicos de la fabricación de la placa de circuito**

	<b>impreso</b>		<b>287</b>
1		Introducción . . . . .	287
	1.1	Proceso básico de fabricación del circuito impreso . . . . .	287
2		Tipos de substratos . . . . .	289
3		Fabricación de la base del circuito impreso . . . . .	291
	3.1	Proceso de laminado . . . . .	291
	3.2	Prensado . . . . .	292
	3.3	Control de calidad en substratos . . . . .	292
4		Preparación mecánica del circuito impreso . . . . .	293
	4.1	Cortado de la placa . . . . .	293
	4.2	Punzadura/Taladrado . . . . .	294
5		Definición de pistas conductoras . . . . .	296
6		Metalizado . . . . .	298
	6.1	Limpieza de vías . . . . .	299
	6.2	Cobre catalítico . . . . .	300
	6.3	Metalizado en panel. . . . .	301
	6.4	Metalizado selectivo. . . . .	303
7		Transferencia de imagen: definición de pistas e isletas. . . . .	303
	7.1	Fotograbado. . . . .	304
8		Ataque químico. . . . .	305
	8.1	Preparación de las pistas. . . . .	306

**21.- Tecnología de ensamble en placas de circuito impreso** **309**

1		Introducción . . . . .	309
2		Sistemas y Técnicas para inserción Through-Hole . . . . .	311
	2.1	Inserción de componentes axiales . . . . .	312
	2.2	Inserción de componentes radiales . . . . .	313
	2.3	Inserción de SIPs ( <i>Single In-line Packages</i> ) . . . . .	313
	2.4	Inserción de DIPs ( <i>Dual In-line Packages</i> ) . . . . .	314
3		Sistemas y Técnicas para montaje en superficie . . . . .	315
	3.1	Acción de posicionado de SMD. . . . .	316
	3.2	Máquinas de posicionado de SMD . . . . .	318

4	Ensamblado mixto . . . . .	319
5	Introducción al proceso de soldadura . . . . .	320
6	Consideraciones de diseño en procesos de soldadura . . . . .	322
6.1	Soldabilidad . . . . .	322
6.2	Adherencia de la soldadura . . . . .	323
6.3	Flujos de soldadura . . . . .	323
7	Pre calentamiento del circuito impreso . . . . .	324
8	Técnicas de soldadura por ola . . . . .	326
9	Técnicas de soldadura reflow . . . . .	330
10	Limpieza posterior al proceso de soldadura. . . . .	332
10.1	Fuentes de contaminación. . . . .	332
10.2	Métodos de limpieza. . . . .	332
<b>Bibliografía</b>		<b>333</b>
<b>V Tecnologías de Capas Gruesas y Delgadas</b>		<b>335</b>
<b>22.-</b>	<b>Tecnología de capa gruesa</b>	<b>337</b>
1	Introducción . . . . .	337
2	El proceso de capa gruesa . . . . .	338
3	Criterios de selección de pastas y substrato . . . . .	341
3.1	Criterios generales . . . . .	342
3.2	Criterios de selección de pastas conductoras . . . . .	342
3.3	Criterios para selección de pastas resistivas . . . . .	343
3.4	Criterios para pastas aislantes . . . . .	344
3.5	Criterios de selección del substrato . . . . .	344
4	Clasificación de los circuitos de capa gruesa . . . . .	345
5	Circuitos basados en metales nobles . . . . .	345
5.1	Pastas de alta temperatura . . . . .	346
5.2	Pastas de temperaturas medias . . . . .	348
5.3	Pastas de baja temperatura . . . . .	349
6	Circuitos basados en metales básicos . . . . .	349
<b>23.-</b>	<b>Deposición de capas gruesas</b>	<b>351</b>
1	Introducción . . . . .	351
2	El proceso de impresión . . . . .	351
2.1	Pantallas . . . . .	352
2.2	Enjugador . . . . .	355

2.3	Sustentador de substratos . . . . .	357
3	Procesos de cocción y ajuste . . . . .	358
3.1	Los pasos posteriores a la impresión . . . . .	358
3.2	Cocido de pastas . . . . .	359
3.3	Ajuste de componentes . . . . .	360
4	Ensamblado, empaquetado y verificación . . . . .	362
4.1	Ensamblado . . . . .	362
4.1.1	Componentes pasivos . . . . .	363
4.1.2	Componentes activos . . . . .	363
4.2	Empaquetado . . . . .	364
4.3	Verificación . . . . .	364
<b>24.-</b>	<b>Métodos de deposición de capas delgadas</b>	<b>365</b>
1	Introducción . . . . .	365
2	Métodos físicos de deposición de capa delgada . . . . .	366
2.1	Atomizador de descarga . . . . .	366
2.1.1	Propiedades de la capa depositada . . . . .	367
2.2	Magnetrones . . . . .	368
2.2.1	Magnetron cilíndrico . . . . .	370
2.2.2	Magnetron <i>S-gun<sup>TM</sup></i> y <i>sputter gun<sup>TM</sup></i> . . . . .	372
2.2.3	Magnetron plano . . . . .	372
3	Métodos químicos de deposición de capa delgada . . . . .	374
3.1	Deposición química por vapor (CVD) . . . . .	374
3.1.1	CVD de baja presión . . . . .	375
3.2	Esquemas de reactores CVD . . . . .	376
3.2.1	Reactores CVD de baja temperatura . . . . .	376
3.2.2	Reactores CVD de alta temperatura . . . . .	377
3.3	Deposición CVD asistida por plasma . . . . .	377
3.4	Otras técnicas de deposición . . . . .	379
	<b>Bibliografía</b>	<b>381</b>

**VI Calidad y Fiabilidad en los Dispositivos Electrónicos 383**

<b>25.-</b>	<b>Calidad y Fiabilidad en los dispositivos electrónicos</b>	<b>385</b>
1	Introducción . . . . .	385
2	Conceptos previos . . . . .	387
3	Gestión total de la Calidad y de la Fiabilidad . . . . .	389

4	Conceptos y tareas asociadas a la Calidad . . . . .	390
4.1	Inspección de entrada de materiales (Calidad del proveedor) . . . . .	390
4.2	Criterios de inspección . . . . .	393
4.3	Evaluación de la producción . . . . .	395
4.3.1	Control de proceso estadístico . . . . .	395
4.4	Auditoría del producto terminado . . . . .	397
4.4.1	Norma MIL-STD 105 . . . . .	398
5	Conceptos y tareas asociadas a la Fiabilidad . . . . .	400
5.1	Fiabilidad de los componentes . . . . .	400
5.1.1	Tests de Fiabilidad para dispositivos semiconductores . . . . .	401
5.1.1.1	Funcionamiento a alta temperatura . . . . .	401
5.1.1.2	Ciclo de temperatura . . . . .	401
5.1.1.3	Choque térmico . . . . .	402
5.1.1.4	Temperatura / Humedad / BIAS (con alimentación) . . . . .	402
5.1.1.5	Autoclave . . . . .	403
5.1.1.6	Presión / Temperatura / Humedad / Alimentación . . . . .	403
5.1.1.7	Ciclo de temperatura / Humedad / Alimentación . . . . .	404
5.1.1.8	Ciclos de alimentación y temperatura . . . . .	404
5.1.1.9	Ciclo de alimentación . . . . .	404
5.1.1.10	Funcionamiento a baja temperatura . . . . .	405
5.1.1.11	Choque mecánico . . . . .	405
5.1.1.12	Calor de soldadura . . . . .	406
5.1.1.13	Integridad de las patillas . . . . .	406
5.1.1.14	Atmósfera salina . . . . .	406
5.2	Análisis de los datos de fiabilidad . . . . .	406
5.3	Ensayos acelerados . . . . .	407
5.3.1	Stress de temperatura . . . . .	410
5.3.2	Stress de temperatura y alimentación . . . . .	411
5.3.3	Stress de temperatura y humedad . . . . .	411
5.3.4	Ciclo de temperatura . . . . .	411
5.3.5	Cálculo de la tasa de fallos con los resultados de un ensayo acelerado . . . . .	412
6	Glosario de términos relacionados con la Calidad . . . . .	412

7   Glosario de términos relacionados con la Fiabilidad . . . . . 414

**Bibliografía** . . . . . **417**



# Índice de Figuras

1.1	Estructura básica del átomo. . . . .	4
1.2	Distribución de capas de electrones en torno al núcleo. . . . .	5
1.3	Distribución de bandas de energía en los sólidos. . . . .	7
1.4	a) Movimiento del electrón libre por agitación térmica; y b) movimiento del electrón bajo una acción externa. . . . .	8
1.5	Estudio de la intensidad de corriente. . . . .	11
2.1	Modelo esquemático de la resistencia. . . . .	14
2.2	Curva de disipación típica de un resistor. . . . .	16
2.3	Punto caliente de un resistor. . . . .	17
2.4	Esquema de un resistor pirolítico. . . . .	19
2.5	Cuadrado mínimo y esquema típico de resistor de capa. . . . .	22
2.6	Esquema del proceso de espiralado. . . . .	24
2.7	Ruido en resistores tipo chip en función de su valor. . . . .	26
2.8	Sistema de ajuste por láser. . . . .	27
2.9	Variación típica de la resistencia de una NTC con la temperatura. . . . .	28
2.10	Relación entre tensión y corriente en un termistor NTC. . . . .	31
2.11	Comportamiento de los termistores PTC y NTC. . . . .	33
2.12	Característica corriente-tensión de la PTC. . . . .	34
2.13	Estructura física y comportamiento del VDR. . . . .	35
2.14	Variables que influyen en la disipación de energía del VDR. . . . .	37
2.15	Curva típica Voltaje-Intensidad del VDR. . . . .	38
2.16	Circuito con varistor para limitación de corriente. . . . .	38
2.17	Curva típica Resistencia-Iluminación de una LDR. . . . .	39
2.18	Respuesta espectral de distintos fotoconductores intrínsecos. . . . .	40
2.19	Esquema del potenciómetro. . . . .	41
2.20	Representación de los valores característicos del potenciómetro. . . . .	42
2.21	Tipos de variaciones del potenciómetro: a) lineal; b) logarítmica negativa; y c) logarítmica positiva. . . . .	43
2.22	Respuestas real e ideal de un potenciómetro de variación lineal. . . . .	44

3.1	a) Partículas eléctricamente neutras del dieléctrico; y b) polarización de las mismas. . . . .	47
3.2	a) Modelo equivalente y b) representación vectorial de la tensión en el condensador. . . . .	50
3.3	Esquema del condensador plano. . . . .	51
3.4	Proceso de bobinado de condensadores de plástico. . . . .	54
3.5	Distintos tipos de condensadores cerámicos ( <i>Jya-Nay Co Ltd</i> <sup>©</sup> ). . . . .	56
3.6	Modelo equivalente del condensador cerámico. . . . .	57
3.7	Estructura interna del condensador cerámico multicapa. . . . .	58
3.8	Dimensiones típicas de condensadores cerámicos SMD. . . . .	59
3.9	Estructura del condensador electrolítico de aluminio. . . . .	60
3.10	Montaje final del condensador electrolítico de aluminio. . . . .	61
3.11	Variación de la capacidad del condensador electrolítico de aluminio con la temperatura. . . . .	62
3.12	Frecuencia de uso de distintos tipos de condensadores. . . . .	63
4.1	Proceso industrial de fabricación de las ferritas. . . . .	67
4.2	Esquema de un electroimán. . . . .	68
4.3	Bobinas 1 y 2 acopladas magnéticamente. . . . .	70
4.4	a) Representación circuital del inductor, y b) relación vectorial tensión-corriente en el inductor ideal. . . . .	72
4.5	a) Modelado del inductor, y b) relación vectorial tensión-corriente en el inductor real. . . . .	73
4.6	Inductor de nido de abeja. . . . .	73
4.7	Inductor toroidal. . . . .	74
4.8	Transformador monofásico. . . . .	75
4.9	Dimensiones geométricas del transformador monofásico. . . . .	76
5.1	Orientaciones de corte del cristal de cuarzo. . . . .	80
5.2	Aspecto del cristal de cuarzo. . . . .	81
5.3	Modelo equivalente del cristal de cuarzo. . . . .	82
5.4	Relación frecuencia-temperatura en un cristal de cuarzo con corte AT y ángulos adyacentes. . . . .	84
5.5	Circuito de medida de un cristal de cuarzo. . . . .	85
5.6	Detalle del circuito en $\pi$ de medida del cristal de cuarzo. . . . .	85
6.1	Purificación por zona flotante. . . . .	94
6.2	Estructura cristalina del Silicio, y los tres planos cristalográficos principales. . . . .	97
6.3	Defectos de la estructura cristalina: a) extensos; y b) puntuales. . . . .	98
6.4	Método Czochralski de crecimiento de monocristales . . . . .	99

6.5 a) Pulido del borde del lingote; y b) marcado de lingotes. . . . 102

6.6 a) Cortado de obleas; y b) redondeado del borde de la oblea. . . 103

7.1 Esquema del sistema de crecimiento epitaxial de la barquilla deslizante . . . . . 107

7.2 Diagrama de fases del  $GaAs$  . . . . . 108

7.3 Esquema del sistema para MBE . . . . . 109

7.4 Esquema del sistema para MBE mostrando algunos de los sensores de medida . . . . . 110

7.5 Esquema del reactor para VPE . . . . . 111

7.6 Esquema del conjunto de gases empleados para VPE sobre silicio 114

7.7 Tipos de susceptores empleados en VPE . . . . . 115

8.1 Proceso de crecimiento de  $SiO_2$  sobre  $Si$ . . . . . 119

8.2 Cinética del proceso de oxidación térmica. . . . . 119

8.3 a) Tasa de crecimiento  $B$  para espesores grandes; y b) tasa de crecimiento  $B/A$  para espesores pequeños. . . . . 122

8.4 Proceso de oxidación anódica. . . . . 124

8.5 Esquema del burbujeador. . . . . 125

8.6 Sistema de oxidación asistida por plasma. . . . . 126

8.7 Cargas presentes en la capa de óxido. . . . . 128

9.1 Esquema básico del proceso litográfico. . . . . 132

9.2 Impresión por proximidad. . . . . 134

9.3 Esquema de sistema de iluminación. . . . . 135

9.4 a) Sistema de impresión por proyección; y b) distintos tipos de impresiones por proyección. . . . . 136

9.5 Esquema de una máquina de litografía por haz de electrones. . . 137

9.6 a) Barrido por rastreo, y b) barrido vectorial. . . . . 139

9.7 Limitación en la incidencia del haz de electrones. . . . . 140

9.8 Esquema de litografía por rayos X. . . . . 141

10.1 Variación de la tasa de crecimiento del polisilicio con la temperatura. . . . . 145

10.2 a) Reactor CVD continuo; y b) reactor LPCVD. . . . . 148

10.3 Grados de cobertura: a) Uniforme; b) no uniforme por escasa migración en superficie cuando la región de reacción de las moléculas del gas es mucho mayor que las dimensiones de la vía; y c) no uniforme por escasa migración en superficie cuando la región de reacción de las moléculas del gas es mucho menor que las dimensiones de la vía. . . . . 149

10.4	Deposición de dióxido de silicio dopado con fósforo sobre un terminal de puerta a 1100 °C durante 20 min y distintos porcentajes de fósforo: a) 0 % de $P$ ; b) 2.2 % de $P$ ; y c) 7.2 % de $P$ . . . . .	150
10.5	Crecimiento de $SiO_2$ sobre sustrato protegido por máscaras de nitruro. . . . .	152
11.1	Variación de la conductividad con la temperatura en un material semiconductor dopado. . . . .	154
11.2	Mecanismos de difusión de impurezas: a) sustitucional, b) intersticial, y c) <i>interstitialcy mechanism</i> . . . . .	155
11.3	a) Resultados de tres procesos de difusión con concentración superficial constante realizados a la misma temperatura y con duraciones de tiempo distintas; y b) resultados de tres procesos de difusión con concentración total constante realizados a la misma temperatura y con duraciones de tiempo distintos. . . . .	158
11.4	Sistemas de predeposición: a) fuente sólida, b) fuente líquida y c) fuente gaseosa. . . . .	161
11.5	Penetración de iones en el sustrato. . . . .	163
11.6	Obtención de un determinado perfil usando procesos sucesivos de implantación. . . . .	163
11.7	Esquema del sistema de implantación iónica. . . . .	164
12.1	Esquema simplificado de un transistor MOSFET. . . . .	166
12.2	Relación de la resistencia de contacto, $R_c$ , con el potencial de barrera ( $\phi_B$ ) y el dopaje del material ( $N_D$ ). . . . .	168
13.1	Estructura básica de un transistor bipolar npn. . . . .	174
13.2	Esquema de un transistor bipolar npn. . . . .	175
13.3	Transistores bipolares pnp: a) vertical; y b) lateral. . . . .	176
13.4	a) Esquema de un transistor JFET canal n; y b) curvas de funcionamiento del dispositivo. . . . .	177
13.5	Esquema de un transistor MOSFET canal n. . . . .	179
13.6	Transistor MOSFET en la región lineal. . . . .	180
13.7	Transistor MOSFET en el punto de saturación. . . . .	180
13.8	Transistor MOSFET en la región de saturación. . . . .	181
13.9	Tipos de transistores MOSFET. . . . .	182
13.10	Efecto de la reducción de escala en un transistor MOSFET. . . . .	184
13.11a-h)	Secuencia del proceso de fabricación de un transistor NMOS. . . . .	186
14.1	a) Distribución periférica de terminales; y b) distribución en <i>grid-array</i> . . . . .	189

14.2 Reducción del área del CI en función del tipo de tecnología. . . 191

14.3 Proceso de montaje y empaquetado de la tecnología COB. . . . 191

14.4 Proceso de *flip chipping* C-4 de IBM. . . . . 192

14.5 Estructura *chip scale packaging*. . . . . 193

14.6 Esquema físico del LaminatCSP-128L de *National Semiconductor*. . . . . 193

14.7 Esquema físico del empaquetado MDIP 20L de *National Semiconductor*. . . . . 194

14.8 Tipos de formatos de empaquetados individuales. . . . . 195

14.9 Estructura interna del encapsulado DIP. . . . . 195

14.10 Tipos de terminales SMT: a) terminales **J**, b) terminales *gull*, c) terminales *butt*, y d) usando pads. . . . . 196

14.11 Ejemplos de encapsulados para tecnología SMT. . . . . 197

14.12 Esquema físico del empaquetado LLP 44L de *National Semiconductor*. . . . . 197

14.13 Conexión del circuito integrado con las patillas externas (PQFP). 198

14.14 a) Aspecto y planta de un PLCC, y b) aspecto y planta de un PQFP. . . . . 198

14.15 Esquema físico del empaquetado LBGA 196L de *National Semiconductor*. . . . . 199

14.16 Secciones de los empaquetados *Easy BGA* y *Stacked-CSP* de Intel<sup>©</sup>. . . . . 200

15.1 Circuito híbrido desarrollado por Dupont (*Smart Video Filter*). 203

15.2 Corte lateral del módulo MCM-L de Kongsberg Ericsson Communication, mostrando la terminación en formato BGA. . . . . 206

15.3 Circuito MCM-C desarrollado por Dupont para Dassault (*High Speed Signal Processor -6 ASICs-*). . . . . 207

15.4 Aspecto de una vía de taladrado mediante láser en una capa de dieléctrico. . . . . 207

15.5 Placa LTCC del módulo de radio *Bluetooth* de Ericsson. . . . . 208

15.6 Conexionado *wire bonding*. . . . . 211

15.7 Conexionado *tape automated bonding*. . . . . 212

15.8 Conexionado *flip chip*. . . . . 213

15.9 Estructura simplificada del circuito con estándar de verificación 1149.1. . . . . 215

16.1 Función estándar de luminosidad según el CEI . . . . . 223

16.2 Ángulo sólido e intensidad lumínica. . . . . 224

16.3 Diagramas de energía de una unión pn: a) sin voltaje externo; y b) con voltaje externo. . . . .	225
16.4 Estructura del cuerpo de un diodo de infrarrojos. . . . .	226
16.5 Dimensiones de los encapsulados: a) TH y b) SMT. . . . .	227
16.6 Esquema del proceso de fabricación de un diodo LED. . . . .	228
16.7 Esquema del proceso de fabricación de un diodo LED: a) <i>Pick &amp; place</i> del cuerpo del LED; b) esquema del <i>wire bonding</i> ; c) sección del encapsulado; y d) embandado en carrete de LEDs de SMT. . . . .	230
16.8 Ensayos de fiabilidad. . . . .	232
16.9 Condiciones de montaje de los diodos LED. . . . .	233
16.10 Utilización de los <i>light pipe</i> . . . . .	234
17.1 a) Moléculas de cristal líquido; y b) dimensiones de una molécula de cristal líquido. . . . .	239
17.2 a) Cristal líquido en fase nemática; b) cristal líquido en fase esméctica A; y c) cristal líquido en fase esméctica C. . . . .	241
17.3 Orientación de las moléculas de un cristal líquido colestérico. . . . .	242
17.4 Funcionamiento de un LCD nemático. . . . .	244
17.5 Conjunto <i>backlight</i> más pantalla. . . . .	245
17.6 Conjunto pantalla <i>twisted nemático</i> . . . . .	248
17.7 Gráfica tensión/transmisión para varios ángulos de giro en estructuras STN. . . . .	249
17.8 Funcionamiento de un visualizador de birrefringencia controlado por tensión. . . . .	251
17.9 Detalle de una matriz activa TFT para cristal. . . . .	252
17.10 Pantalla de cristal líquido con terminación de cable plano flexible. . . . .	253
17.11 Esquema de conexión con elastómero. . . . .	254
18.1 Estructura de las líneas de transmisión. . . . .	262
18.2 Vía ciega. . . . .	268
18.3 a) vías no taladradas tipo <i>DYCOstrate</i> ®; b) vías no taladradas tipo SLC. . . . .	268
19.1 Porcentajes de componentes ensamblados en placas de circuitos impresos en EEUU. . . . .	271
19.2 Patrón de conexionado del empaquetado TQFP 144L de <i>National Semiconductor</i> . . . . .	273
19.3 Nomenclatura empleada en identificación de componentes simples SMT. . . . .	273

19.4 Procesos de ensamblado y soldado que involucran tecnología SMT. . . . . 277

19.5 Aplicación de la pasta de soldadura por la técnica de impresión con pantalla metálica. . . . . 278

19.6 Problemas en la presión aplicada al enjugador: a) Demasiado débil, y b) Excesiva. . . . . 279

19.7 Cabezas de ensamblado SMT: a) *Mydas*<sup>©</sup> de MYDATA -*Finepitch-placer*-; y b) detalle del proceso de ensamblado (Sistema DVS de MYDATA). . . . . 281

19.8 Sistema *Intelligent Feeder* de la máquina *Finesse*<sup>©</sup> de Euro-Placer. . . . . 282

19.9 Puntos de conexión correctos. . . . . 282

19.10 Perfil típico de temperaturas para la soldadura *reflow* (método IR). . . . . 284

20.1 La temperatura de transición  $T_g$  marca el punto en el cual se produce un cambio apreciable en las propiedades del laminado. Se calcula como el punto de corte de las rectas de cambio a bajas y altas temperaturas. . . . . 290

20.2 Sistema de laminado con torre de tratamiento vertical. . . . . 291

20.3 Cortado de la placa de circuito impreso usando cuchillas ajustables. . . . . 294

20.4 Dimensiones mínimas para punzado de vías en láminas basadas en papel. Las dimensiones vienen dadas en función del espesor de placa *t*. . . . . 295

20.5 a-d) Proceso de impresión usando serigrafía y ataque químico (*printing – etching*). . . . . 297

20.6 Diagrama de flujo de los metalizados en panel y selectivo. . . . . 298

20.7 a) Manchas de resina en vías abiertas; y b) aspecto idealizado de la vía tras el paso de *etchback*. . . . . 299

20.8 a-d) Pasos del proceso de metalización en panel. . . . . 302

20.9 Fenómeno del *undercutting*. . . . . 302

20.10a-d) Pasos del proceso de metalización selectiva. . . . . 304

20.11 Estructura del laminado empleado en el proceso de fotograbado usando película seca, y ubicación del cliché en el proceso de grabado. . . . . 306

20.12 Ataque lateral de las pistas conductoras. . . . . 307

21.1 Tipos de componentes. . . . . 310

21.2 Cabeza de inserción VCD. . . . . 312

21.3	Esquema de cabeza de inserción axial y espacio libre necesario para su correcto funcionamiento. . . . .	314
21.4	Esquema de inserción de un componente DIP. . . . .	315
21.5	Esquema de una máquina de posicionado SMT. . . . .	317
21.6	Patrones de conexión de distintos componentes SMT. . . . .	318
21.7	Fallos provocados al ensamblar un componente SMT de 144 terminales con una rotación de medio grado. . . . .	319
21.8	Tipos de ensamblado: a) ensamblado tipo A; b) ensamblado tipo B; y c) ensamblado tipo C. . . . .	320
21.9	Estudios de soldabilidad usando el ángulo dihedral. . . . .	321
21.10	Vías soldadas con buena y mala adherencia. . . . .	324
21.11a)	Flujos por espuma; b-c) flujos por spray. . . . .	325
21.12	Esquema de un sistema de flujo de soldadura por spray: <i>Pulse spray flux system<sup>TM</sup></i> de <i>Nordson</i> . . . . .	325
21.13	Esquema de una ola de soldadura bidireccional. . . . .	327
21.14	Esquema de una ola de soldadura bidireccional donde se muestran algunas de las indicaciones señaladas para evitar acumulaciones de material de soldadura. . . . .	327
21.15	Problemas más frecuentes de los circuitos cuya cara a soldar presenta una alta densidad de componentes SMT: a) la capilaridad, que hace que el material de soldadura se acumule entre componentes cercanos; y b) las sombras, acumulaciones de soldadura que pueden llegar a convertirse en uniones no deseadas. . . . .	329
21.16	Esquema de una ola doble de soldadura. . . . .	329
21.17	Diagrama de flujo de un proceso de soldadura en tecnología mixta. . . . .	330
22.1	Diseño de un circuito simple usando tecnología de capa gruesa. . . . .	339
22.2	Dimensiones del resistor en tecnología de capa gruesa. . . . .	341
22.3	a) Relación entre el porcentaje de conductor y el valor de la resistencia superficial en una pasta resistora; b) Variación de la resistencia con la temperatura. . . . .	343
22.4	Proceso de mejora en la adherencia de la pasta conductora empleando borosilicatos. . . . .	346
23.1	Esquema del sistema de impresión en capa gruesa. . . . .	352
23.2	Caracterización de la malla. . . . .	353
23.3	a) Distintos comportamientos de fluidos respecto a la presión, y b) comportamiento de la pasta durante el proceso de impresión. . . . .	357
23.4	a) Perfil temperatura-tiempo de cocción; y b) horno de seis zonas. . . . .	359
23.5	Cortes típicos en resistores de capa gruesa para ajustar su valor. . . . .	361

23.6 Distintos tipos de condensadores SMT. . . . . 363

24.1 Esquema del sistema físico de deposición de capa delgada. . . . . 367

24.2 Cinética de la deposición física de capa delgada. . . . . 369

24.3 Condiciones óptimas de deposición físico. . . . . 369

24.4 Esquema del magnetrón cilíndrico. . . . . 371

24.5 Disposición de sustratos en torno al magnetrón cilíndrico. . . . . 371

24.6 Perfil de pulverización atómica de una fuente típica. . . . . 373

24.7 Esquemas de campos magnéticos creados en magnetrones planos. 373

24.8 a-b) Diposición de sustratos cuando se emplean magnetrones  
planos. . . . . 374

24.9 Reactor usado en CVD para deposición de Si. . . . . 375

24.10 Reactor usado en CVD de baja presión. . . . . 376

24.11 Reactor para CVD de alta temperatura. . . . . 378

24.12 Distintos tipos de reactores para CVD de baja temperatura. . . . . 378

24.13 Reactor de CVD asistida por plasma. . . . . 380

25.1 Ámbito de actuación de la gestión de la Calidad y Fiabilidad. . . . . 390

25.2 Diagrama de flujo de la Gestión total de Calidad & Fiabilidad. . . . . 391

25.3 Diagrama de control de proceso estadístico. . . . . 398

25.4 Valores de la función  $\chi^2$ . . . . . 408

25.5 Tasa de fallos en función de la temperatura de la unión. . . . . 409

25.6 Ejemplo de reducción de tiempo de prueba. . . . . 410

25.7 Curva de bañera de la tasa de fallos de un componente. . . . . 415



# Índice de Tablas

2.1	Dimensiones de los resistores chip (en mm) . . . . .	25
3.1	Materiales plásticos empleados en la fabricación de condensadores.	53
3.2	Materiales cerámicos empleados en la fabricación de condensadores. . . . .	55
8.1	Tasas de oxidación térmica sobre silicio . . . . .	122
8.2	Constantes de difusión en $SiO_2$ . . . . .	128
9.1	Especificaciones de máscaras ( <i>UltraTech Inc.</i> ) . . . . .	138
10.1	Propiedades del dióxido de silicio . . . . .	151
12.1	Características de la metalización en circuitos integrados . . . . .	166
12.2	Materiales usados en metalizaciones de CIs. . . . .	170
20.1	Recuperación de los diámetros de las vías abiertas por punzonado para laminados de papel. . . . .	296
21.1	Distintos tipos de empaquetados disponibles en SMT. . . . .	316
21.2	Procesos de transferencia de calor para soldadura <i>reflow</i> . . . . .	331
25.1	Evolución del concepto de Calidad en los últimos años . . . . .	388



# Prefacio

---

En esta obra se ofrece al estudiante información de referencia sobre las distintas tecnologías que conforman el amplio área de la Electrónica. El objetivo es facilitar al alumno los conocimientos básicos relativos a los distintos dispositivos y componentes de uso más generalizado en el entorno industrial y sus aplicaciones, así como de la normativa actual relativa a temas de fiabilidad y ensayos aplicable a los mismos.

Estos conocimientos pretenden cubrir los aspectos básicos de dichos componentes desde tres puntos de vista diferentes: procesos de fabricación, parámetros funcionales y cualitativos más importantes, y aspectos relacionados con la capacidad de fabricación. En el apartado de procesos de fabricación de los componentes, se hace una descripción de las fases de fabricación de los componentes, de los materiales utilizados, procesamientos o acabados, haciendo una breve reseña a la maquinaria o instrumentación requerida al efecto. Este punto de vista será más importante para aquellos componentes fabricados bajo especificación del cliente (*custom design*, ya que las variables productivas en las que se suele incurrir pueden ser más difíciles de controlar o menos conocidas. En el apartado de parámetros característicos, se analizan los parámetros funcionales más importantes del componente (eléctricos, tiempos de respuesta, etc.), leyes de variación, modelos de funcionamiento, de tal manera que se pueda conocer el correcto comportamiento del mismo. Finalmente, el punto de vista de la capacidad de fabricación estudia los parámetros físicos o estructurales de los distintos tipos de componentes, y que pueden constituir algún tipo de injerencia en los procesos continuos o automáticos.

Los capítulos que forman el presente texto se dividen en seis bloques. El primero de ellos abarca los capítulos del 1 al 5 y trata sobre la fabricación de Dispositivos Pasivos, incluyendo, junto a resistencias, condensadores e inductores, a los cristales de cuarzo. El segundo bloque lo forman los capítulos del 6 al 15 y describe tanto los procesos involucrados en la fabricación de circuitos

integrados a nivel individual, como su integración para originar un determinado dispositivo activo. Para finalizar este bloque, el capítulo 14 trata sobre la tecnología de empaquetado del circuito integrado y el capítulo 15 sobre la tecnología de módulos multichip. Los capítulos 16 al 17 constituyen un tercer bloque dedicado a la tecnología fotoelectrónica (dispositivos y pantallas de cristal líquido). Este último tema ha sido elaborado a partir de la información y documentación amablemente facilitada por D. J.M. Otón Sánchez, Catedrático del Dpto. de Tecnología Fotónica de la E.T.S.I.T. de Madrid, a quien agradecemos desde estas líneas su desinteresada ayuda. La problemática asociada al circuito impreso es analizada en los capítulos 18 al 21, en los que se incluyen capítulos individuales relacionados con la tecnología de montaje en superficie y el ensamble de circuitos impresos. El quinto bloque lo forman los capítulos 22 al 24 y trata sobre la tecnología de capa gruesa y las técnicas de deposición de capa delgada. El último bloque está constituido por el capítulo 25, que presenta una introducción a los temas de calidad y fiabilidad.

Finalmente, los autores de este libro consideramos indispensable la colaboración de los alumnos a la hora de evaluar el rendimiento que éstos puedan obtener de su lectura. Por ello, siempre agradeceremos cualquier consejo o sugerencia que pueda mejorar futuras ediciones. Queremos, asimismo, reconocer desde estas líneas el apoyo mostrado por el Departamento de Tecnología Electrónica, en cuyo seno se ha desarrollado y redactado este libro.

Los Autores

Parte I

# Dispositivos Pasivos



# 1

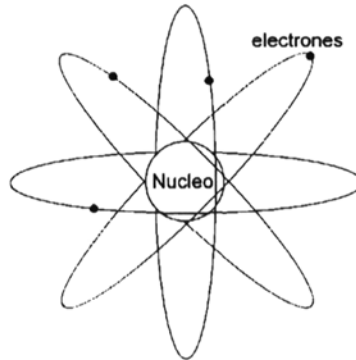
# Materiales conductores

---

## 1 Introducción a la teoría atómica

Para familiarizarse con el principio de conducción eléctrica, es necesaria una breve introducción sobre la estructura atómica y la conducción en los sólidos. Básicamente, puede considerarse que cualquier átomo está compuesto por un núcleo situado en el centro y electrones que lo rodean girando en órbitas diferentes (Fig. 1.1). De forma muy resumida, se puede afirmar que el núcleo contiene neutrones, que no poseen carga eléctrica, y protones, que poseen carga positiva. Los neutrones y los protones tienen esencialmente el mismo peso, llamándose peso atómico relativo del elemento al peso combinado de todos los neutrones y protones que contiene un átomo. El número de protones del núcleo determina el número atómico de un elemento y la carga positiva neta del núcleo. Si un átomo tiene el número atómico usual, pero un peso atómico diferente debido a que contiene un número anormal de neutrones, recibe el nombre de isótopo.

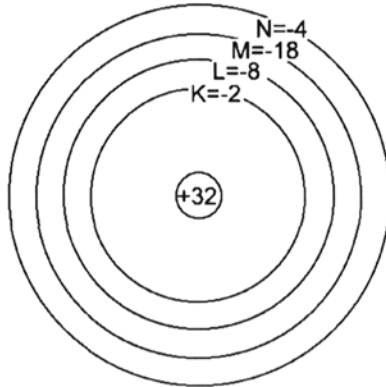
En un átomo eléctricamente neutro, el número de electrones orbitales es igual al número de protones, pues la carga de un protón es, en valor absoluto, igual a la carga de un electrón, si bien el protón es aproximadamente 1.800 veces más pesado. Si un átomo neutro pierde uno o más electrones orbitales, adquiere carga positiva. Si un átomo neutro gana electrones, adquiere carga negativa. Para que los electrones que rodean al núcleo cargado positivamente



**Figura 1.1:** Estructura básica del átomo.

no caigan sobre él debido a la atracción entre cargas de signos opuestos, deben girar en torno suyo. Cualquiera de dichos electrones giratorios tiene una cierta energía total asociada con él que es por una parte cinética y por otra potencial. La energía cinética se debe a su movimiento de giro en torno al núcleo y a la rotación en torno a su propio eje. La energía potencial es la que tiene el electrón en virtud de su posición en relación con el núcleo que lo atrae. Ahora bien, un electrón que gira ha de estar acelerado continuamente, pues la aceleración está asociada tanto con un cambio en dirección como en magnitud.

Pauli postuló en su principio de exclusión que los electrones no pueden poseer, sin radiar, más que ciertas cantidades permitidas de energía. Como la energía total asociada con un electrón es función de su distancia radial al núcleo, resulta adecuado suponer la existencia de niveles discretos permitidos de energía, u órbitas, en los que puede estar el electrón. Estas órbitas estables pueden ser determinadas mediante los principios de la mecánica cuántica. También postuló que dos electrones no pueden ocupar exactamente el mismo nivel de energía, estén en el mismo átomo o en átomos distintos. Sin embargo, resulta que cuando la distancia entre átomos es mayor que varios diámetros atómicos, los efectos de interacción son tan pequeños que puede suponerse para todos los fines prácticos que los niveles son iguales. Se ha determinado que en un átomo estable, todos los niveles permitidos de energía más próximos al núcleo están ocupados por electrones, pero debido a que dos electrones no pueden ocupar exactamente el mismo nivel de energía, todos los electrones asociados con el átomo neutro no se agrupan en la órbita más cercana. Se ha encontrado que los electrones rodean al núcleo en capas, según muestra la Fig. 1.2, siendo la forma en que están distribuidos la siguiente:



**Figura 1.2:** Distribución de capas de electrones en torno al núcleo.

- Primera capa,  $K$  : 2 electrones
- Segunda capa,  $L$  : 8 electrones
- Tercera capa,  $M$  : 18 electrones
- Cuarta capa,  $N$  : 32 electrones

Un electrón radia energía electromagnética si salta de un nivel de energía superior a otro que se encuentre más próximo al núcleo. La radiación se produce porque un electrón necesita menos energía potencial en las órbitas situadas más cerca del núcleo. A la inversa, un electrón excitado desde una órbita interior a otra exterior absorbe energía. Si por algún medio se aumenta suficientemente la energía total de un electrón, dicho electrón puede ser realmente separado del átomo padre. En este caso, se dice que se ha producido la ionización o ruptura. La ionización puede producirse cuando los materiales se someten a la acción de campos eléctricos intensos, temperaturas altas o radiaciones.

Un átomo de germanio, que tiene de número atómico 32, tiene 32 protones en el núcleo y 32 electrones orbitales distribuidos como muestra la Fig. 1.2. Obsérvese que la capa externa contiene 4 electrones. Estos electrones exteriores son los que principalmente determinan las propiedades químicas y eléctricas de un elemento. A la capa que contiene estos electrones exteriores se le llama capa de valencia, y a los electrones que contiene, electrones de valencia. Estos electrones de valencia sirven para ligar los átomos en un sistema

químico. El silicio tiene de número atómico 14, lo que significa que hay 2 electrones en la capa *K*, 8 en la *L* y 4 en la *M*. Por tanto, el silicio también tiene 4 electrones de valencia.

Las órbitas sin ocupar situadas por encima de las órbitas de valencia se llaman niveles de excitación. El comunicarle a un electrón una energía suficiente puede hacerle saltar a un nivel de excitación. En un nivel de excitación, los electrones están tan débilmente ligados que la aplicación de un campo eléctrico puede desplazarlos por un proceso de arrastre hacia la región de potencial más positivo. En realidad, a temperaturas por encima del cero absoluto, habrá alguna probabilidad de encontrar electrones en los niveles de excitación debido a la agitación térmica.

### 1.1 Teoría de las bandas de energía de los sólidos

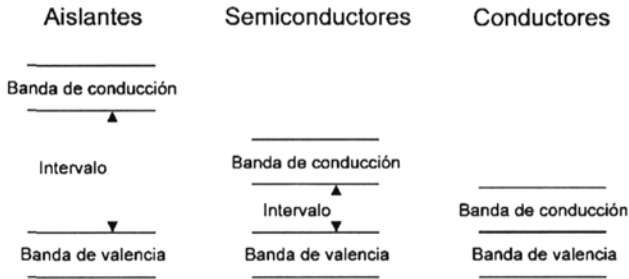
Para que tenga lugar la conducción al aplicar un campo eléctrico al cristal, los electrones deben ser acelerados con objeto de cambiar su energía total. Pero debido a su comportamiento cuántico, su energía total puede aumentar sólo si se les excita a un nivel nuevo. Si en un cristal la banda de valencia está completamente llena, la conducción no puede producirse más que si se aplica un campo eléctrico suficiente para elevar algunos electrones de la banda de valencia a la banda de conducción. Esto genera un nivel vacante en la banda de valencia, originándose un "hueco".

Los materiales pueden ser clasificados en aislantes, semiconductores y conductores en función de la cantidad de energía que debe recibir un electrón para saltar el intervalo entre la banda de valencia y la banda de conducción, conocida como banda prohibida. En los aislantes, el intervalo es grande, mientras que en los semiconductores es relativamente estrecho. En conductores tales como el cobre, las bandas de conducción y de valencia se solapan en la realidad (véase la Fig. 1.3).

## 2 Propiedades de los materiales conductores

La elección del material conductor adecuado se hará en base a las siguientes propiedades:

- Eléctricas: conductividad, movilidad, resistividad, resistencia.
- Mecánicas: límite elástico, carga de rotura, alargamiento, dureza, resistencia al desgaste, etc...



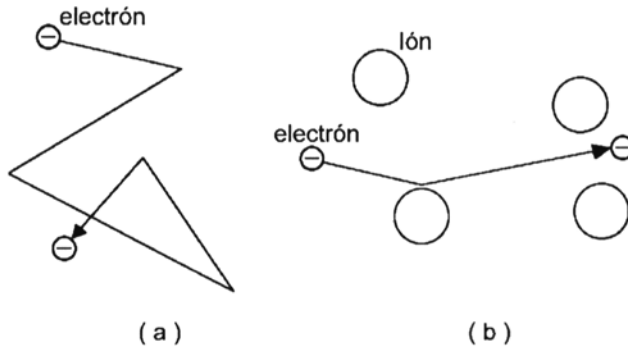
**Figura 1.3:** Distribución de bandas de energía en los sólidos.

- Físicas: densidad, homogeneidad, conductividad térmica.
- Químicas: resistencia a los agentes químicos (oxidación).
- Metalúrgicas: temperatura de fusión, fluidez, soldabilidad.
- Comerciales: precio de venta, facilidad de aprovisionamiento, facilidad de transporte.

### 3 Propiedades eléctricas del conductor

Hasta aquí se han establecido las bases teóricas que permiten definir cualitativamente los materiales conductores, ahora bien, dentro de cada grupo de materiales, las propiedades eléctricas, térmicas, mecánicas, etc. son diferentes, por lo que resulta necesario valorarlas por medio de magnitudes físicas adecuadas homologables y de aplicación inmediata al diseño. En el caso que ahora se trata (propiedades eléctricas) se van a introducir tres factores de gran importancia que son la movilidad, conductividad y resistividad. Estas tres propiedades se pueden relacionar entre sí, mediante expresiones sencillas en sus aplicaciones y de precisión suficiente, dando por otra parte un carácter cualitativo al estudio de la conducción eléctrica en los materiales.

El fenómeno físico de la conducción lleva implícita la condición necesaria de que se produzcan desplazamientos de cargas eléctricas. En el caso de sólidos conductores, existen electrones que cumplen esta condición (teoría de bandas) ya que el electrón tiene una determinada masa y una carga eléctrica de  $1,6 \times 10^{-19}$  culombios.



**Figura 1.4:** a) Movimiento del electrón libre por agitación térmica; y b) movimiento del electrón bajo una acción externa.

### 3.1 Conductividad

La conductividad o conducción específica eléctrica, se puede definir como el mayor o menor grado de facilidad que los portadores de carga encuentran al desplazarse. En los conductores metálicos existe una nube electrónica en la que están inmersos los iones metálicos positivos (este tipo de enlace entre átomos se conoce como enlace metálico). De acuerdo con la teoría del gas electrónico, los electrones están en un equilibrio dinámico debido a la agitación térmica (movimiento Browniano), de tal forma que el desplazamiento de estos portadores cambia de dirección al producirse choques con los iones (casi estacionarios). La distancia media entre colisiones se denomina camino libre medio. Puesto que el movimiento es errático, existe la misma probabilidad de que tantos electrones pasen a través de una sección, en un sentido como en el opuesto, por unidad de tiempo. Como consecuencia la corriente neta sería nula. Una imagen sencilla de lo expuesto puede ser la indicada en la Fig. 1.4, en la que se muestra el movimiento de un portador de carga cuando no existe una acción exterior (únicamente agitación térmica) y cuando sí hay una acción exterior.

En ambos casos, a cada choque del portador, se produce un cambio de dirección. En una red cristalina real, existen muchos defectos, tales como impurezas, dislocaciones, maclas, etc. que son la causa del carácter aleatorio por el que se rige el movimiento de portadores en un cristal. Un resultado importante del modelo del electrón libre, para los sólidos conductores, nos da

una expresión de la conductividad:

$$\sigma = \frac{n \cdot e^2 \cdot \tau}{m} (\Omega \cdot m)^{-1} \quad (1.1)$$

siendo  $n$  la concentración volumétrica de electrones,  $e$  la carga del electrón,  $m$  la masa del electrón, y  $\tau$  el tiempo de relajación, estrechamente relacionado con el tiempo entre colisiones, es decir, la trayectoria libre media.

Este resultado es lógico, ya que la carga transportada al exterior cuando actúa un campo eléctrico de  $E$  V/m debe ser proporcional a la densidad de carga móvil,  $n \cdot e$ , al tiempo de relajación  $\tau$ , ya que mide el tiempo que el campo actúa sobre un electrón antes de que las colisiones provoquen que su movimiento sea al azar y, finalmente, a  $e/m$ , pues la facilidad de un campo para acelerar una partícula cargada es proporcional a la carga e inversamente proporcional a la masa.

### 3.2 Movilidad

Se entiende por movilidad la facilidad de movimiento y no necesariamente de desplazamiento, es decir un portador de carga puede moverse y no desplazarse. Así pues, en términos cualitativos, la movilidad expresa la facilidad que tienen los portadores para moverse (no desplazarse). Si en la Ec. (1.1), se hace  $(e/m) \cdot \tau = \mu$ , se tiene:

$$\sigma = n \cdot e \cdot \mu \rightarrow \mu = \frac{\sigma}{n \cdot e} \quad (1.2)$$

donde  $\mu$  es la movilidad de los portadores. Así se tiene que

$$v = \mu \cdot E \quad (m/s) \quad (1.3)$$

La Ec. (1.3) permite definir la movilidad  $\mu$ , como la velocidad de impulsión de los portadores por unidad de campo eléctrico, ya que si se hace  $E = 1$  se igualan  $v$  y  $\mu$ .

La situación cambia si se aplica al sólido conductor un campo eléctrico  $\vec{E}$ , ya que, como consecuencia de la fuerza electrostática,  $\vec{F}$ , los portadores son acelerados y su velocidad aumentaría indefinidamente con el tiempo, de no existir colisiones, con lo cual los electrones perderían energía (que se transforma en calor) y se alcanzaría un régimen permanente al desplazarse con una velocidad media  $\theta$ , denominada velocidad de arrastre. El sentido de la velocidad de arrastre es contrario al campo  $\vec{E}$  y su módulo, tal como se ha comentado, será proporcional al campo eléctrico. La movilidad se expresa en  $m^2/V \cdot s$ .

### 3.3 Resistividad

La resistividad de un material es una medida de la tolerancia de éste a permitir el paso de electrones a su través. Un material será de resistividad alta cuando un determinado potencial aplicado entre sus bornas origine una corriente muy débil. Analíticamente, la resistividad,  $\rho$ , se puede considerar como el valor inverso de la conductividad:

$$\rho = \frac{1}{\sigma} \quad (\Omega \cdot m) \quad (1.4)$$

### 3.4 Elementos de cálculo

En el caso de los materiales conductores, existe un único portador de carga, el electrón, cuya movilidad se denominará como  $\mu_n$ . El valor de la conductividad en un conductor,  $\sigma$ , se puede medir con exactitud mediante instrumentación adecuada. Por otra parte, la concentración de portadores,  $n$ , puede determinarse mediante ensayos específicos, usando técnicas de efecto Hall, y la carga del electrón,  $e$ , es conocida. En consecuencia, la movilidad  $\mu_n$  se determina a partir de la expresión:

$$\mu_n = \frac{\sigma}{n \cdot e} \quad \left( \frac{m^2}{V \cdot sg} \right) \quad (1.5)$$

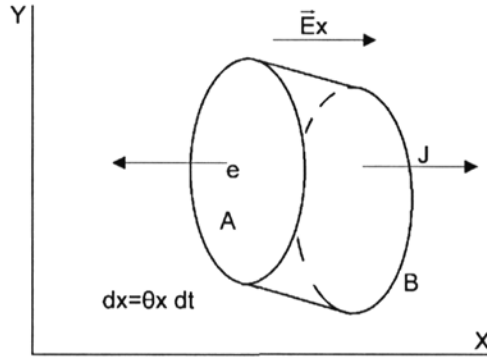
Cuando a través de una sección circule un flujo de portadores de carga, se dice que dicha sección está atravesada por una corriente. Para crear una corriente permanente, se ha de mantener, de algún modo, una fuerza que actúe sobre los portadores de carga. Esta fuerza existe al aplicar un campo electrostático o bien, otras acciones exteriores. Si sobre un elemento conductor actúa un campo eléctrico  $\vec{E}$ , los portadores de carga quedan sometidos a la acción de una fuerza  $\vec{F} = e \cdot \vec{E}$ , denominada fuerza impulsora del portador de carga. Dicha fuerza dará lugar a su desplazamiento y consecuentemente a una corriente. Cuantitativamente, la intensidad de corriente se define como la carga neta que fluye a través de una sección en un tiempo  $dt$ :

$$i = \frac{dQ}{dt} \quad (1.6)$$

siendo, en este caso, debida a un efecto de arrastre.

La intensidad por unidad de sección, se denomina densidad de corriente.

En estas condiciones, suponiendo que la concentración volumétrica de portadores es de  $n$  por  $m^3$ , moviéndose a velocidad constante de arrastre  $\theta_x$  m/sg,



**Figura 1.5:** Estudio de la intensidad de corriente.

en un tiempo  $dt$  cada uno de ellos recorre una distancia de  $dx = \theta_x \cdot dt$  metros. Por lo tanto, todos los portadores que se encuentren dentro del elemento conductor de longitud  $dx$  atravesarán en la dirección  $x$ , al referido elemento, en dicho tiempo (Fig. 1.5). Por otra parte el volumen diferencial del elemento será:

$$dV = dA \cdot dx = dA \cdot \theta_x \cdot dt \tag{1.7}$$

El número de portadores contenidos en él sería de  $n \cdot (dA \cdot \theta_x \cdot dt)$ , y si cada portador tiene una carga  $e$ , la corriente que fluye a través de la sección durante un tiempo  $dt$ , será:

$$dQ = n \cdot e \cdot dA \cdot \theta_x \cdot dt \tag{1.8}$$

Por consiguiente, la intensidad de corriente transportada por los portadores, es, teniendo en cuenta la Ec. (1.7):

$$i = \frac{dQ}{dt} = \frac{n \cdot e \cdot dA \cdot \theta_x \cdot dt}{dt} = n \cdot e \cdot dA \cdot \theta_x \tag{1.9}$$

y la densidad media de corriente  $i$  para un área  $A$ :

$$J = \frac{i}{A} = \frac{n \cdot e \cdot A \cdot \theta_x}{A} = n \cdot e \cdot \theta_x \tag{1.10}$$

Por otro lado, considerando  $\theta_x = \theta = \mu \cdot E$ , se tiene la Ley de Ohm generalizada:

$$J = n \cdot e \cdot \theta = n \cdot e \cdot \mu \cdot E = \sigma \cdot E \tag{1.11}$$

siendo  $\sigma = n \cdot e \cdot m$ .

Como se puede ver, la Ec. (1.11) es idéntica a la Ec. (1.2), en la que se había denominado  $\sigma$  a la conductividad, que se puede definir como el número de portadores por  $m^3$ , multiplicado por la carga de los mismos y por su movilidad, en un campo eléctrico.

En un material conductor, se tiene que  $n$  es prácticamente constante y  $m$  disminuye cuando aumenta la temperatura, por lo que la resistividad,  $\rho$ , aumenta con la temperatura. La Ec. (1.11) se conoce como ley de Ohm, y muestra que la densidad de corriente es proporcional al campo eléctrico  $\vec{E}$ . Dicha expresión se puede obtener también en función de otros elementos de cálculo. Así por ejemplo, si se considera que para una corriente  $i$  y sección  $A$ , se verifica que  $J = i/A$ , y que:

$$E = \frac{V_A - V_B}{L} \quad (1.12)$$

Por lo tanto:

$$J = \frac{i}{A} = \sigma \frac{V_A - V_B}{L} = \frac{1}{\rho} \frac{V_A - V_B}{L} \rightarrow i = \frac{V_A - V_B}{\rho \frac{L}{A}} = \frac{V}{R} \quad (1.13)$$

Ya que si se considera un elemento  $dx$  en un conductor, como el indicado en la Fig. 1.5, de longitud  $L$ , se tendría que su resistencia sería igual a:

$$dR = \rho \frac{dx}{A} \rightarrow R = \int \rho \frac{dx}{A} = \rho \frac{L}{A} \quad (1.14)$$

Finalmente, la energía disipada en un material conductor viene dada por:

$$E_{disip} = \vec{J} \cdot \vec{E} = \sigma \cdot E^2 \quad (W/m^3) \quad (1.15)$$

# 2

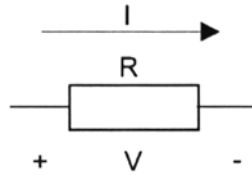
# Resistencias

---

## 1 Introducción

El presente capítulo trata de abarcar la totalidad del amplísimo campo tecnológico que constituyen los resistores y sus distintas técnicas de fabricación. Para llevar a cabo esta tarea, el capítulo se ha dividido en tres grandes apartados, que constituyen los tres grupos de resistores existentes: resistores lineales fijos, resistores no lineales y resistores variables.

En el primero de los apartados se aborda, por tanto, el concepto de resistor lineal de valor constante, sus principales características y los distintos planteamientos tecnológicos que se han desarrollado para su fabricación. En el segundo apartado se tratan los resistores no lineales, dispositivos cuya filosofía es completamente distinta, y su finalidad, por lo tanto, también, empleándose comúnmente como elementos de protección o medida. Finalmente, el tercer apartado analiza los resistores variables. El enorme volumen de información disponible ha obligado a resumir de forma importante los conceptos expuestos en todos los apartados.



**Figura 2.1:** Modelo esquemático de la resistencia.

## 2 Resistores lineales fijos

### 2.1 Concepto de resistencia

La resistencia es aquella propiedad física de un material que se opone al paso de la corriente y supone una pérdida de energía en forma de calor. Su valor depende de la clase de material, temperatura de funcionamiento y dimensiones físicas del componente. En definitiva, se trata del grado de dificultad que los electrones de la banda de conducción encuentran para desplazarse.

Los resistores fijos se caracterizan porque su valor óhmico no se puede modificar a voluntad, ya que el componente no está diseñado para ello. Por el contrario, su valor puede cambiar por factores diversos como la temperatura, humedad, frecuencia, etc... Dichas variaciones se incluyen dentro del margen de tolerancia especificado por el fabricante.

Un resistor puro es un componente electrónico de dos terminales, en el que la tensión instantánea entre los mismos,  $V$ , es directamente proporcional a la intensidad de la corriente que circula por ella,  $I$ . La expresión que relaciona  $V$  con  $R$  y con  $I$  es la conocida Ley de Ohm.

$$V = I \cdot R \quad (2.1)$$

La constante de proporcionalidad  $R$  es la resistencia eléctrica del elemento y su unidad de medida en el Sistema Internacional es el ohmio, siendo su símbolo  $\Omega$ .

### 2.2 Especificaciones generales

Las especificaciones que identifican los resistores son las siguientes:

**Resistencia nominal,  $R_n$**  Corresponde al valor teórico o nominal de la resistencia. En el caso de los resistores de montaje tradicional, el valor

óhmico suele venir marcado en el cuerpo del mismo mediante el código de colores; en el caso de los de montaje superficial, si el tamaño de la superficie del componente lo permite, vienen marcadas con los valores nominales y los factores de multiplicación correspondientes.

**Tolerancia,  $T\%$**  Es la diferencia entre las desviaciones superior e inferior sobre el valor nominal de la resistencia,  $T = R_{superior} - R_{inferior}$ . Suelen en porcentaje, siendo los valores típicos:  $\pm 20\%$ ,  $10\%$ ,  $5\%$ ,  $1\%$ ,  $0.5\%$  ó  $0.1\%$ .

**Coefficiente de tensión,  $C_v$**  Es la relación entre la variación relativa de la resistencia y la variación de la tensión que la ha provocado. Se suele medir en  $ppm/V$ :

$$C_v = \frac{\frac{\Delta R}{R}}{\Delta V} \cdot 10^6 = \frac{\Delta R}{R \cdot \Delta V} \cdot 10^6 \quad (ppm/V) \quad (2.2)$$

**Potencia nominal,  $P_n$**  Es la potencia en Watios que el elemento puede disipar de una manera continua sin sufrir deterioro, a la temperatura nominal de servicio. Los valores normalizados son  $1/8$ ,  $1/4$ ,  $1/2$ ,  $1$ ,  $2$ ,  $4$ ,  $8$  ó  $16$  Watios.

**Tensión nominal,  $V_n$**  Es la tensión continua correspondiente a la disipación nominal y a la resistencia nominal.

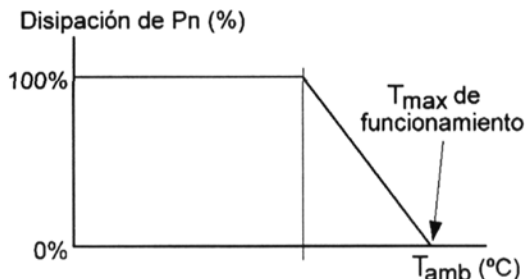
$$V_n = \sqrt{P_n \cdot R_n} \quad (2.3)$$

**Tensión máxima de funcionamiento,  $V_{max}$**  Es la tensión continua o alterna eficaz máxima en servicio continuo a la temperatura nominal de funcionamiento que puede soportar el resistor sin sufrir daño.

**Temperatura nominal de funcionamiento** Es la temperatura ambiente a la cual se define la disipación nominal.

**Temperatura máxima de funcionamiento** Es la temperatura ambiente máxima a la cual puede ser utilizado el resistor. Cuando la temperatura aumenta, hay que disminuir la potencia nominal admisible, con el objeto de mantener la temperatura del resistor dentro de los límites especificados por el fabricante.

La curva de disipación indica el porcentaje de la potencia nominal que el resistor es capaz de disipar; define la potencia máxima en función de la temperatura ambiente (Fig. 2.2).



**Figura 2.2:** Curva de disipación típica de un resistor.

**Coefficiente de temperatura,  $\alpha$**  Tal y como ya se ha visto, la resistividad, y por tanto la resistencia, varían con la temperatura. Esta variación se puede determinar en función del coeficiente de temperatura ( $\alpha$ ) mediante la siguiente expresión aproximada:

$$R_t = R_o(1 + \alpha \cdot T) \quad (2.4)$$

siendo  $R_o$  la resistencia de referencia a una temperatura conocida (normalmente a  $25^\circ\text{C}$ ). De esta forma, a las temperaturas  $T_1$  y  $T_2$ , los valores de las resistencias serían:

$$R_1 = R_o(1 + \alpha \cdot T_1) \quad (2.5)$$

$$R_2 = R_o(1 + \alpha \cdot T_2) \quad (2.6)$$

Suponiendo  $T_2 > T_1$ , y restando ambas expresiones, se tiene:

$$R_2 - R_1 = \Delta R = R_o\alpha(T_2 - T_1) = R_o \cdot \alpha \cdot \Delta T \quad (2.7)$$

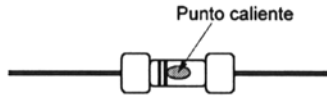
Con lo que:

$$\alpha = \frac{1}{R_o} \frac{\Delta R}{\Delta T} \quad (2.8)$$

Considerando que  $\Delta T \rightarrow 0$ , y expresándolo en tanto por millón se tiene:

$$\alpha = \frac{1}{R_o} \frac{dR}{dT} \times 10^6 \quad (\text{ppm}/^\circ\text{C}) \quad (2.9)$$

El signo del coeficiente será positivo si la resistencia aumenta con la temperatura y negativo si disminuye con la misma.



**Figura 2.3:** Punto caliente de un resistor.

**Resistencia de aislamiento** Resistencia que ofrece el aislamiento del componente cuando se aplica la tensión de ensayo correspondiente.

**Funcionamiento en temperatura** El incremento de temperatura en un resistor debido a la disipación de potencia depende de los mecanismos de transporte de energía calorífica - conducción, convección y radiación - . Generalmente, existe un punto en que la temperatura en el cuerpo de un resistor es máxima; dicha temperatura se le conoce como temperatura en el punto caliente.

En el rango de temperatura de funcionamiento normal de un resistor de película, el incremento de temperatura del punto caliente es proporcional a la potencia disipada, según la expresión  $\Delta T = A \cdot P$ . La constante de proporcionalidad  $A$  indica el incremento de temperatura por Watio de potencia disipada y se puede interpretar como una resistencia térmica en  $^{\circ}K/W$ . Esta resistencia térmica es función de las dimensiones del resistor, la conductividad térmica de los materiales utilizados y de las condiciones de montaje.

La suma de la temperatura ambiente y del incremento de temperatura nos da la temperatura del punto caliente:

$$T_m = T_{amb} + \Delta T \quad (2.10)$$

siendo  $T_m$  la temperatura del punto caliente,  $T_{amb}$  la temperatura ambiente y  $\Delta T$  el incremento de temperatura en el punto caliente. Es de destacar que la estabilidad de un resistor durante su vida útil vendrá dada en función del valor de la temperatura en el punto caliente y del valor óhmico de la misma.

### 2.3 Tipos de resistores fijas con terminales convencionales para taladro de paso (*thru hole*)

En el mercado, existen varios tipos de resistores fijos, atendiendo esencialmente al material con el que se fabrican, a su estabilidad y a la función que han de realizar. Así, existen resistores de baja estabilidad y potencia media (resistores de aglomerado), y de alta estabilidad (de película de carbón y película metálica). La mayoría tienen un cuerpo cilíndrico de material cerámico, y el material resistivo puede ser de película de carbón, película metálica, película gruesa o filamento enrollado. En los siguientes apartados se describirán brevemente estos tipos de resistores.

### 2.4 Resistores de película de carbón pirolítico

Este tipo de resistores es el más utilizado, tanto a nivel profesional como de gran público. Las fases del proceso de fabricación de un resistor de este tipo son las siguientes:

- Preparación del núcleo cerámico.
- Depósito de carbón por pirólisis.
- Fijación de casquillos en los terminales.
- Ajuste por espiralado.
- Soldadura de hilos terminales (patillas).
- Recubrimiento para aislamiento y pintado del código de colores.
- Ensayos.

El ajuste del valor óhmico se realiza mediante un espiralado de la película de material resistivo, estando dicho proceso controlado por ordenador, con lo cual la fiabilidad obtenida es bastante elevada. Los cuerpos de los resistores son posteriormente recubiertos con una laca cuya función es la de proporcionar una protección eléctrica, mecánica y térmica. Asimismo, constituye una protección frente a agentes químicos externos (flujos de soldadura y disolventes de limpieza).

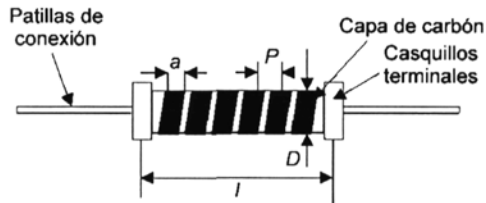


Figura 2.4: Esquema de un resistor pirolítico.

### 2.4.1 Elementos de cálculo constructivo

El valor óhmico de estos resistores es función del espesor de la capa resistiva,  $e$ , pero la disminución del mencionado espesor, tiene un límite impuesto por la rugosidad del cilindro cerámico, la propia estructura del material y los factores ambientales. Por ello, las capas muy delgadas exigidas para valores elevados de la resistencia,  $R$ , resultan frágiles e inestables. Suelen tener espesores de  $10^{-2}$  a  $10^{-6}$  mm.

Por otro lado, teniendo en cuenta que:

$$R = \rho \frac{L}{A} \quad (2.11)$$

se puede aumentar  $L$  y, como consecuencia,  $R$ , sin disminuir excesivamente el valor de la sección  $A$ , que es función del espesor  $e$ . Mediante el utillaje adecuado, podemos estriar o espiralar el resistor. Si  $n$  es el número de espiras, y considerando que la longitud de una espira es  $l_e$ , se tiene que la longitud del resistor es  $L = l_e \cdot n$ .

Teniendo en cuenta que el diámetro del cilindro cerámico es de valor igual a  $D$  mm y el paso del espiralado (distancia entre dos espiras consecutivas medida según generatriz del cilindro) es igual a  $p$  mm., la longitud de una espira,  $l_e$ , sería:

$$l_e = \sqrt{\pi^2 \cdot D^2 + p^2} \quad (2.12)$$

Fijando la longitud  $l$  del cuerpo del resistor, el número de espiras en función del paso  $p$ , será  $n = l/p$ . Si la anchura de la capa resistiva es de  $a$  mm, el valor de la resistencia vendría dada por la siguiente expresión:

$$R = \rho \frac{L}{A} = \rho \frac{l_e \cdot n}{a \cdot e} \quad (2.13)$$

## 2.5 Resistores de película metálica

Existen los siguientes tipos:

- De óxidos metálicos
- De película delgada (*thin film*)
- De película gruesa (*thick film*)

Estos materiales permiten obtener valores óhmicos elevados, y se han desarrollado como una alternativa a los resistores bobinados, debido al efecto inductivo que presentan estas últimas. Las películas metálicas depositadas son de espesores muy pequeños, en el orden de las decenas a varios millares de angstroms (  $1 \text{ \AA} = 10^{-8} \text{ cm.}$ ).

### 2.5.1 Resistores de película de óxido metálico

El soporte puede ser un cilindro de pírex, vidrio o porcelana, sobre el cual se forma una capa, de entre 0.01 y 0.5 mm de espesor, compuesta por un 93 % de óxido de estaño y un 7 % de óxido de antimonio. El proceso de elaboración consta de las siguientes fases:

1. Se deposita sobre el soporte una mezcla de cloruro de estaño y de tricloruro de antimonio.
2. Se calienta a 800 °C, produciéndose una hidrólisis con formación de óxido. La capa obtenida es muy adherente y resistente a ataques químicos.
3. Los extremos del núcleo soporte con la capa de óxido son plateados bajo vacío y estabilizados a 300 °C.
4. Inserción de casquillos metálicos para adhesión de las patillas terminales.
5. Ajuste al valor óhmico deseado mediante proceso de espiralado (valores altos).
6. Fijación de terminales.
7. Recubrimiento con resinas aislantes con curado en horno a 300 °C.

### 2.5.2 Resistores de película delgada

Estos resistores se fabrican depositando, mediante evaporación catódica bajo vacío (ver Cap. 4.3), las aleaciones metálicas sobre un soporte de cerámica o de pírex. La aleación más utilizada es la de  $Ni - Cr$ . Generalmente, se utiliza la técnica del grabado, para lo cual se parte de un disco de vidrio que permite la fabricación simultánea de un elevado número de resistores sobre él. El proceso de fabricación es el siguiente:

1. Se parte de un disco de vidrio de unos 10 cm de diámetro (en el que se ubicarán entre 24 y 96 resistores).
2. Se deposita una aleación de oro - platino (80 / 20) mediante reducción química.
3. Se recubre la película con una resina fotosensible.
4. Se coloca una máscara fotográfica con el diseño del resistor sobre el disco y se somete a un proceso de insolación.
5. La resina no impresionada es soluble en la operación de revelado, mientras que las partes restantes protegen las zonas correspondientes del disco.
6. Se realiza un ataque por ácido sobre las partes no protegidas de la película metálica.
7. Posteriormente se corta el disco en tantos resistores como tenga.
8. Finalmente, se fijan los terminales de salida y se recubre el cuerpo con una resina epoxídica.

### 2.5.3 Resistores de película gruesa

El proceso de elaboración de resistores de película gruesa se utiliza esencialmente en la fabricación de circuitos híbridos sobre sustratos cerámicos en los que, por razones de espacio, los resistores se implementan directamente sobre el soporte cerámico permitiendo así un ahorro de espacio notable.

Estos resistores se elaboran en base al método del cuadrado, que consiste en hacer un diseño de la resistencia total en una escala determinada, y descomponer posteriormente la resistencia en cuadrados de las mismas dimensiones. El número total de cuadrados nos dará el valor total de la resistencia. A

tal efecto, se parte de materiales base de resistividades y espesores adecuados al valor óhmico que se pretende conseguir. Así, sabiendo que el valor de la resistencia de un resistor viene dada por la siguiente expresión:

$$R = \rho \frac{L}{A} \quad (2.14)$$

Suponiendo que el resistor fuese una forma cuadrada con las dimensiones indicadas en la Fig. 2.5, el valor de la resistencia sería:

$$R = \rho \frac{L}{A} = \frac{\rho \cdot c}{c \cdot e} = \frac{\rho}{e} \quad (2.15)$$

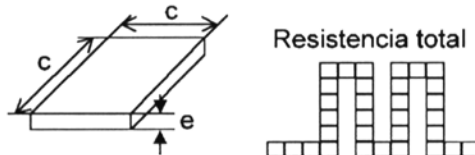
Con lo que se puede comprobar que el valor de la resistencia total del cuadrado depende solamente del espesor,  $e$ , y no de las dimensiones del mismo.

El proceso de elaboración sería el siguiente:

1. Se elabora una mezcla de polvo de vidrio y metales preciosos ( $Ag - Pd$ , tántalo, etc.) aglomerados por medio de una pasta aglutinante.
2. Se deposita la mezcla sobre el soporte cerámico mediante proceso serigráfico.
3. Se somete a un procesado en caliente, originándose la fusión del vidrio, obteniéndose la resistencia deseada.
4. El valor óhmico se ajusta mediante láser.

## 2.6 Resistores bobinados de potencia

Estos resistores se emplean esencialmente en aplicaciones de potencia (vitrificadas) o de laboratorio (sin recubrimiento). Los resistores bobinados se elaboran a partir de un núcleo cilíndrico de material cerámico sobre el que se realiza el arrollamiento de un hilo que constituye el material resistivo. Este hilo resistivo ha de tener las siguientes características:



**Figura 2.5:** Cuadrado mínimo y esquema típico de resistor de capa.

- Alta resistividad (valor elevado de  $\rho$ ), para que la longitud del hilo no sea excesiva.
- Coeficiente de temperatura bajo, para tener una buena estabilidad, ya que estos resistores están sometidos a una elevada temperatura.

Por sus prestaciones, las aleaciones de  $Ni - Cr$  (80/20) son las más indicadas, presentándose los resistores en distintos formatos: desnudos (para aplicaciones de laboratorio), vitrificados para disipación de elevadas temperaturas, o como resistores cementadas.

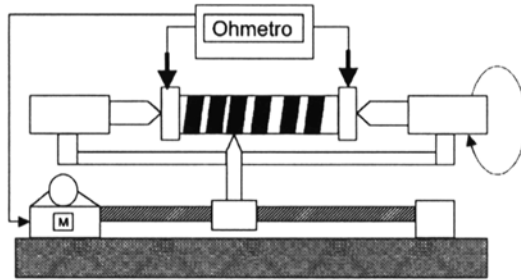
## 2.7 Proceso de espiralado de resistores

Este proceso se aplica para hacer el ajuste fino para conseguir el valor óhmico deseado. El proceso de deposición del material resistivo (ya sea película de carbón o película metálica) es bastante impreciso, y a priori no permite conseguir el valor óhmico deseado, ya que se ha de tener en cuenta que el valor de la resistencia va a depender de la cantidad (espesor y longitud) de material resistivo depositado. Teniendo en cuenta estas circunstancias, el procedimiento que se aplica consiste en fabricar lotes de resistores que abarquen un margen de valores normalizados, de tal manera que con el proceso de espiralado, se consiga definitivamente el valor normalizado requerido.

El espiralado es una técnica mediante la cual se retira material resistivo del cuerpo del resistor. Una vez depositado el material resistivo sobre el cuerpo de soporte, se está en la fase en la que la resistencia tiene el menor valor óhmico conseguible (mayor cantidad de material resistivo). Al ir retirando material, irá aumentando el valor óhmico, hasta conseguir el deseado (ver Fig. 2.6).

Las fases que se siguen son:

1. Se parte del componente inicial con un valor óhmico inferior al deseado. Este debe llevar ya adosados los casquillos terminales.
2. Se monta en el soporte de la máquina de espiralado, conectándose los terminales a un óhmetro de precisión.
3. El componente es sometido a un movimiento giratorio a modo de torno que lo hace girar a una velocidad constante.
4. Se aplica una cuchilla sobre el componente, la cual se encargará de retirar material resistivo. El movimiento de desplazamiento es longitudinal, paralelo al eje del resistor. La velocidad de desplazamiento ha de estar



**Figura 2.6:** Esquema del proceso de espiralado.

sincronizada con la velocidad de giro del resistor y la longitud del cuerpo del mismo.

5. Conforme se va retirando material, el equipo está continuamente midiendo el valor óhmico. El proceso parará automáticamente en el momento en que el óhmetro mida el valor resistivo deseado.

## 2.8 Resistores chip (Montaje superficial)

La evolución de la tecnología, la cada vez mayor complejidad de las aplicaciones electrónicas, así como el cada vez menor tamaño de los equipos ha obligado a los fabricantes de componentes pasivos a desarrollar elementos que ocuparan menor espacio. Así nacieron los componentes de montaje superficial (SMD, del inglés *Surface Mounted Devices*). La característica esencial de estos componentes estriba en el hecho de que su ensamble a la placa de circuito impreso no se hace mediante patillas que atraviesan la placa a través de los taladros correspondientes, sino que van adheridos a la misma (montaje superficial). Estos componentes se han desarrollado desde el punto de vista mecánico de tal manera que, debidamente embandados en carretes o a granel (*bulk*) en cartuchos específicos, pueden ser manipulados por máquinas de inserción automática, lo cual ha supuesto las siguientes ventajas:

- Reducción de los tiempos de ensamble, produciéndose un ahorro de coste notable en el proceso de fabricación de las placas.
- Facilitar la inspección automática de las placas mediante técnicas de visión artificial, aumentándose de esta forma la calidad del producto terminado.

## 2.9 Aspectos constructivos

Estos componentes se fabrican partiendo de un sustrato cerámico de forma rectangular. El material resistivo adosado es una película metálica. El ajuste fino del valor óhmico deseado se hace mediante técnicas láser, realizando uno o varios cortes en el material mismo. Este proceso se realiza totalmente controlado por computador, con lo cual la fiabilidad obtenida es altísima. Los terminales se adosan por recubrimiento químico de plata (*dipping*) ó aplicando terminaciones de níquel, las cuales son posteriormente recubiertas de estaño/plomo (*Sn/Pb*).

La película resistiva es posteriormente recubierta mediante una película protectora. Ésta proporciona protección eléctrica (cortocircuitos), mecánica (estabilidad e integridad de la película metálica) y química (fluidos de soldadura, disolventes de limpieza).

En cuanto a las dimensiones mecánicas, los fabricantes proporcionan distintos tamaños, en función de la aplicación a la que vayan a ser destinados (Tabla 2.1).

### 2.9.1 Marcado

En aquellos casos en los que sea posible, el fabricante suele marcar los componentes con el valor óhmico, así como con la tolerancia, utilizando un sistema que incluye 2 ó 3 dígitos significativos del valor de la resistencia (en ohmios). El hecho de utilizar 2 ó 3 dígitos depende de la tolerancia que aplique, así:

- $\pm 5\%$  requiere 2 dígitos.
- $\pm 2\%$  requiere 2 ó 3 dígitos.
- $\pm 1\%$  requiere 3 dígitos

Finalmente, comentar que la letra *R* se suele utilizar como punto decimal.

**Tabla 2.1:** Dimensiones de los resistores chip (en mm)

CODIGO TAMANO	LARGO	ANCHO	ALTO
1206	3.2	1.5	0.6
0805	2.0	1.25	0.6
0603	1.5	0.8	0.45
0402	1.0	0.5	0.35

## 2.10 Ruido eléctrico en resistores chip

La mayoría de los resistores constituyen una fuente de ruido, debido al paso de corriente a través de ellas. El nivel de este ruido depende del nivel de corriente, del tipo de material resistivo, y de la construcción física del resistor. Este problema es particularmente grave en el caso de los resistores chip. En la curva de la Fig. 2.7 se representan los valores típicos de nivel de ruido en función del valor óhmico de la resistencia.

## 2.11 Comportamiento en frecuencia

Los resistores en general están diseñados para trabajar de acuerdo con las leyes óhmicas. Este criterio es válido para frecuencias de hasta 100 KHz. A frecuencias mayores, la capacidad de los terminales y la inductancia del sustrato resistivo empiezan a surtir efecto. Un resistor chip se puede representar con un modelo equivalente constituido por una resistencia  $R$  y una inductancia  $L$  en serie, que a su vez están en paralelo con una capacidad  $C$ . Los valores de la inductancia y de la capacidad están claramente influenciados por los terminales y la longitud del sustrato resistivo. Asimismo, el entorno inmediato al chip en la placa de circuito impreso (*landing pads*, pistas próximas, material de la PCI), tienen una gran influencia en el comportamiento del mismo

## 2.12 Proceso de ajuste por Láser

Este proceso tiene la misma finalidad que el espiralado, si bien utiliza una técnica más avanzada, especialmente indicada en el ajuste de componentes de montaje superficial. Básicamente, el procedimiento trata de retirar material resistivo, estando la diferencia esencial respecto al espiralado en el hecho de

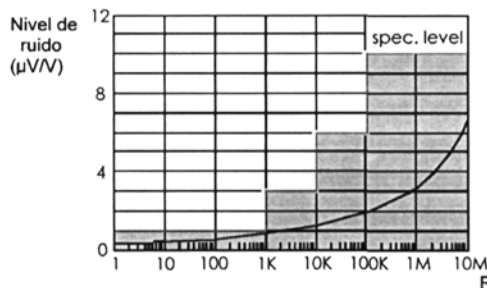
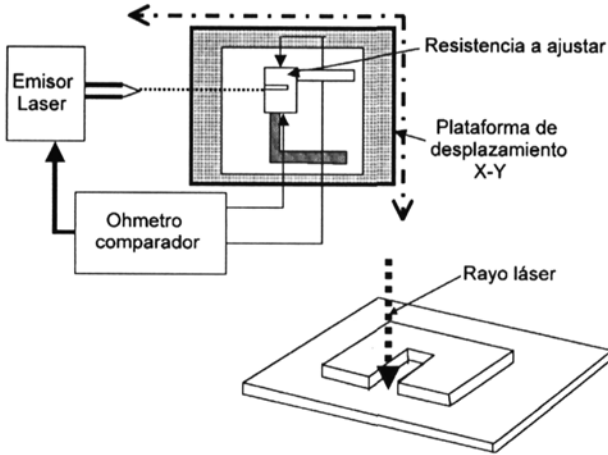


Figura 2.7: Ruido en resistores tipo chip en función de su valor.<sup>#</sup>

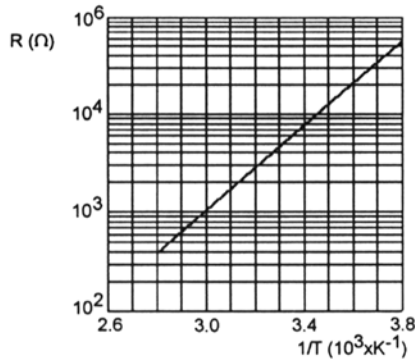


**Figura 2.8:** Sistema de ajuste por láser.

que se utiliza un proyector láser como herramienta. En la Fig. 2.8 se muestra el diagrama de bloques de la estructura del sistema de ajuste por láser.

Las fases que se siguen son las siguientes:

1. El soporte en el que se encuentre el resistor a ajustar se sitúa en una plataforma que puede desplazarse en un plano x - y.
2. Se conectan con terminales apropiados un óhmetro/comparador a los extremos del resistor.
3. El óhmetro efectúa una medida, comparándola con el valor teórico que debería tener (siempre inferior al requerido).
4. El proyector láser emite un haz que elimina el material resistivo de partida, para lo cual la bancada empezará a moverse longitudinalmente en una dirección.
5. Este movimiento se mantendrá mientras no se haya conseguido el valor óhmico deseado.
6. La reducción de material conseguida es la que confiere el incremento necesario a la resistencia para equipararse al valor deseado.
7. La ventaja que presenta este sistema es que al estar controlado por ordenador, la precisión y la fiabilidad que se consiguen son elevadísimas.



**Figura 2.9:** Variación típica de la resistencia de una NTC con la temperatura.

### 3 Resistores no lineales

Existen dispositivos resistivos cuya resistencia varía de forma no lineal cuando están sometidos a un parámetro físico. Los más usuales son:

- NTC y PTC: Su resistencia varía con la temperatura.
- LDR : Varían con la intensidad lumínica.
- VDR: Varían con la tensión aplicada.

#### 3.1 Termistores NTC (*Negative Temperature Coefficient*)

Los termistores NTC son dispositivos con coeficiente térmico negativo, por lo que su resistencia disminuye al aumentar la temperatura. El coeficiente térmico de las NTC es muy superior al que presentan los metales (del orden de diez veces mayor). Los termistores NTC se fabrican a partir de óxidos metálicos, generalmente de hierro, mezclados con otros óxidos metálicos (de titanio, cobre, cromo o cobalto, entre otros).

Debido al coeficiente de temperatura que presentan, las NTCs son dispositivos que responden rápidamente a cambios de temperatura. Como se observa en la Fig. 2.9, incluso pequeños cambios de temperatura generan una disminución notable de la resistencia.

Las principales características de una NTC se definen con los siguientes parámetros:

- Resistencia a  $25^\circ C$  ( $R_{25}$ ).

- Constantes dependientes del material ( $A$  y  $B$ ): Establecen la variación de la resistencia en función de la temperatura, de acuerdo con la siguiente expresión:

$$R = A \cdot e^{B/T} \quad (2.16)$$

siendo  $R$  la resistencia a la temperatura absoluta  $T$  (en grados Kelvin), y  $A$  y  $B$  constantes específicas del material.

- Coeficiente de temperatura de la resistencia ( $\alpha$ ): Indica la sensibilidad del sensor ante un cambio de temperatura. Esta constante se define como:

$$\alpha = \frac{1}{R_{25}} \frac{\Delta R}{\Delta T} \quad (2.17)$$

donde  $\Delta R$  expresa el tanto por ciento de cambio de la resistencia a la temperatura  $T$ , y  $\Delta T$  es la desviación de la temperatura en grados Kelvin.  $R_{25}$  es la resistencia a  $25^\circ\text{C}$ .

- Constante de tiempo térmica o inercia térmica: se define como el tiempo necesario para que la temperatura del sensor cambie en el aire en un 63.2 % de la diferencia entre los valores iniciales y finales de la temperatura del cuerpo, cuando se somete éste a una función escalón de cambio de temperatura (de entre  $85^\circ\text{C}$  y  $25^\circ\text{C}$ , según la IEC 539).

### 3.1.1 Fabricación

El proceso de fabricación es semejante al de los resistores cerámicos, constando de los siguientes pasos:

1. Se elabora una mezcla con los distintos componentes, a la que se añade un aglutinante plástico.
2. Posteriormente, a la masa obtenida, se le da la forma definitiva del componente.
3. Se sinteriza a alta temperatura.
4. Se añaden los contactos eléctricos y los terminales.
5. Finalmente, se encapsula en función de la aplicación.

### 3.1.2 Relación de la resistencia con la temperatura

Como se ha comentado al definir la constante  $B$ , la relación que existe entre la resistencia de un termistor NTC con la temperatura viene dada por la Ec. 2.16, que se puede expresar logarítmicamente como:

$$\log R = A + \frac{B}{T} \quad (2.18)$$

donde  $A$  y  $B$  son los parámetros de la NTC, y dependen del propio componente (resistividad, forma, etc...). La Fig. 2.9 representa las variaciones de la resistencia con la temperatura.

### 3.1.3 Curva de una NTC y cálculo de $B$

En la Fig. 2.9 se representaba la gráfica de la resistencia en función del inverso de la temperatura. En realidad, la curva  $R$ - $T$  no es una línea recta, ya que tanto  $A$  como  $B$  no son perfectamente constantes con la temperatura. Sin embargo, en un margen bastante amplio, se puede considerar que dichos parámetros son constantes, de ahí la forma que adopta la curva de la Fig. 2.9. Si este rango de constancia se acota entre  $T_1$  y  $T_2$ , y se asume que la curva es aproximadamente lineal ( $A$  y  $B$  constantes), el valor de  $B$  se puede determinar de la siguiente forma:

- Se determina el valor de las resistencias a  $T_1$  y  $T_2$  usando las expresiones:

$$R_1 = A \cdot e^{B/T_1}; R_2 = A \cdot e^{B/T_2} \quad (2.19)$$

- Dividiendo ambas expresiones, se tiene la relación:

$$\frac{R_1}{R_2} = e^{(B/T_1 - B/T_2)} \quad (2.20)$$

y aplicando logaritmos,

$$\log R_1 - \log R_2 = B \left( \frac{1}{T_1} - \frac{1}{T_2} \right) \log e \quad (2.21)$$

- Finalmente, aplicando logaritmos neperianos:

$$B = \frac{\ln(R_1/R_2)}{1/T_1 - 1/T_2} \quad (2.22)$$

En función de los materiales, la constante  $B$  puede variar entre 2000°K y 5500°K.

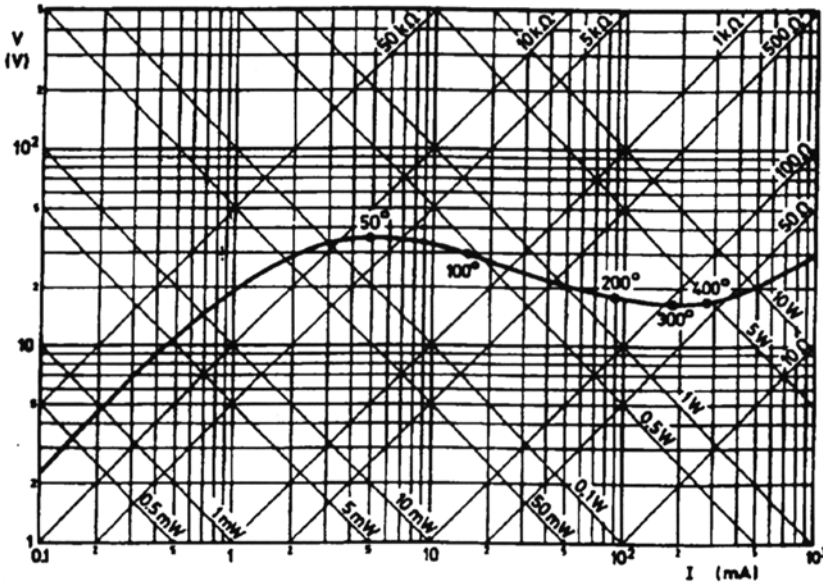


Figura 2.10: Relación entre tensión y corriente en un termistor NTC.

### 3.1.4 Características Tensión-Corriente

En la Fig. 2.10 se puede observar la relación entre la corriente que circula por el termistor,  $I$ , y la tensión  $V$  que cae entre sus terminales. El cambio en la relación entre ambas ( $R$ ) se debe al calentamiento que sufre el dispositivo al ser atravesado por la corriente.

Para valores de corriente muy pequeños, la curva es prácticamente recta, indicando que la potencia disipada es demasiado pequeña para generar un incremento de temperatura. Para corrientes mayores, la temperatura se incrementa debido al efecto Joule ( $P = V \cdot I$ ). El equilibrio de temperatura se alcanza cuando la potencia disipada por la NTC es equivalente a la que se le aplica. Es evidente que la potencia disipada es dependiente del entorno, por lo que la relación  $V/I$  también lo será.

Asumiendo que se mantiene una temperatura constante a lo largo del cuerpo del termistor, y que la transferencia de calor es proporcional a la diferencia de temperatura entre el cuerpo del termistor y el medio ambiente, entonces la condición de equilibrio se verifica para:

$$W = V \cdot A = \delta(T - T_o) \tag{2.23}$$

siendo  $T_o$  la temperatura ambiente y  $\delta$  el factor de disipación (energía que el componente ha de perder para bajar su temperatura 1 °K). De esta expresión se deduce que cuando la potencia aplicada es cero (componente desconectado), la temperatura de la NTC será la del ambiente ( $T_o$ ). Si se aplica una determinada potencia (componente conectado), la temperatura del mismo ya no será la ambiente, y dependerá en gran medida del factor  $\delta$ . Generalmente, los componentes se especifican en la condición de desconectado (*power-off*).

### 3.1.5 Velocidad de respuesta (Constante de tiempo térmica)

La constante de tiempo térmica se define como el tiempo que necesita un componente para alcanzar el equilibrio térmico. Depende de dos factores:

- Capacidad térmica ( $H$ ): Es la energía que se ha de aplicar al componente para aumentar su temperatura en 1°K.
- Factor de disipación ( $\delta$ ): La energía que un componente ha de liberar para disminuir su temperatura en 1°K.

Si se aplica un escalón de bajada en la temperatura aplicada a un componente, desde una temperatura alta ( $T_1$ ) hasta una más baja ( $T_o$ ), la energía perdida por el componente es equivalente a la energía disipada por el mismo.

$$-HdT = \delta(T - T_o)dt \quad (2.24)$$

Expresión que equivale a:

$$T - T_o = (T_1 - T_o)e^{-t/\tau} \rightarrow T - T_1 = (T_o - T_1)(1 - e^{t/\tau}) \quad (2.25)$$

donde la constante de tiempo térmica ( $\tau$ ) se define como la relación entre la capacidad térmica ( $H$ ) del termistor con respecto al factor de disipación ( $\delta$ ).

El valor alcanzado de temperatura, después de un intervalo de tiempo  $t$  equivalente a  $\tau$ , viene dado por la siguiente fórmula:

$$T_1 - T = (T_1 - T_o)(1 - e^{-1}) = 0.632 \cdot (T_1 - T_o) \quad (2.26)$$

Esta ecuación se puede interpretar asumiendo que la constante térmica de tiempo es el tiempo requerido por el termistor para cambiar su temperatura en un 63.2 % de la diferencia entre su temperatura corporal inicial y final, cuando se le somete a una función escalón de cambio de temperatura (según la norma IEC539). Por definición, la constante de tiempo térmica dependerá en gran medida del factor de disipación ( $\delta$ ).

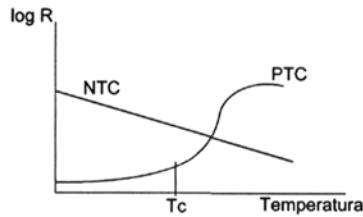


Figura 2.11: Comportamiento de los termistores PTC y NTC.

### 3.2 Termistores PTC (*Positive Temperature Coefficient*)

Los termistores con coeficiente de temperatura positivo (PTC), presentan un elevado coeficiente de temperatura positivo, elaborándose a partir de titanato de bario ( $BaTiO_3$ ), con contaminación posterior de iones trivalentes o pentavalentes. Esta mezcla es sometida a una elevada temperatura en atmósfera rica en oxígeno. Los átomos de oxígeno que han sido absorbidos por la superficie del cristal obtenido atraen electrones de una fina capa del cristal semiconductor. De esta forma, se generan barreras de potencial adicionales, las cuales dan lugar a que se incremente la resistencia del termistor, según la expresión siguiente:

$$R_b = \frac{1}{a} e^{V_b/KT} \quad (2.27)$$

donde  $a$  representa el tamaño de los cristales, por lo que  $1/a$  es el número de barreras por unidad de longitud del termistor y  $V_b$  representa el potencial de estas barreras.

Los electrones capturados en las barreras van siendo liberados paulatinamente en proporción al incremento de temperatura del termistor, haciendo que el potencial de las barreras disminuya.

#### 3.2.1 Características Resistencia-Temperatura

En la Fig. 2.11 se representan las curvas características de resistencia / temperatura para una NTC y una PTC. Se puede observar el dispar comportamiento de ambos dispositivos, así como la mayor no linealidad de la PTC y su peor comportamiento como termistor de coeficiente positivo de temperatura.

### 3.2.2 Características Corriente-Tensión

Tal y como se muestra en la Fig. 2.12, la curva de respuesta corriente-tensión demuestra que hasta un determinado valor de tensión, la característica  $I/V$  sigue la ley óhmica. Ahora bien, la resistencia aumenta cuando se hace circular corriente a través suya, originando su calentamiento, hasta alcanzar el punto de conmutación. La característica  $I/V$  depende de la temperatura ambiente y del propio coeficiente de transferencia de calor.

### 3.3 Varistores (VDR)

Los resistores VDR (*Voltage Dependant Resistor*) son dispositivos que protegen frente a transitorios de tensión elevada, o sobrepicos de tensión que pueden surgir como consecuencia, por ejemplo de conmutaciones, ruido AC o DC, etc... Se caracterizan esencialmente por la falta de linealidad entre su resistencia y la tensión aplicada. No tienen un valor único de resistencia sino que su valor depende de la tensión aplicada.

Cuando se produce un transitorio, la resistencia del varistor cambia desde un valor muy elevado en reposo a un valor muy bajo de conducción. En ese momento, el transitorio es atenuado a un nivel de seguridad, asegurando la integridad de componentes críticos.

Las prestaciones principales del varistor serán:

- Elevada capacidad de absorción de energía en relación con el tamaño del

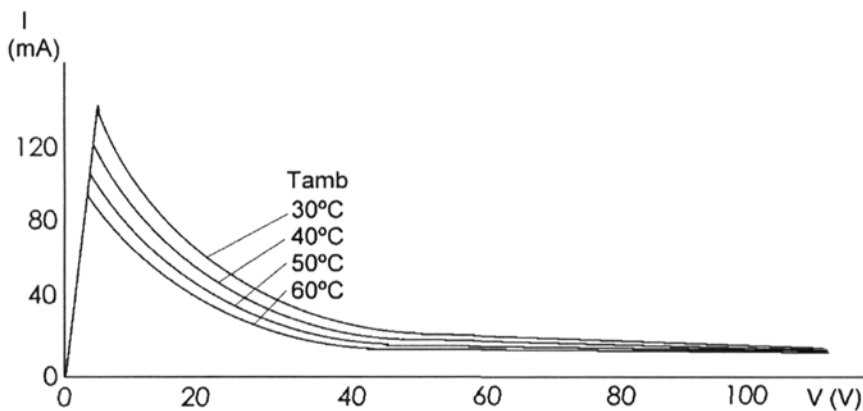
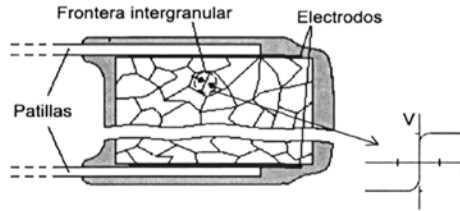


Figura 2.12: Característica corriente-tensión de la PTC.



**Figura 2.13:** Estructura física y comportamiento del VDR.

componente.

- Tiempo de respuesta de menos de 20 ns, atenuando el sobrepico en el momento en que se produce.
- Consumo prácticamente cero en reposo.

### 3.3.1 Proceso de fabricación

Los varistores se fabrican a partir de materiales no homogéneos como pueden ser el carburo de silicio, el óxido de zinc o el óxido de titanio. En el tipo de estructura que forma el VDR, este tipo de materiales proporcionan una acción rectificadora entre los terminales de contacto (ver Fig. 2.13).

Los pasos del proceso de fabricación de un VDR son:

- Molido y mezcla: El material es molido y mezclado homogéneamente.
- Granulado: Se añade un aglutinante, para obtener granulos de mayor tamaño para su procesamiento.
- Prensado: El granulado es introducido en unos moldes y prensados en forma de disco. El área de la superficie del disco y su espesor determinarán las características eléctricas del varistor.
- Horneado: El producto prensado es inicialmente precalentado para eliminar el aglutinante. Posteriormente, se somete a un procesamiento a alta temperatura durante un determinado periodo de tiempo, al objeto de obtener las características eléctricas definitivas.
- Metalización: Los discos procesados son metalizados por ambas caras, para obtener unos buenos contactos eléctricos. La metalización se realiza por evaporación al vacío.

- Fijación de terminales: Se adosan automáticamente los terminales a las caras metalizadas.
- Lacado: Los componentes son lacados, sumergiéndolos en una laca epoxy ininflamable.
- Test eléctrico: La tensión de cada componente se comprueba a dos niveles de corriente de referencia (el valor estándar de un miliamperio y otro nivel en función de la aplicación).

### 3.3.2 Máxima sobrecorriente no repetitiva

La máxima corriente de pico permitida a través del varistor depende de la forma del pulso, del ciclo de servicio (*duty cycle*), y del número de pulsos. Con el objeto de caracterizar la capacidad del varistor para soportar pulsos de corriente, generalmente se permite una "sobrecorriente máxima no repetitiva" (según la norma IEC 60-2) con una amplitud tal que la tensión del varistor medida a 1 mA no varíe en más de un 10 %.

### 3.3.3 Energía máxima

Durante el tiempo que dura la aplicación de un pulso de corriente, el varistor disipará una cantidad determinada de energía. El valor de esta cantidad depende de la amplitud de la corriente, la tensión correspondiente al pico de corriente, el tiempo de subida y bajada del pulso (la mayor parte de la energía se disipa entre el 100 % y el 50 % del pico de corriente) y de la no linealidad del varistor. La forma de curva que se suele aplicar (sugerida en la IEC 60-2 sección 6) adopta la forma de la Fig. 2.14:

La energía consumida viene dada por la siguiente expresión:

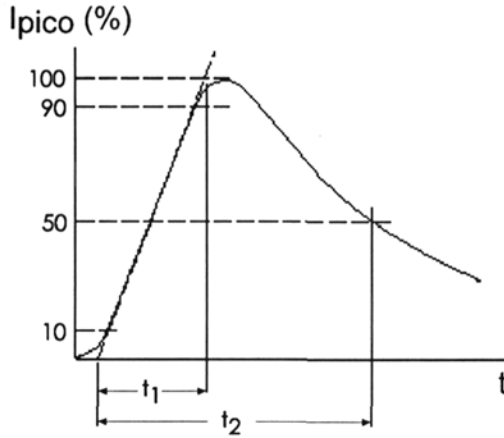
$$E = V_p I_p t_2 K \quad (2.28)$$

siendo  $I_p$  la corriente de pico,  $V_p$  la tensión de pico, y  $K$  una constante que depende de  $t_2$ .

### 3.3.4 Curva típica V/I de un varistor de óxido de Zinc

La relación entre la tensión y la corriente de un varistor de  $ZnO$  puede aproximarse mediante la expresión:

$$V = CI^\beta \quad (2.29)$$



**Figura 2.14:** Variables que influyen en la disipación de energía del VDR.

donde  $V$  es la tensión,  $C$  la tensión del varistor a 1 A.,  $I$  la corriente actual de trabajo, y  $\beta$  la tangente de la desviación del ángulo de la curva respecto de la horizontal. En un varistor ideal, el valor de  $\beta$  sería cero, mientras que si se tratara de un resistor fijo,  $\beta$  sería igual a uno. Los varistores más comunes presentan valores bajos de  $\beta$ : 0.4 (*SiC*) ó 0.03 (*ZnO*).

En la Fig. 2.15 se representa la curva típica  $V/I$  de un varistor. Sobre ella se muestran las tres zonas de funcionamiento en que puede dividirse dicha curva.

### 3.3.5 Principio de limitación de corriente

La Fig. 2.16 muestra un circuito donde la tensión de entrada  $V_i$  se reparte entre la resistencia  $R$  y el varistor ( $-U$ ). En dicho circuito se cumplirá que:

$$\begin{aligned} V_i &= V_R + V_o \\ V_i &= I \cdot R + C \cdot I^\beta \end{aligned} \tag{2.30}$$

Si la tensión de alimentación se incrementa en  $\Delta V_i$ , la corriente se incrementará en  $\Delta I$ , con lo que se verificará que:

$$(V_i + \Delta V_i) = R(I + \Delta I) + C(I + \Delta I)^\beta \tag{2.31}$$

Teniendo en cuenta el valor tan pequeño de  $\beta$  (entre 0.03 y 0.05), es evidente que la variación de  $C \cdot I^\beta$  será muy inferior a la que se produce en  $R \cdot I$ , cuando  $V_i$  se incrementa a  $V_i + \Delta V_i$ , con lo que el voltaje de salida permanecerá constante a pesar de posibles aumentos en  $V_i$  e  $I$ .

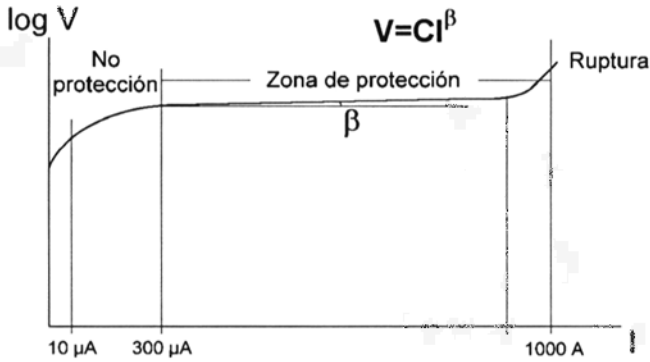


Figura 2.15: Curva típica Voltaje-Intensidad del VDR.

### 3.4 Resistores dependientes de la luz (LDR: *Light Dependant Resistor*)

Estos dispositivos se caracterizan porque su resistencia depende de la luz que incide sobre ellos. Para su fabricación, se aprovechan las propiedades fotoconductoras de materiales como el sulfuro de cadmio ( $CdS$ ), seleniuro de cadmio ( $CdSe$ ) o el sulfuro de plomo ( $PbS$ ). La mezcla de polvo y conglomerante se prensa en forma de tabletas, que se sinterizan. Luego se depositan sobre la superficie los electrodos en forma de peine. El conjunto se cubre con resina transparente o cápsula de vidrio o plástico. Estos materiales se caracterizan porque en ausencia de luz apenas poseen electrones libres que puedan contri-

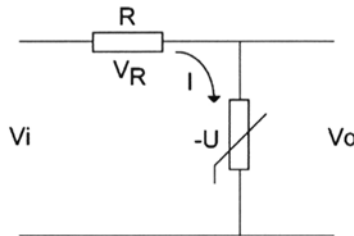
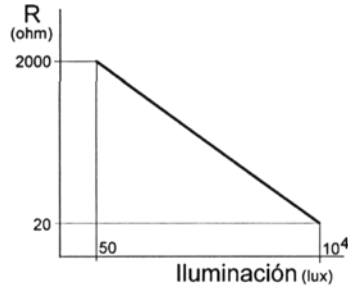


Figura 2.16: Circuito con varistor para limitación de corriente.



**Figura 2.17:** Curva típica Resistencia-Iluminación de una LDR.

buir a la conducción, ofreciendo por lo tanto una resistencia muy alta. Sin embargo, cuando estos materiales son sometidos a una fuente de luz, un determinado número de electrones pasa a la banda de conducción, con lo que el material adquiere una conductividad mayor, esto es, presenta una resistencia menor.

La relación que existe entre la resistencia y la iluminación que incide sobre la LDR puede expresarse según la siguiente expresión:

$$R = A \cdot L^{-\alpha} \quad (2.32)$$

siendo  $R$  la resistencia en ohmios de la LDR,  $L$  la iluminación en Lux,  $\alpha$  un parámetro que depende del material utilizado (entre 0.7 y 0.9), y  $A$  una constante que depende de la configuración geométrica y de las propiedades internas del material. En la Fig. 2.17 se representa la curva típica Resistencia-Iluminación de una LDR.

Normalmente, la relación Resistencia-Iluminación se suele medir para dos puntos: 1000 Lux, y en oscuridad total.

### 3.4.1 Respuesta espectral

Cada fotorresistencia es selectiva a una longitud de onda (Fig. 2.18). Por ejemplo, en la zona visible (0.38-0.75  $\mu\text{m}$ ) se usan compuestos de cadmio, mientras que en el infrarrojo cercano (1.4-3  $\mu\text{m}$ ) se usan compuestos de plomo.

### 3.4.2 Tiempo de recuperación

Cuando un LDR pasa de un determinado nivel de iluminación a la oscuridad total, el valor de su resistencia no aumenta inmediatamente, sino que

transcurre un determinado intervalo de tiempo. Este tiempo de recuperación se expresa en  $K\Omega/s$ . Sin embargo, en el caso de pasar de oscuridad a un determinado nivel de iluminación, la respuesta es mucho más rápida.

## 4 Resistores variables

En muchos diseños, se requiere el uso de resistencias de un valor determinado que no se encuentra en el mercado, o bien el valor final puede requerir un ajuste en función de los parámetros del resto de la circuitería. En determinados equipos y aparatos electrónicos, pueden existir funciones seleccionables y ajustables por el usuario. Estas funciones se pueden controlar con los denominados resistores variables.

### 4.1 Potenciómetros

Constituyen el modelo más comúnmente utilizado de resistores variables. Los potenciómetros suelen ser componentes de 3 terminales, de acuerdo con la configuración que se muestra en la Fig. 2.19. Son, por tanto, divisores de tensión con toma intermedia que puede ser regulada de manera continua, sin interrupción de servicio. Generalmente, esta regulación se hace rotando un eje o por desplazamiento longitudinal de un contacto óhmico.

Si la aplicación final del potenciómetro se hace de tal forma que la potencia se disipe sólo sobre una fracción del mismo, se debe reducir la potencia nominal de consumo, proporcionalmente al porcentaje de elemento resistivo introducido en el circuito.

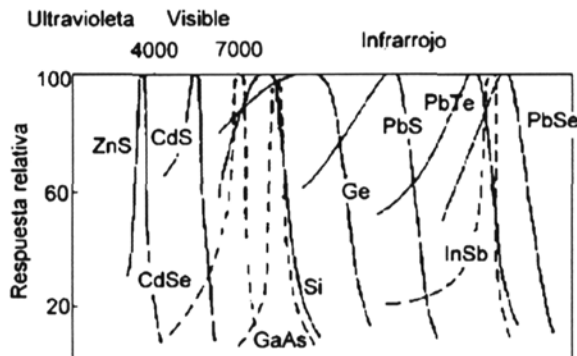


Figura 2.18: Respuesta espectral de distintos fotoconductores intrínsecos.

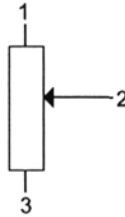


Figura 2.19: Esquema del potenciómetro.

#### 4.1.1 Parámetros característicos

Los parámetros más importantes del resistor de valor variable son (Fig. 2.20):

**Resistencia nominal ( $R_n$ ):** Es el valor nominal del potenciómetro. Generalmente, suele venir marcado en el cuerpo del mismo.

**Resistencia residual de fin de curso ( $r_f$ ):** Es la resistencia que presenta el potenciómetro entre el cursor y el final de la resistencia. Constituye un porcentaje pequeño sobre la resistencia total.

**Resistencia residual de principio de curso ( $r_d$ ):** El concepto es análogo al anterior, si bien aplicado al principio del curso del potenciómetro.

**Resistencia total ( $R_t$ ):** Es la resistencia total que presenta el potenciómetro entre los terminales fijos. La expresión que la caracteriza es la siguiente:

$$R_t = R_n + T + r_d + r_f \quad (2.33)$$

siendo  $T$  la tolerancia del potenciómetro.

**Temperatura nominal de servicio ( $T_n$ ):** Temperatura ambiente a la cual se define la potencia nominal del potenciómetro.

**Disipación nominal ( $P_n$ ):** Es la potencia máxima disipada sobre la totalidad del elemento en servicio continuo, a la temperatura nominal de servicio ( $T_n$ ).

**Tensión máxima de servicio ( $V_m$ ):** Valor máximo de la tensión continua que se puede aplicar al potenciómetro entre los bordes extremos en servicio continuo, y a la temperatura nominal de servicio. Su expresión es la siguiente:

$$V_m = \sqrt{P_n \cdot R_n} \quad (2.34)$$

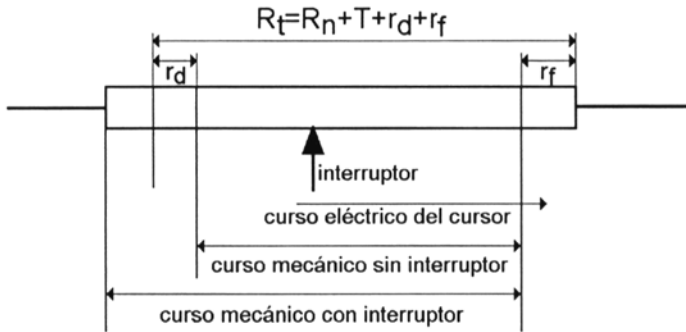


Figura 2.20: Representación de los valores característicos del potenciómetro.

**Intensidad máxima de servicio ( $I_m$ ):** Es el valor máximo de corriente continua o alterna eficaz que puede circular a través del potenciómetro, a la temperatura de servicio.

**Temperatura máxima de servicio ( $T_{max}$ ):** Es la temperatura máxima ambiente a la que puede trabajar el potenciómetro. En estas condiciones, no puede disipar potencia.

**Curso o recorrido del cursor:** Es el ángulo  $\alpha$ , o el desplazamiento  $x$ , del cursor, para llevarlo de un extremo a otro.

#### 4.1.2 Leyes de variación

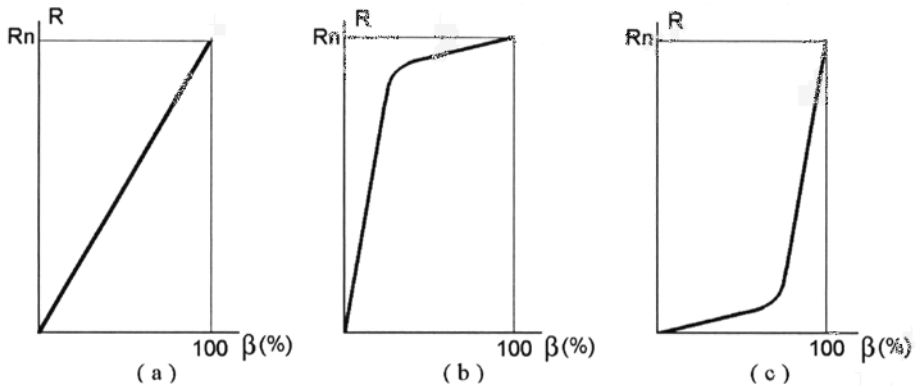
El movimiento de giro del eje del potenciómetro, o el desplazamiento del mismo da lugar a una variación de la resistencia medida entre el cursor y los extremos de la misma. Esta variación es función del desplazamiento del cursor:

- $R_n = f(\alpha)$ , para potenciómetros giratorios.
- $R_n = f(x)$ , para potenciómetros de desplazamiento.

Por otro lado, estas variaciones pueden obedecer a distintas relaciones:

**Lineal:** Existe proporcionalidad entre el valor de la resistencia y desplazamiento del cursor (Fig. 2.21.a).

$$R = a \cdot \beta \quad (2.35)$$



**Figura 2.21:** Tipos de variaciones del potenciómetro: a) lineal; b) logarítmica negativa; y c) logarítmica positiva.

**Logarítmica negativa:** La resistencia  $R$  obedece a la siguiente expresión (Fig. 2.21.b):

$$R = a \cdot \log(\beta + 1) \quad (2.36)$$

**Logarítmica positiva:** La resistencia  $R$  se extrae de la siguiente expresión (Fig. 2.21.c):

$$\beta = a \cdot \log(R + 1) \quad (2.37)$$

### 4.1.3 Especificaciones

**Linealidad:** La linealidad de un potenciómetro indica su capacidad para reproducir variaciones iguales de la resistencia en su cursor para variaciones iguales de su posición. La Fig. 2.22 representa la respuesta de un potenciómetro ideal (línea continua) y la que podría ser la respuesta de un caso real, en el que la desviación máxima respecto de la recta ideal es de un valor determinado en tanto por ciento.

**Resolución:** Se define como la cantidad mínima que la resistencia entre el cursor y un extremo del elemento resistivo puede variar al modificar la posición del cursor. Esta característica varía mucho de un modelo a otro. Así, será menor en los potenciómetros bobinados que en los no bobinados.

#### 4.1.4 Tipos de potenciómetros

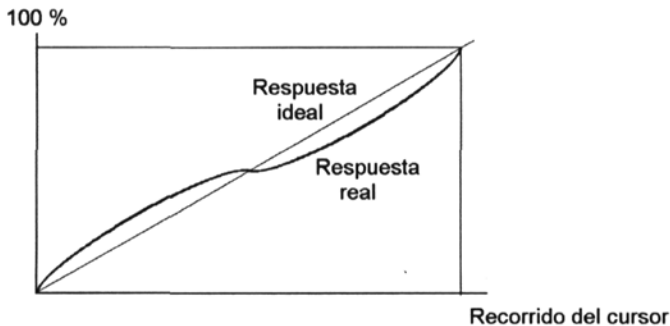
Existen varios tipos de potenciómetros disponibles para atender las distintas necesidades que exige el mercado. Los más usuales son los bobinados de pequeña disipación, los bobinados de elevada disipación, los potenciómetros de capa de carbón y los de capa metálica.

Los potenciómetros de capa metálica (cermet) se elaboran a partir de una capa metálica formada por una mezcla de óxidos de estaño y de antimonio depositada sobre un soporte de vidrio por técnicas de fotograbado.

La elaboración de los potenciómetros de capa de carbón consta de las siguientes fases:

1. Se elabora una pasta con carbón coloidal mezclado con baquelita líquida y plastificante.
2. Esta pasta se deposita mediante rodillos sobre una placa de baquelita.
3. Se polimeriza la baquelita, sometiéndola a un secado en horno, obteniéndose una capa muy dura.
4. Se cortan las pistas mediante un troquel, con la forma definitiva.
5. Se metalizan con plata los extremos.
6. Se fijan los terminales de latón.
7. Se realiza el montaje final en la caja definitiva, incluyendo el cursor.

Las distintas leyes de variación se obtienen en función de la geometría de la capa resistiva y de su composición.



**Figura 2.22:** Respuestas real e ideal de un potenciómetro de variación lineal.

# 3

## Materiales dieléctricos y condensadores

---

### 1 Introducción

En este tema se describen por un lado los conceptos y definiciones más importantes de los materiales dieléctricos, así como los aspectos paramétricos, constructivos y funcionales de los tipos más comunes de condensadores. De esta forma, el apartado 2 sirve de introducción al concepto de material dieléctrico y sus propiedades, analizándose la estructura del condensador en el apartado 3. Los apartados 4, 5 y 6 se centran en los condensadores de plástico, cerámicos y electrolíticos, respectivamente.

La capacidad eléctrica,  $C$ , de un conductor es la propiedad que determina la carga que éste puede almacenar. Se define como el cociente entre la carga que posee el conductor,  $Q$ , y el potencial a que se encuentra su superficie,  $V$ , es decir,

$$C = \frac{Q}{V} \quad (3.1)$$

Este cociente es constante para cada conductor y depende exclusivamente de sus características geométricas, cuando el conductor está aislado, es decir, bajo la influencia sólo del campo electrostático debido a su propia carga. En el Sistema Internacional, la capacidad se mide en faradios ( $F$ ), siendo un faradio la capacidad eléctrica de un conductor que, cargado con un culombio, adquiere el potencial de un voltio.

La capacidad de un conductor puede ser modificada por la presencia de otros conductores cargados y por el propio entorno que envuelva al conductor. Esta influencia se debe a que el potencial al que está la superficie de cada conductor no sólo depende de su propia carga, sino también de la carga y ubicación de los otros conductores, mientras que la carga de cada conductor no cambia por la presencia de otros. Un sistema de conductores cargados y el entorno que los rodea forma un condensador. El caso más corriente lo constituye el denominado condensador plano, que consiste en un par de láminas planas conductoras de superficie  $S$ , con cargas  $+Q$  y  $-Q$ , y separadas por una distancia  $d$ . La capacidad del condensador plano será:

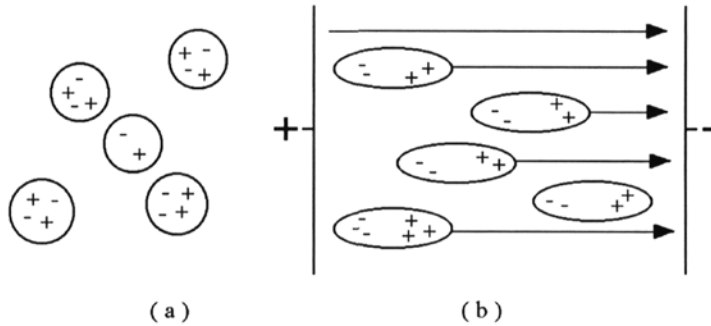
$$C = \frac{Q}{V_A - V_B} = \epsilon_r \cdot \epsilon_0 \frac{S}{d} \quad (3.2)$$

donde  $\epsilon_r$  es un factor que depende del tipo de material interpuesto entre las láminas conductoras, y se denomina coeficiente dieléctrico o permitividad relativa del medio.  $\epsilon_0$  es la denominada permitividad dieléctrica del vacío.

## 2 Definición de material dieléctrico

Básicamente, un conductor es un material que presenta una estructura que permite que la carga eléctrica se mueva con facilidad a través de él, siendo difícil concentrar carga de un signo determinado en una zona. Por el contrario, la carga adquirida, por ejemplo por frotamiento, en un material aislante permanece en la misma zona o, en cualquier caso, se distribuye mucho más lentamente, pudiéndose apreciar el efecto de la concentración de carga adquirida. Por lo tanto, la mayor o menor facilidad con que la carga eléctrica se mueve a través de los cuerpos permite clasificarlos en conductores y aislantes o, lo que es lo mismo, en buenos o malos conductores.

Los materiales dieléctricos o aislantes se caracterizan por presentar una estructura interna formada por partículas eléctricamente neutras. Cuando dicha estructura se somete a un campo electrostático, las partículas que la forman se polarizan, concentrándose la carga positiva en un extremo de las mismas y la negativa en el otro, y se ordenan en la dirección del campo aplicado. El efecto de esta polarización y ordenación es que sobre una de las caras superficiales aparece un exceso de carga positiva, y sobre la opuesta un exceso de carga negativa. Este tipo de materiales están especialmente indicados para interponerse entre las láminas del condensador plano pues, por su condición de aislante, permiten aumentar la tensión que es capaz de soportar un condensador entre sus placas, y porque, debido a las características del campo



**Figura 3.1:** a) Partículas eléctricamente neutras del dieléctrico; y b) polarización de las mismas.

interno de los dieléctricos, aumentan la capacidad del condensador. Además, de esta forma se resuelve el problema mecánico de separar las dos placas de un condensador.

Según su origen, los materiales dieléctricos se pueden clasificar en dos grandes grupos: los orgánicos, que incluyen los papeles y cartones, ceras, parafinas, y plásticos; y los inorgánicos, entre los que se encuentran la mica, los vidrios, porcelanas y cerámicas.

## 2.1 Características del dieléctrico

### 2.1.1 Vector de polarización ( $\vec{P}$ )

Cuando se somete un dieléctrico a un campo electroestático,  $\vec{E}$ , sus partículas constituyentes se polarizan y orientan en función de la dirección de dicho campo (Fig. 3.1). El grado en que se polariza el dieléctrico se mide mediante una magnitud que se denomina polarización,  $\vec{P}$ . La expresión que caracteriza el vector de polarización es la siguiente:

$$\vec{P} = \sum \frac{e \cdot d}{V} \left( \frac{C}{m^2} \right) \tag{3.3}$$

siendo  $e$  la carga del electrón,  $d$  la distancia entre cargas, y  $V$  el volumen del material entre placas (dieléctrico). El factor de proporcionalidad existente entre el vector polarización,  $\vec{P}$ , y el campo eléctrico,  $\vec{E}$ , se conoce como susceptibilidad eléctrica,  $\chi$ . Así,

$$\vec{P} = \chi \vec{E} \left( \frac{C^2}{Nm^2} \right) \tag{3.4}$$

### 2.1.2 Permitividad

Si se considera que las láminas conductoras que constituyen el condensador plano están cargadas con una densidad de carga superficial  $\pm\sigma_r$ , creando un campo eléctrico  $\vec{E}_r$  entre ellas, el dieléctrico interpuesto entre ellas estará polarizado, y tendrá un valor inducido de carga  $\sigma_i$ . Esta densidad de carga inducida será igual a la componente del vector polarización perpendicular a la superficie del dieléctrico en cada punto ( $\sigma_i = \chi \cdot \vec{E}$ ), y generará un campo eléctrico de valor:

$$\vec{E}_i = \frac{\sigma_i}{\epsilon_0}, \quad (3.5)$$

con lo que:

$$\vec{E} = \vec{E}_r - \vec{E}_i = \vec{E}_r - \frac{\sigma_i}{\epsilon_0} = \vec{E}_r - \frac{\chi \cdot \vec{E}}{\epsilon_0} = \frac{\epsilon_0}{\epsilon_0 + \chi} \vec{E}_r \quad (3.6)$$

La suma ( $\epsilon_0 + \chi$ ) es característica del material dieléctrico y se denomina constante dieléctrica o permitividad ( $\epsilon$ ). Aplicando este concepto, la expresión del campo queda:

$$\vec{E} = \frac{\epsilon_0}{\epsilon} \cdot \vec{E}_r \quad (3.7)$$

El cociente  $\epsilon/\epsilon_0$  se denomina coeficiente dieléctrico o permitividad relativa,  $\epsilon_r$ . Se cumple entonces que  $\epsilon = \epsilon_r \cdot \epsilon_0$ , siendo  $\epsilon_0$  la permitividad del aire de valor  $8.86 \times 10^{-12}$  F/m.

### 2.1.3 Rigidez dieléctrica o Tensión de ruptura

La rigidez dieléctrica se define como el gradiente de voltaje máximo que puede soportar un dieléctrico sin perforarse. Se expresa en V/m ó KV/m. Las rupturas dieléctricas pueden ser de distintos tipos:

- Rupturas intrínsecas.
- Térmicas.
- De descargas.
- Electroquímicas.

### 2.1.4 Vector desplazamiento o inducción eléctrica

Para cada punto del campo electrostático en un medio material polarizado se define el vector desplazamiento,  $\vec{d}$ , por la relación:

$$\vec{d} = \epsilon_0 \vec{E} + \vec{P} = \epsilon_0 \vec{E} + \chi \vec{E} = \epsilon \cdot \vec{E} \quad (3.8)$$

La principal finalidad de la introducción de esta variable en el desarrollo matemático de la teoría del campo electrostático es simplificar algunas de las ecuaciones, y reflejar, de esta forma, con mayor claridad algunas de las propiedades que diferencian la carga libre de los conductores de la carga ligada o inducida.

### 2.1.5 Resistencia de aislamiento ( $R_i$ )

Todos los dieléctricos, en mayor o menor medida, presentan una corriente de fuga  $I_f$ , cuando son sometidos a una tensión continua  $V$ . La resistencia de aislamiento relaciona ambas variables:

$$I_f = \frac{V}{R_i} \quad (M\Omega \cdot \mu F) \quad (3.9)$$

### 2.1.6 Ángulo de pérdidas ( $\delta$ )

El ángulo de pérdidas da una medida de la calidad del dieléctrico a una frecuencia determinada. Así, si se aplica una tensión senoidal,  $V$ , en bornas de un condensador, de la forma:

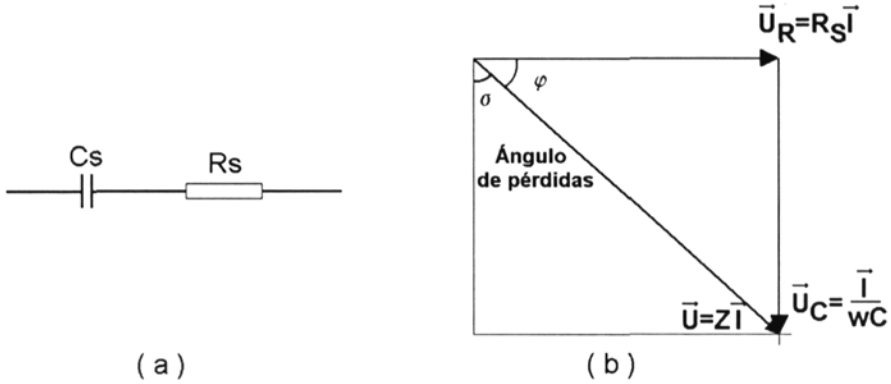
$$V = V_o \cdot \text{sen}\omega t \quad (3.10)$$

La corriente que circularía por un condensador ideal sería:

$$i = C \frac{dV}{dt} = CV_o \cdot \text{cos}\omega t = CV_o \cdot \text{sen}(\omega t + \pi/2) \quad (3.11)$$

siendo  $C$  la capacidad del condensador y  $\omega(2\pi f)$  la pulsación angular.

La Ec. (3.11) determina que cuando en el condensador no hay pérdidas en el dieléctrico, la corriente está adelantada a la tensión en noventa grados ( $\pi/2$  radianes). Sin embargo, en un condensador real se originan unas pérdidas en el dieléctrico, que hacen que la corriente pase a estar adelantada a la tensión un ángulo menor, de valor  $90 - \delta$  grados. El factor  $\delta$  se conoce como ángulo de pérdidas del dieléctrico, y viene a reflejar el hecho de que el condensador real



**Figura 3.2:** a) Modelo equivalente y b) representación vectorial de la tensión en el condensador.

presenta un cierto comportamiento resistivo. Si este comportamiento resistivo no existe, el ángulo de pérdidas vale cero, y la tensión y la corriente se desfasan noventa grados (Ec. (3.11)).

La tangente del ángulo de pérdidas es un parámetro importante del condensador, denominado factor de disipación  $D$ . Su valor se puede obtener usando la representación vectorial de las tensiones. Así, en la Fig. 3.2 se muestra la relación entre la corriente,  $\vec{I}$ , y la tensión,  $\vec{V}$ , en el condensador. Se aprecia como dicho comportamiento se obtiene como la suma de un comportamiento resistivo ( $\vec{V}_R$ ) y otro capacitivo ( $\vec{V}_C$ ). La expresión del factor de disipación sería:

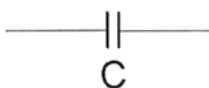
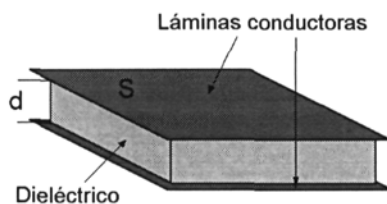
$$D = \operatorname{tg} \delta = \frac{R_S \vec{I}}{\vec{I} / \omega C} = R_S \omega C = R_S 2\pi f C \quad (3.12)$$

donde  $R_S$  es la resistencia serie equivalente de pérdidas,  $f$  la frecuencia de la tensión de entrada y  $C$  la capacidad del condensador. Se puede apreciar como, si el ángulo de pérdidas es nulo, el factor de disipación también lo es ( $R_S=0$ ).

Otra magnitud definida a partir del ángulo de pérdidas es el denominado factor de potencia, que se define como el coseno del ángulo  $(90 - \delta)$ :

$$\cos(90 - \delta) = \cos \varphi = \frac{R_S}{Z} = \frac{R_S}{\sqrt{R_S^2 + \frac{1}{\omega^2 C^2}}} \quad (3.13)$$

El ángulo  $\varphi$  se conoce como ángulo de fase, e influye en los tres valores característicos siguientes:



**Figura 3.3:** Esquema del condensador plano.

- Potencia activa ( $P_a$ )

$$P_a = VI \cos \varphi \quad (3.14)$$

- Potencia reactiva ( $P_r$ )

$$P_r = VI \sin \varphi \quad (3.15)$$

- Factor de calidad ( $Q$ )

$$Q = \operatorname{tg} \varphi = \frac{1}{R_S \omega C} = \frac{1}{\operatorname{tg} \delta} \quad (3.16)$$

### 3 Estructura de un condensador

Como se comentó en la introducción del presente capítulo, el condensador plano es un dispositivo formado por dos placas conductoras separadas por un dieléctrico (Fig. 3.3). La corriente que atraviesa estas placas o láminas es directamente proporcional a la variación de la tensión aplicada entre las bornas, adoptando la expresión:

$$I = C \frac{dV}{dt} \quad (3.17)$$

Como también se presentó en la introducción, la capacidad,  $C$ , del condensador depende de ciertos parámetros del condensador. Así, la expresión de la capacidad (Ec. (3.2)):

$$C = \epsilon_r \cdot \epsilon_0 \frac{S}{d}, \quad (3.18)$$

muestra la dependencia de ésta con respecto a la distancia  $d$  entre láminas del condensador, la superficie  $S$  de cada una de las láminas o con el propio dieléctrico ( $\epsilon_r$ ).

Los parámetros característicos más importantes de un condensador son:

- Factor de calidad,  $Q$
- Capacidad nominal,  $C_n$
- Tolerancia del valor capacitivo nominal
- Tensión nominal en corriente continua
- Tensión nominal en corriente alterna
- Coeficiente de temperatura, expresado como:

$$\alpha_C = \frac{1}{C} \frac{\Delta C}{\Delta T} \cdot 10^6 \quad (ppm/^\circ C) \quad (3.19)$$

- Factor de pérdidas,  $tg\delta$
- Resistencia de aislamiento,  $R_i$
- Categoría climática. Es un código formado por una serie de tres números, separados por barras, ( $AA/BB/CC$ ), los cuales indican la temperatura ambiente mínima de operación ( $AA$ ), la temperatura máxima de operación ( $BB$ ) y el número de días que soporta el condensador sometido a calor húmedo ( $CC$ ).

## 4 Condensadores de plástico

Básicamente, en el condensador de plástico las armaduras son láminas de aluminio entre las que se intercala una hoja delgadísima de material plástico. Para reducir el tamaño y tener al mismo tiempo una gran superficie, el conjunto se enrolla y se protege.

**Tabla 3.1:** Materiales plásticos empleados en la fabricación de condensadores.

Características	Poliestireno (Estiroflex)	Poliéster (Milar)	Policarbonato	Politetrafluoretileno (Teflon, PTFE)
Resistividad	$3 \cdot 10^5 T \Omega cm$	$> 10^3 T \Omega cm$		
Perm. relativa	2.5	2.5	2	
Factor pérdidas	0.0002 (1 MHz)	0.018 (1 MHz)	$1.5 \cdot 10^{-4}$ (1KHz)	$2 \cdot 10^{-4}$ (1MHz)
Rig. dieléctrica	10 a 100 KV/mm	100 KV/mm		
Abs. dieléctrica	0.02 %	0.2 %	0.09 %	

En la Tabla 3.1, se relacionan los materiales plásticos más comúnmente utilizados en la fabricación de condensadores de plástico con sus características más importantes. Básicamente, existen dos grupos importantes:

- Poliéster y policarbonatos:

Se utilizan en aplicaciones de bajo nivel de tensión continua y alterna, y bajas frecuencias, caracterizándose por su elevada capacidad por volumen, y por la estabilidad de su valor de capacidad en un margen amplio de temperatura.

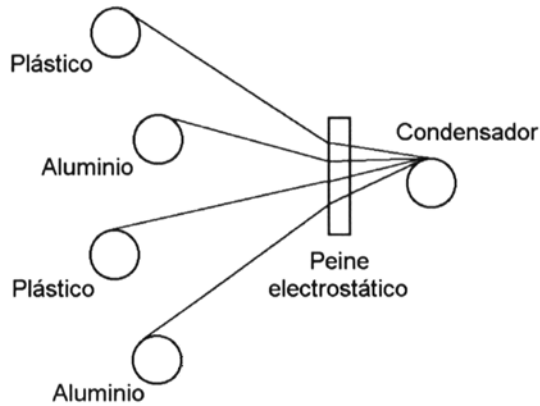
- Polipropileno y poliestireno:

Se utilizan en aplicaciones de elevada tensión y elevada frecuencia.

#### 4.1 Proceso de fabricación

La elaboración del condensador de plástico se realiza bobinando conjuntamente bandas de aluminio de varias micras de espesor, junto con bandas de plástico de espesores comprendidos entre 2 y 12 micras (Fig. 3.4). El proceso de fabricación consta, de forma general, de los siguientes pasos:

- Bobinado de las láminas de plástico y aluminio.
- Las láminas se hacen pasar por un peine electrostático que elimina las cargas electrostáticas.
- El condensador se somete a una elevada temperatura, para contraer las láminas de plástico y expulsar las posibles burbujas de aire.
- Se sellan los extremos del arrollamiento para asegurar la estanqueidad del mismo.



**Figura 3.4:** Proceso de bobinado de condensadores de plástico.

En lugar de las láminas metálicas y dieléctricas, también se pueden utilizar láminas de poliester previamente metalizadas.

## 4.2 Características generales

Las principales características que presentan los condensadores de plástico son:

- Presentan un volumen reducido.
- La resistencia de aislamiento y el valor de  $tg\delta$  varían con la temperatura.
- Tienen un aislamiento elevado, lo que les permite conservar la carga eléctrica durante mucho tiempo.
- Presentan una absorción eléctrica débil, que permite cargas y descargas rápidas, por lo que son muy apropiados para circuitos de impulsos (aplicaciones de alta frecuencia).
- Pueden venir en caja de plástico con terminales radiales o cilíndricos con terminales axiales.

**Tabla 3.2:** Materiales cerámicos empleados en la fabricación de condensadores.

Materiales	Permitividad relativa	Coefficiente de temperatura
Esteatita	6.5	$+130 \cdot 10^{-6}$
Titanato de magnesio	15	$+100 \cdot 10^{-6}$
Titanatos de magnesio corregidos	35	$-100 \cdot 10^{-6}$
Oxido de titanio	90	$-750 \cdot 10^{-6}$
Titanato de calcio	150	$-1400 \cdot 10^{-6}$
Titanato de estroncio	220	$-3000 \cdot 10^{-6}$

## 5 Condensadores cerámicos

Estos condensadores utilizan, como material dieléctrico, un material cerámico. Las características de los materiales normalmente empleados se muestran en la Tabla 3.2. Además, las características eléctricas más importantes de este tipo de condensadores son una resistividad de entre 10 y  $10^{13} T\Omega cm$ , factores de pérdidas ( $tg\delta$ ) entre  $10^{-3}$  y  $10^{-4}$  a 1 MHz de frecuencia, y una rigidez dieléctrica entre 35 y 90 KV/cm.

Los condensadores cerámicos se emplean esencialmente en aplicaciones de alta frecuencia, desacoplo de alimentación (ya que absorben rápidas variaciones de la tensión de alimentación), acoplo y filtros. Aunque existen multitud de modelos, este tipo de condensadores se pueden dividir en dos clases:

- **Clase 1:**

Los materiales dieléctricos empleados en este tipo de condensadores presentan una elevada resistencia específica, un factor de calidad  $Q$  muy bueno, y un comportamiento lineal con la temperatura. Se utilizan en aplicaciones en las que se requieran unas pérdidas muy bajas, y una elevada estabilidad (osciladores y filtros).

- **Clase 2:**

Tienen pérdidas altas y comportamiento no lineal, utilizándose en acoplo y desacoplo.

En la Fig. 3.5 se muestran distintos tipos de condensadores cerámicos.

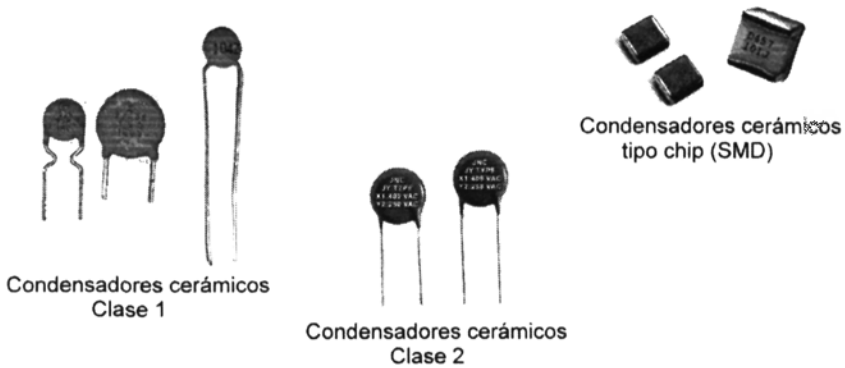


Figura 3.5: Distintos tipos de condensadores cerámicos (*Jya-Nay Co Ltd*®).

## 5.1 Fabricación

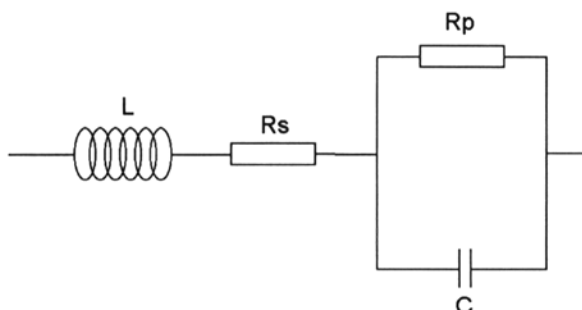
El proceso básico de fabricación de un condensador cerámico tiene las siguientes fases:

1. La materia prima se muele y se mezcla, y se somete a un procesado a alta temperatura (1100 a 1300 °C).
2. Se solidifica el material con aglutinantes, obteniéndose unas láminas prensadas.
3. Se imprime el electrodo en las láminas.
4. Se hace el laminado con varios niveles mediante prensado y curado a 1400 °C.

La capacidad final del condensador cerámico dependerá del área de los electrodos ( $A$ ), espesor del dieléctrico cerámico ( $x$ ), constante dieléctrica del material cerámico ( $\epsilon_r$ ), y del número de capas aislantes del condensador ( $n$ ), que será mayor de una en los condensadores multicapa.

$$C = \epsilon_r \epsilon_0 \frac{A}{x} n \quad (3.20)$$

La tensión de trabajo depende esencialmente del dieléctrico, de su espesor y de su estructura.



**Figura 3.6:** Modelo equivalente del condensador cerámico.

## 5.2 Modelo equivalente

El modelo equivalente de un condensador cerámico se muestra en la Fig. 3.6. En dicha figura se observa como el condensador implica distintos elementos de circuito:

*C*: Capacitancia entre los dos electrodos, más la capacidad parásita entre los terminales.

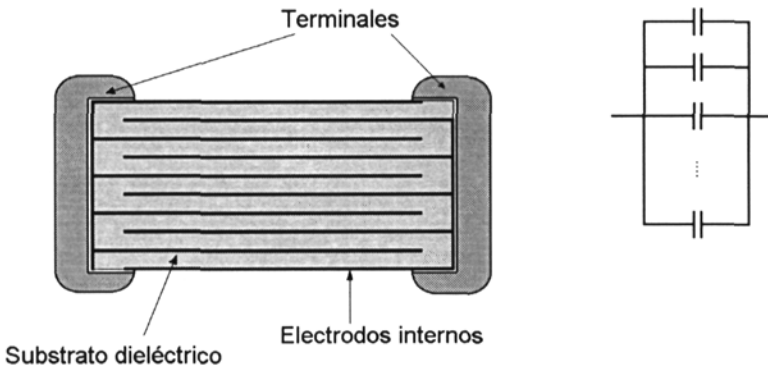
*R<sub>p</sub>*: Resistencia paralelo que presentan el material aislante y dieléctrico. Generalmente, de valor muy elevado.

*R<sub>s</sub>*: Pérdidas en los terminales, electrodos y contactos. Generalmente de valor muy bajo.

*L*: Inductancia de los terminales. Solo tiene relevancia en aplicaciones de alta frecuencia, ya que el condensador se comportará como una bobina en el caso de la frecuencia de aplicación sea superior a su frecuencia de resonancia.

Las pérdidas de un condensador pueden expresarse en términos de  $tg\delta$ , como relación entre la componente resistiva y la componente reactiva de su impedancia. Si la impedancia del condensador es:

$$z = A + jB \quad (3.21)$$



**Figura 3.7:** Estructura interna del condensador cerámico multicapa.

La expresión de la  $tg\delta$  sería:

$$tg\delta = \frac{B}{A} \quad (3.22)$$

### 5.3 Condensadores cerámicos multicapa SMD. Estructura interna

En la Fig. 3.7 se puede observar la estructura interna de un condensador cerámico multicapa chip. El condensador consiste en un bloque rectangular de material dieléctrico cerámico, formado por varios substratos de electrodos de metales preciosos. Esto permite obtener una elevada capacidad por unidad de volumen. Los electrodos internos están conectados a los dos terminales mediante una aleación de plata/paladio ( $Ag/Pd$ ) en proporción de 65/35, o bien por recubrimiento formado por un estrato de plata, uno de níquel y posteriormente, un acabado de estaño (barrera de níquel).

Este tipo de dispositivos SMD están estandarizados. Así, en la Fig. 3.8 aparecen las dimensiones de los chips en los formatos más usuales (1206, 0805, 0603 y 0402).

## 6 Condensadores electrolíticos

Los condensadores electrolíticos pueden ser líquidos o secos. Los líquidos consisten en dos electrodos o láminas de aluminio introducidas en una disolución

electrolítica (tetraborato amónico), que actúa como medio de transporte de la corriente entre los electrodos. Al aplicar una diferencia de potencial entre los electrodos, se oxida la superficie de la lámina del terminal positivo (anodización), y la delgada capa de óxido que se forma constituye el material dieléctrico interpuesto entre las placas, puesto que la disolución es conductora. Los condensadores electrolíticos están, por tanto, polarizados y sólo admiten corrientes alternas en condiciones muy restrictivas. Debido a que la capa de óxido formada es muy delgada, los condensadores electrolíticos pueden tener una elevada capacidad para un volumen determinado (del orden de  $\mu F$ ). Si el líquido electrolítico se impregna en una banda delgada de tejido poroso, y las armaduras se hacen con bandas de papel de aluminio, enrollado todo como si fuera un condensador de papel o plástico, se tienen los condensadores electrolíticos secos. En las armaduras puede emplearse tántalo en lugar de aluminio, pues este metal también forma un óxido aislante.

### 6.1 Condensadores electrolíticos de aluminio

La estructura de un condensador electrolítico de aluminio consta de los siguientes elementos (Fig. 3.9):

- Ánodo: electrodo positivo de aluminio recubierto de alúmina ( $Al_2O_3$ ).
- Cátodo: electrodo negativo. Formado por una lámina de aluminio de alta pureza.

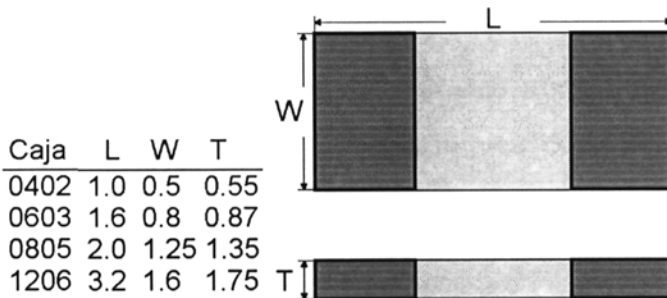
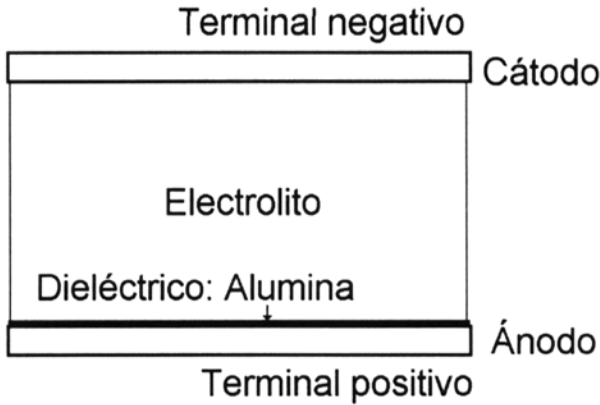


Figura 3.8: Dimensiones típicas de condensadores cerámicos SMD.



**Figura 3.9:** Estructura del condensador electrolítico de aluminio.

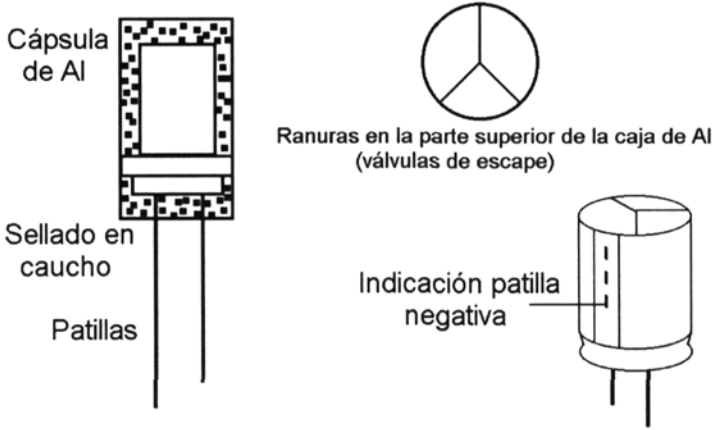
- Electrolito: tetraborato amónico impregnado en un papel especial.
- Dieléctrico: la propia alúmina ( $Al_2O_3$ ) que recubre el ánodo de aluminio.

Dado que la capacidad de un condensador depende de la superficie de las láminas conductoras, dicha capacidad se puede aumentar al máximo, sin aumentar el volumen de los mismos, utilizando unas láminas con una superficie muy rugosa obtenida por procedimientos químicos. Por otra parte, el papel soporte del electrolito (tetraborato amónico) es un papel de gran absorción, muy poroso y también corrugado.

### 6.1.1 Proceso de fabricación

Los pasos del proceso de fabricación son:

1. Se utilizan láminas de papel, aluminio puro y aluminio recubierto de alúmina.
2. Se fijan las patillas terminales a las láminas de aluminio por engaste.
3. Se realiza el enrollamiento o bobinado de las tres láminas
4. El resultado final es una bobina con las dos láminas conductoras separadas por papel absorbente.

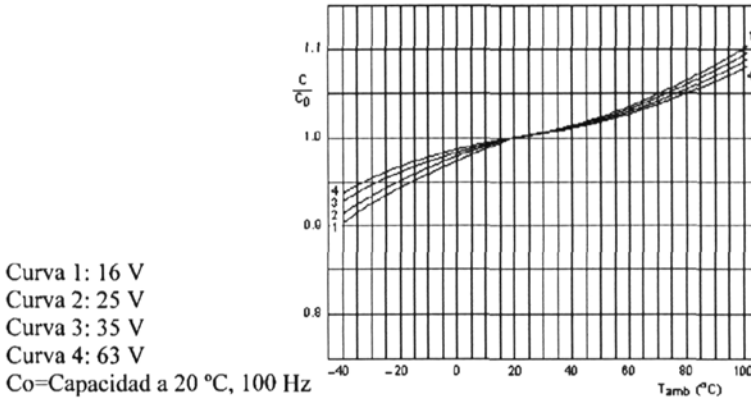


**Figura 3.10:** Montaje final del condensador electrolítico de aluminio.

5. El conjunto así formado se somete a un procesamiento, en baños con electrolito a alta temperatura, aplicando una tensión continua determinada, hasta obtener los parámetros de tensión, capacidad y temperatura de servicio deseados.
6. Una vez acabado el proceso anterior, el conjunto se introduce en una cápsula de aluminio, que posteriormente es cerrada herméticamente con un sello de caucho, a través del cual se hacen pasar las patillas.
7. Estos condensadores están provistos de una válvula de escape que permite la salida del electrolito en caso de sobrecalentamiento. Esta válvula puede ser una ranura en la parte superior de la caja de aluminio, o en el sello de caucho; si bien, esta última opción no se utiliza mucho, ya que en este caso el electrolito caería directamente sobre la placa y originaría un proceso corrosivo que podría dañar seriamente el sustrato. El sobrecalentamiento del electrolito se puede producir por cortocircuito del condensador, o por polarización accidental inversa.

**6.1.2 Parámetros característicos**

**Factor de pérdidas:** Las pérdidas en el condensador electrolítico de aluminio se producen por la conductividad del dieléctrico, el efecto Joule en el



**Figura 3.11:** Variación de la capacidad del condensador electrolítico de aluminio con la temperatura.

electrolito, o la descomposición del electrolito. El factor de pérdidas crece notablemente con la frecuencia, por lo que el uso de los condensadores electrolíticos debe limitarse a frecuencias menores de los 10 kHz.

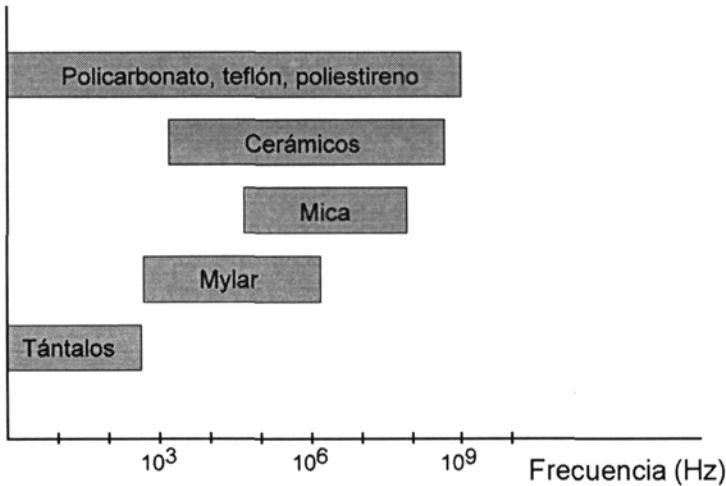
**Corriente de fugas:** La corriente de fugas aumenta rápidamente a partir de tensiones superiores a los 500 V, y conforme aumenta la temperatura de servicio.

**Variación de la capacidad con la temperatura:** En la Fig. 3.11 se indica la variación que puede sufrir la capacidad de un condensador electrolítico en función de la temperatura que alcanza. Esta se incrementa conforme aumenta la temperatura.

**Vida de servicio:** Los condensadores electrolíticos tienen un período de vida útil determinado por el fabricante, en función de las características constructivas del mismo y de las condiciones de funcionamiento. Este parámetro puede ser del orden de 2.000 a 3.000 horas.

## 6.2 Condensadores electrolíticos de tántalo

Estos condensadores utilizan un electrolito sólido (a diferencia de los de aluminio que utilizan uno líquido). Este dieléctrico suele ser óxido de tántalo ( $Ta_2O_5$ ). Se elaboran partiendo de polvo de tántalo sinterizado (oxidado),



**Figura 3.12:** Frecuencia de uso de distintos tipos de condensadores.

que constituye el ánodo o electrodo positivo. Esta amalgama se recubre con bióxido de manganeso ( $MnO_2$ ), que se comporta como electrolito.

## 7 Aplicaciones de los distintos tipos de condensadores

A modo de resumen, en este apartado se recogen los principales campos de aplicación de los distintos tipos de condensadores descritos en el presente capítulo. Muchas de estas aplicaciones se relacionarán con la frecuencia de uso de cada tipo de condensador que, de manera esquemática, se recogen en la Fig. 3.12.

- **Condensadores cerámicos:**

- Desacoplo de transistores en circuitos integrados
- Condensadores de *bypass*<sup>1</sup> en osciladores

- **Condensadores de mica:**

- Osciladores y filtros de alta calidad

<sup>1</sup>El condensador de *bypass* conecta directamente alimentación y masa, y se usa para eliminar el ruido que aparece en las pistas que unen la alimentación con los circuitos activos

- Circuitos de potencia de radiofrecuencia
- **Condensadores de dieléctrico plástico:**
  - Acoplo, *bypass*, filtrado, eliminación de ruidos
  - Aplicaciones de bajo coste
  - En particular, los condensadores basados en poliestireno se usan en circuitos de muestreo y retención, mientras que los basados en polipropileno se emplean en aplicaciones de alta frecuencia
- **Condensadores de tántalo:**
  - Filtrado a baja frecuencia
  - Condensadores de *bypass*
  - Desacoplo de alimentación
  - Almacenamiento de energía en fuentes de alimentación
- **Condensadores electrolíticos de aluminio:**
  - Filtrado a baja frecuencia
  - Condensadores de *bypass*
  - Desacoplo de alimentación

# 4

# Materiales magnéticos e inductores

---

## 1 Introducción

La propiedad que presentan ciertos materiales de atraer al hierro fue descubierta 600 años a.C. por el griego Tales de Mileto en un mineral que se denominó magnetita ( $Fe_3O_4$ ) por ser muy abundante en la región de Magnesia (Asia Menor). Este material dió nombre, asimismo, al fenómeno del magnetismo o virtud magnética. También se descubrió en estas fechas el hecho de que, si se frotaba la magnetita con material de hierro, este último adquiría la misma virtud magnética, es decir, se imanaba.

El presente capítulo analiza los materiales o dispositivos que intervienen en la aplicación técnica del campo magnético para intensificar dicho campo en una determinada región del espacio. En algunas ocasiones, el campo magnético no será generado por corrientes eléctricas, sino por estos mismos materiales magnéticos (imanes).

## 2 Ferritas

Las sustancias ferromagnéticas y ferrimagnéticas son las que, generalmente, se emplean como materiales magnéticos. Se caracterizan porque sus iones presentan un momento magnético propio y, además, son capaces de crear por sí mismas un campo magnético a su alrededor (imantación espontánea). En

las sustancias ferrimagnéticas, los iones ocupan dos posiciones distintas en la red cristalina, y los momentos magnéticos de los iones que ocupan un tipo de posición son antiparalelos a los de los iones que ocupan el otro tipo de posición. Dado que el número de iones en una y otra posición son distintos, así como los momentos magnéticos respectivos, existe una imantación espontánea.

Las sustancias ferrimagnéticas pertenecen fundamentalmente al grupo de las ferritas, que son óxidos dobles de hierro (como la magnetita). La característica más importante de las ferritas frente a otros materiales magnéticos es que, obtenidas industrialmente, ofrecen una mayor resistividad por volumen. Esta característica hace que las corrientes de pérdida disminuyan notablemente en aplicaciones de alta frecuencia.

La ferrita es un componente que en continua no presenta valor de impedancia, y es a partir de los 20 MHz cuando tiene una impedancia significativa, que se incrementa a medida que aumenta la frecuencia. Esta impedancia de la ferrita no interfiere en los impulsos de reloj y aporta una elevada protección y atenuación efectiva en los armónicos de la señal. Existen distintos tipos de ferritas en el mercado. Así, las de tipo partido son fácilmente utilizables alrededor de cables y conectores, mientras que las de forma toroidal permiten incrementar la impedancia de protección a medida que se aumente el número de espiras. Las principales aplicaciones de las ferritas son el filtrado de la alimentación de continua de las placas de circuitos impresos y la supresión de las interferencias electromagnéticas o de radiofrecuencia (EMI/RFI).

## 2.1 Proceso de fabricación

Las ferritas se obtienen por moldeado o por prensado y extrusión, mezclando óxidos de hierro con óxidos de materiales tales como:

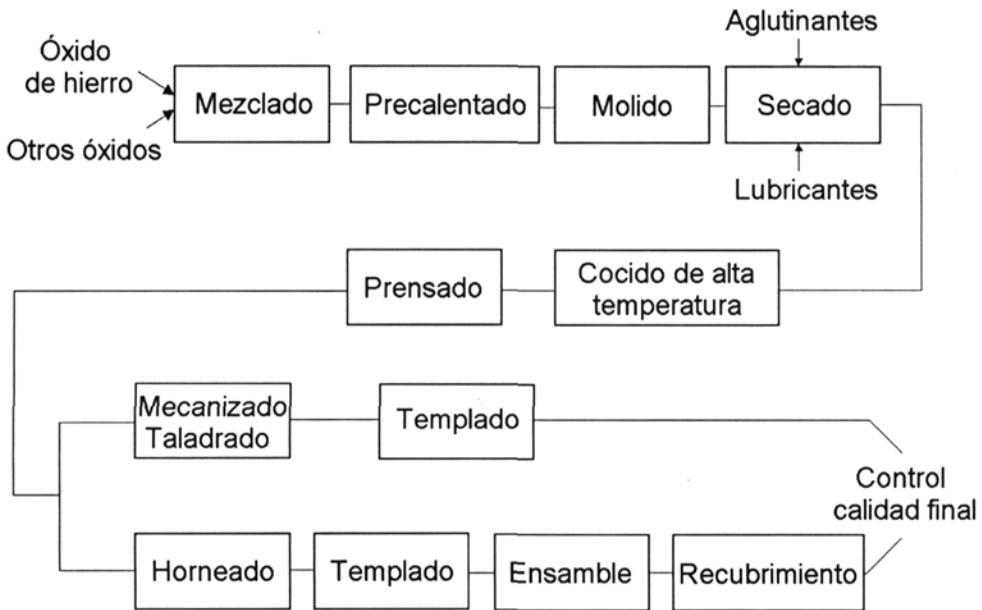
- **Manganeso-Zinc:**

Totalmente vitrificadas, con una porosidad muy baja. Ofrecen la máxima permeabilidad y una resistividad volumétrica de hasta varios miles de ohmios por centímetro.

- **Niquel-Zinc:**

Tienen mayor porosidad. La resistividad volumétrica varía desde varios  $K\Omega$  hasta decenas de  $M\Omega$  por centímetro. Se utilizan en aplicaciones de alta frecuencia.

- **Manganeso:**



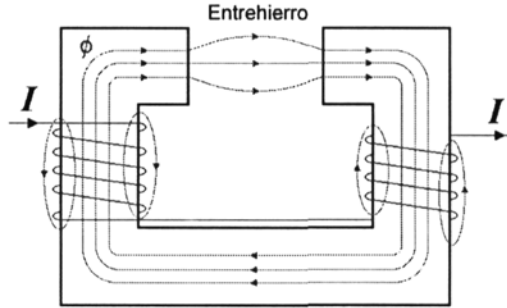
**Figura 4.1:** Proceso industrial de fabricación de las ferritas.

El manganeso es un material denso y estable en temperatura. Se suele utilizar en aplicaciones de fuentes de alimentación conmutadas y amplificadores magnéticos de alta frecuencia.

Si el proceso de obtención es por moldeado, el material toma la forma del molde, mientras que si se fabrica por prensado y extrusionado, la forma geométrica de la ferrita será muy simple, generalmente cilíndrica. El proceso completo de fabricación de las ferritas es bastante laborioso (Fig. 4.1) y suele llevar del orden de 2 a 4 semanas.

### 3 Inductores

Los momentos magnéticos de los materiales policristalinos ferro o ferrimagnéticos se orientan generalmente al azar a lo largo del material, por lo que las muestras de éstos no suelen ser imanes espontáneos. La aplicación de un campo magnético externo provoca un crecimiento de las regiones donde la imanación se orienta en la dirección y sentido del campo aplicado, rompiendo así el equilibrio existente en ausencia de campo externo.



**Figura 4.2:** Esquema de un electroimán.

La utilización de los materiales ferro y ferrimagnéticos radica en dos factores: pueden imanarse permanentemente gracias a la irreversibilidad de su proceso de imanación, y son potenciadores del campo magnético. La primera característica permite emplearlos como imanes permanentes, y la segunda, para intensificar un campo magnético obtenido por medio de corrientes eléctricas, es decir como núcleos de electroimanes o inductores.

Generalmente, el electroimán está constituido por un núcleo de material ferromagnético blando que presenta una forma como la mostrada en la Fig. 4.2. Se observa como las paredes verticales del electroimán están rodeadas por una bobina de hilo conductor convenientemente aislado, por la que circula una corriente de intensidad  $I$ . El campo magnético que se crea en el interior de esta bobina es reforzado por la imanación que adquiere el núcleo, y puede usarse en el espacio comprendido entre las piezas del electroimán (entrehierro).

Si se admite que el flujo magnético  $\phi$  es el mismo en todas las secciones rectas del núcleo y del entrehierro, y que la sección de éste,  $S_e$ , es algo mayor que la del núcleo,  $S_n$ , debido a la dispersión de las líneas de fuerza en el entrehierro, las densidades de flujo magnético o inducciones magnéticas en el núcleo,  $B_n$ , y el entrehierro,  $B_e$ , serán:

$$B_n = \frac{\phi}{S_n} \quad \text{y} \quad B_e = \frac{\phi}{S_e} \quad (4.1)$$

Por lo tanto, los valores del campo magnético  $H$  serán:

$$H_n = \frac{B_n}{\mu_n} = \frac{\phi}{S_n \cdot \mu_n} \quad \text{y} \quad H_e = \frac{B_e}{\mu_e} = \frac{\phi}{S_e \cdot \mu_e} \quad (4.2)$$

donde  $\mu_n$  y  $\mu_e$  son las permeabilidades magnéticas del núcleo y el entrehierro, respectivamente.

Si las longitudes del núcleo y el entrehierro son  $l_n$  y  $l_e$ , respectivamente, y aplicando el teorema de Ampère a una trayectoria cerrada que atraviesa núcleo y entrehierro, se tendrá que

$$H \cdot dl = N \cdot I \quad (4.3)$$

siendo  $N$  el número total de espiras de la bobina. Dado que:

$$\int H \cdot dl = H_n \cdot l_n + H_e \cdot l_e, \quad (4.4)$$

y, sustituyendo  $H_n$  y  $H_e$  por sus valores, dados en la Ec. (4.2), se obtiene la siguiente definición para el flujo magnético:

$$\phi = \frac{N \cdot I}{\frac{l_n}{\mu_n S_n} + \frac{l_e}{\mu_e S_e}} \quad (4.5)$$

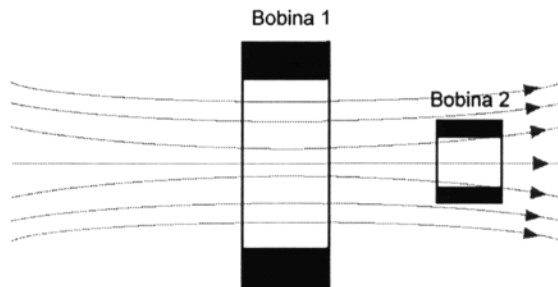
Usando esta expresión se puede hacer una analogía entre el circuito descrito y un circuito eléctrico. Así, el conjunto electroimán-entrehierro sería el circuito magnético, donde el electroimán actúa como “generador” y el entrehierro como “resistencia”. El flujo magnético sería análoga a la intensidad de la corriente eléctrica y, si en un circuito eléctrico ésta relaciona fuerza electromotriz y resistencia, en este circuito magnético el flujo relaciona la fuerza magnetomotriz,  $N \cdot I$ , con la reluctancia o “resistencia magnética”,  $l/(\mu \cdot S)$ .

### 3.1 Características de la bobina de hilo conductor

Como se ha comentado, la mayoría de las aplicaciones con inductancias llevan incorporado algún arrollamiento de hilo conductor. Este hilo es generalmente de cobre, y debe llevar algún tipo de aislamiento. Este aislamiento suele ser de barniz, ya que ofrece unas elevadas prestaciones (aislamiento, rigidez dieléctrica, maleabilidad, etc) con un volumen muy pequeño, proporcional al espesor. Este barniz, además, suele admitir temperaturas elevadas y, en el proceso de elaboración de la bobina, se somete a calentamiento, haciendo que se funda parcialmente de forma que, al enfriarse, se adhieran unas vueltas con otras dotando al conjunto de gran estabilidad mecánica sin perder su capacidad de aislamiento.

### 3.2 Inducción mutua y autoinducción

Se dispone de dos bobinas de hilo conductor que se nombran como 1 y 2, ubicadas en el espacio de manera que estén acopladas magnéticamente (Fig.



**Figura 4.3:** Bobinas 1 y 2 acopladas magnéticamente.

4.3). Si se hace pasar por la bobina 1 una corriente  $I_1(t)$  variable con el tiempo, el flujo magnético a través de la bobina 2 será también variable con el tiempo y, por lo tanto, se inducirá en esta bobina una fuerza electromotriz (fem),  $\xi_2$ , proporcional a la velocidad de variación de  $I_1(t)$ , pues el campo magnético es proporcional a la intensidad de la corriente que lo produce. Esta fem valdrá:

$$\xi_2 = -M_{21} \cdot \frac{dI_1(t)}{dt} \quad (4.6)$$

siendo  $M_{21}$  el denominado coeficiente de inducción mutua de la bobina 2 respecto a la 1. De igual forma, si por la bobina 2 circula una corriente  $I_2(t)$ , en la bobina 1 se inducirá una fem de valor:

$$\xi_1 = -M_{12} \cdot \frac{dI_2(t)}{dt} \quad (4.7)$$

Por otra parte, si  $\phi_{21}$  es el flujo que atraviesa las  $N_2$  espiras de la bobina 2 debido a la corriente  $I_1(t)$ , que circula por la bobina 1,  $\xi_2$  se puede expresar como:

$$\xi_2 = -N_2 \cdot \frac{d\phi_{21}}{dt} \quad (4.8)$$

Combinando esta expresión con la Ec. (4.6) se obtiene que:

$$M_{21} = \frac{N_2 \cdot \phi_{21}}{I_1(t)} \quad (4.9)$$

y, análogamente, se puede obtener que

$$M_{12} = \frac{N_1 \cdot \phi_{12}}{I_2(t)} \quad (4.10)$$

Ambos valores,  $M_{21}$  y  $M_{12}$ , son iguales y, por tanto, se define el coeficiente de inducción mutua entre dos bobinas,  $M$ , como aquel que verifica las expresiones:

$$\xi_1 = -M \cdot \frac{dI_2(t)}{dt} \quad \text{y} \quad \xi_2 = -M \cdot \frac{dI_1(t)}{dt} \quad (4.11)$$

La unidad de inducción mutua en el Sistema Internacional es el henrio (H), que se define como la inducción mutua que existe entre dos bobinas cuando, al variar en una de ellas la corriente en 1 A/s, se induce en la otra una fem de 1 V.

Si se dispone de una única bobina de  $N$  espiras y se hace circular una corriente  $I(t)$  por ella, esta corriente originará un campo y flujo magnéticos variables en las espiras que, a su vez, inducirán una fem. Por lo tanto, la fem  $\xi$  en la bobina dependerá de la velocidad con la que varía la intensidad en ella, cumpliéndose que:

$$\xi = -N \cdot \frac{d\phi(t)}{dt} = -L \cdot \frac{dI(t)}{dt} \quad (4.12)$$

Esta fem recibe el nombre de autoinducida y, si  $\phi$  es el flujo que atraviesa las  $N$  espiras de la bobina, se define el coeficiente de autoinducción,  $L$ , como:

$$L = \frac{N \cdot \phi(t)}{I(t)} \quad (4.13)$$

La autoinducción dependerá de las características de construcción de la bobina, así como del material que ocupa su interior. Cuando dicho material no es ferromagnético, el coeficiente de autoinducción es prácticamente constante, pero si este material es ferromagnético, dicho coeficiente varía de manera complicada con la intensidad que recorre la bobina.

### 3.3 Energía electromagnética asociada a una bobina

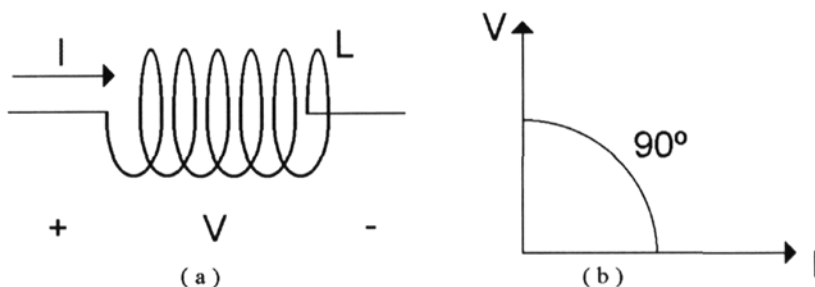
La potencia consumida en una bobina de autoinducción  $L$  por la que circula una corriente variable de intensidad  $I(t)$ , será:

$$P = \xi \cdot I = L \cdot I \cdot \frac{dI}{dt} \quad (4.14)$$

donde se ha sustituido  $\xi$  por su valor (Ec. (4.12)).

La energía  $U$  suministrada a la bobina será entonces

$$U = \int L \cdot I \cdot dI = \frac{1}{2}L(I_2^2 - I_1^2) \quad (4.15)$$



**Figura 4.4:** a) Representación circuital del inductor, y b) relación vectorial tensión-corriente en el inductor ideal.

### 3.4 El inductor como elemento de circuito

De forma práctica, un inductor es un componente de dos terminales, que ofrece una inductancia  $L$ , de tal manera que la tensión que presenta entre sus bornas es proporcional a la variación con respecto al tiempo de la intensidad de corriente que lo atraviesa (Fig. 4.4).

$$v = L \frac{di}{dt} \quad (4.16)$$

En un inductor ideal, la tensión en sus bornas está desfasada  $\pi/2$  en avance respecto a la intensidad. Sin embargo, el inductor real presenta pérdidas resistivas, por lo que el modelo del dispositivo se puede representar como una inductancia ideal en serie con una resistencia de pérdidas. La tensión está ahora desfasada  $\varphi - \pi/2$  respecto a la corriente, siendo  $\delta = \pi/2 - \varphi$  el ángulo de pérdidas, cuyo valor se deduce de la representación vectorial de tensiones que se muestra en la Fig. 4.5.b.

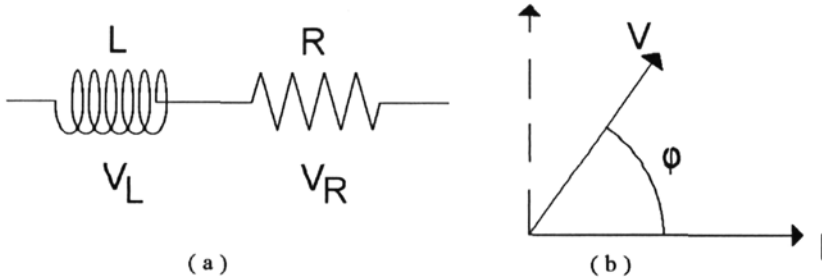
La expresión de la tangente del ángulo de pérdidas se deduce de las expresiones de los valores de la tensión en el inductor ( $\vec{V}_L = \omega L \vec{I}$ ) y de la tensión en la resistencia ( $\vec{V}_R = R \vec{I}$ ):

$$\operatorname{tg} \delta = \frac{\vec{V}_R}{\vec{V}_L} = \frac{RI}{\omega LI} = \frac{R}{\omega L} \quad (4.17)$$

#### 3.4.1 Factor de calidad

El factor de calidad  $Q$  de un inductor viene dado por la siguiente expresión:

$$Q = \operatorname{tg} \varphi = \frac{\omega LI}{RI} = \frac{\omega L}{R} = \frac{1}{\operatorname{tg} \delta} \quad (4.18)$$



**Figura 4.5:** a) Modelado del inductor, y b) relación vectorial tensión-corriente en el inductor real.

Este término viene a indicar en qué medida el inductor se acerca al modelo ideal, en el que el desfase entre tensión aplicada y corriente inducida es de 90°.

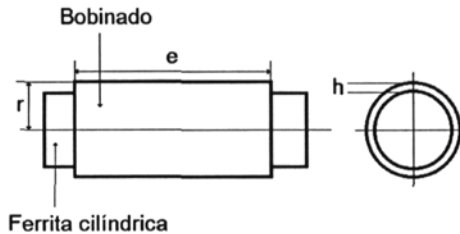
### 3.5 Inductores especiales

#### 3.5.1 Inductores para alta frecuencia (Nido de abeja)

Estos inductores se fabrican utilizando como soporte una ferrita cilíndrica, sobre la cual se realiza el arrollamiento del hilo de cobre. Este hilo está recubierto de un barniz termoadhesivo, de tal manera que una vez realizado el arrollamiento, se somete a un calentamiento, hasta que el barniz se haya fundido, compactando así el conjunto de las espiras.

El valor de la autoinducción de una bobina cilíndrica en nido de abeja viene dada por la siguiente fórmula:

$$L = \frac{n^2 r^2}{18.5r + 31h + 35e} \tag{4.19}$$



**Figura 4.6:** Inductor de nido de abeja.

siendo  $L$  la autoinducción en Henrios,  $n$  el número de espiras,  $r$  el radio medio en centímetros de la bobina,  $h$  la altura en centímetros, y  $e$  el espesor en centímetros (véase la Fig. 4.6).

### 3.5.2 Inductores toroidales (*Pots*)

Estos inductores van montados sobre ferritas toroidales, que pueden ir recubiertas por una resina epoxídica. El número de espiras de una inductancia tipo toroidal viene dada por la expresión:

$$N = K\sqrt{L} \quad (4.20)$$

siendo  $L$  la inductancia en Henrios,  $K$  un coeficiente que depende del núcleo, y  $N$  el número de espiras. Para este tipo de transformadores, la inductancia sigue la siguiente expresión:

$$L = \frac{\mu_0 \cdot N^2 \cdot A}{2r} \quad (4.21)$$

## 4 Transformadores

En este apartado se estudia un transformador monofásico con primario y secundario, ambos acoplados magnéticamente por un núcleo común, a través del cual se establece el flujo alterno que enlaza magnéticamente a los dos devanados (Fig. 4.8). El núcleo está formado por chapas magnéticas aisladas entre sí por capas de papel o barniz, a fin de disminuir las pérdidas por corrientes parásitas.

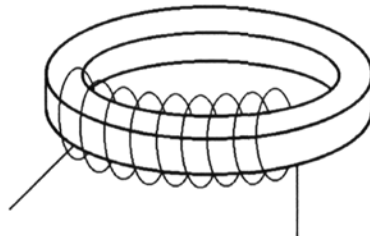


Figura 4.7: Inductor toroidal.

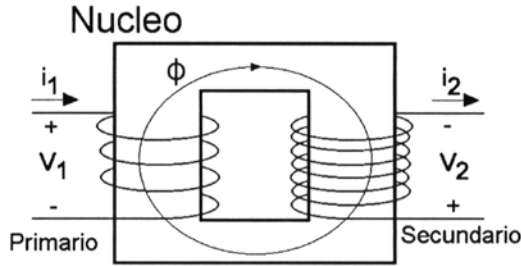


Figura 4.8: Transformador monofásico.

Si  $N_1$  y  $V_1$  son las espiras y tensión en bornas del primario, y  $N_2$  y  $V_2$  son las del secundario, se verifica:

$$\frac{N_2}{N_1} = \frac{V_2}{V_1} = n \quad (4.22)$$

Esta relación se denomina relación de transformación.

## 4.1 Elementos de cálculo

Los parámetros más importantes que se deben calcular de un inductor son los de su núcleo magnético, el número de espiras, la sección del hilo de cobre y las pérdidas y rendimiento. A continuación se analizan algunas de ellas en detalle.

### 4.1.1 Sección del núcleo magnético

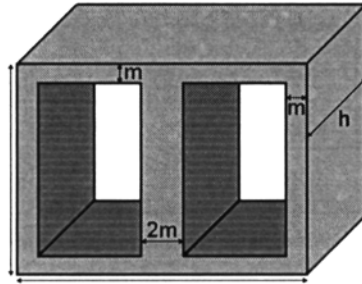
Para el cálculo de la sección del núcleo magnético se determina, inicialmente, la potencia total del secundario, teniendo en cuenta todos los devanados (circuitos independientes), según la expresión siguiente:

$$P_2 = \Sigma V_2 \cdot I_2 \quad (V \cdot A) \quad (4.23)$$

Se considerará un rendimiento del 80 %, por lo que el primario ha de suministrar una potencia suficiente, de valor:

$$P_1 = 1.25 \cdot P_2 \quad (V \cdot A) \quad (4.24)$$

El núcleo no suele ser compacto, sino formado por chapas superpuestas, para minimizar al máximo el efecto de las corrientes de pérdidas del núcleo. La



**Figura 4.9:** Dimensiones geométricas del transformador monofásico.

sección real del núcleo ( $S_r$ ) para chapas ordinarias, teniendo en cuenta el aislamiento y el correspondiente aumento de volumen, viene dada por

$$S_r = 1.3 \cdot \sqrt{P_1} \quad (\text{cm}^2) \quad (4.25)$$

A partir de  $S_r$ , se pueden determinar los valores geométricos  $m$  y  $h$  (véase Fig. 4.9).

El número de chapas  $N_c$  será

$$N_c = \frac{S_r}{2m \cdot e} \quad (4.26)$$

siendo  $e$  el espesor de cada chapa.

Finalmente, el número de espiras vendrá dado por

$$N_e = \frac{10^4}{4.44 f \cdot B \cdot S_r}, \quad (4.27)$$

donde  $N_e$  es el número de espiras por voltio,  $f$  es la frecuencia de la alimentación (Hzs),  $B$  es la inducción (Teslas), y  $S_r$  es la sección real del núcleo ( $\text{cm}^2$ ).

#### 4.1.2 Sección del hilo

La sección del hilo  $s$  ( $\text{mm}^2$ ) viene dada por la expresión:

$$s = \frac{I}{J} \quad (4.28)$$

que como se ve, es directamente proporcional a la corriente  $I$  (amperios) e inversamente proporcional a la densidad de corriente  $J$  ( $\text{A}/\text{mm}^2$ ).

La densidad de corriente puede estar comprendida entre 2 A/mm<sup>2</sup> y 4 A/mm<sup>2</sup>, según se trate de un transformador profesional o de gran público, respectivamente.

### 4.1.3 Pérdidas en el cobre

Las pérdidas en el cobre son iguales a la suma de las pérdidas por efecto Joule en cada arrollamiento:

$$P_c = \Sigma R \cdot I^2 \quad (4.29)$$

siendo  $R$  es la resistencia ( $R = \rho \frac{L}{A}$ ), donde  $L$  es la longitud de la espira media de cada arrollamiento multiplicada por el número de espiras. Para un secundario con toma media, se utiliza la mitad de las espiras del arrollamiento.

### 4.1.4 Pérdidas en el núcleo

Las pérdidas en el núcleo (también denominadas pérdidas en el hierro) vienen dadas por la siguiente expresión:

$$Pf = KM(W) \quad (4.30)$$

siendo  $K$  las pérdidas (W/Kg), y  $M$  la masa del circuito magnético.

### 4.1.5 Rendimiento

El rendimiento  $r$  de un transformador viene dado por la siguiente expresión:

$$r = \frac{P_2}{P_2 + P_c + P_f} \quad (4.31)$$

Los valores de rendimiento de un transformador calculado correctamente deben estar comprendidos entre 0.7 y 0.9.



# 5

## Cristales de cuarzo

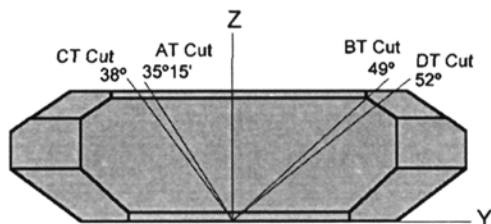
---

### 1 Introducción

Los cristales de cuarzo son componentes que pueden vibrar en resonancia y que se basan en el principio piezoeléctrico para acoplarse a un circuito eléctrico. Por ello, se utilizan esencialmente en aplicaciones de circuitos osciladores y filtros. Básicamente, un cristal de cuarzo consiste en un elemento de cuarzo con electrodos como terminales, que se monta en una cápsula generalmente metálica y sellada herméticamente, y que cuenta con patillas para ser soldada a la placa de circuito impreso, tanto en tecnología PTH como SMT.

De forma general, el cristal de cuarzo se corta en forma de disco. Las dimensiones del mismo y su orientación con respecto a los ejes del cristal, dotan al componente de sus características específicas. Las dimensiones permitirán que la frecuencia de resonancia mecánica iguale a la deseada frecuencia eléctrica. La orientación más comúnmente utilizada es la denominada como "corte AT", que consiste en un corte a  $35^\circ 15'$  respecto del eje del cristal (Fig. 5.1). Así, los tres parámetros que influyen en las características finales del cristal serán el ángulo de corte, el espesor del cristal (a menor espesor, mayor frecuencia de resonancia) y la metalización empleada en los electrodos (generalmente plata).

El uso de los cristales de cuarzo como osciladores se debe a las propiedades intrínsecas de este material. En particular, su coeficiente de temperatura,



**Figura 5.1:** Orientaciones de corte del cristal de cuarzo.

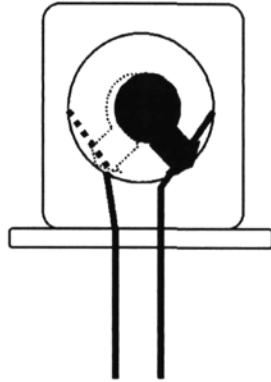
factor de calidad y envejecimiento le hacen especialmente adecuado para establecer un control, fiable y estable, de la frecuencia. De cualquier forma, el comportamiento final del cristal va a depender en gran medida de su entorno y de los circuitos eléctricos asociados.

## 2 Proceso de fabricación

La materia prima del componente es, lógicamente, el cuarzo. Este material existe en la naturaleza en determinadas cantidades, que no son suficientes para poder abastecer la demanda actual de los fabricantes de cristales de cuarzo. Por lo tanto, la mayoría opta por satisfacer de forma artificial el cuarzo necesario para su producción.

El proceso de fabricación de un cristal de cuarzo consta de las siguientes fases:

1. Obtención de un disco de cuarzo a partir del corte AT. Este disco será de mayor espesor que el finalmente deseado.
2. Reducción del espesor del disco usando un pulido inicial abrasivo (*lapping*) y un ataque químico final. De esta forma se obtiene un cristal que oscila a una frecuencia por encima del valor nominal en 10000 ppm.
3. Formación de los electrodos mediante deposición química superficial (por pulverización o evaporación en vacío) de un metal sobre las dos caras planas del disco de cuarzo. El metal empleado es generalmente plata.



**Figura 5.2:** Aspecto del cristal de cuarzo.

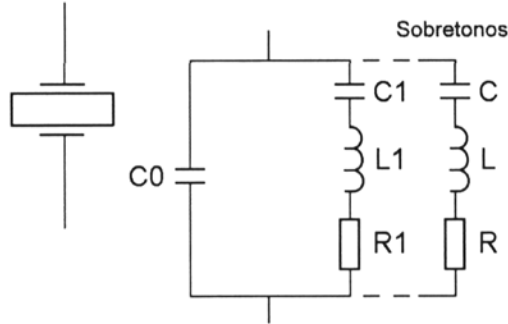
Este proceso de formación de electrodos produce un efecto de carga en el cristal, por lo que la frecuencia de oscilación baja hasta 1000 ppm por encima de la frecuencia nominal.

El espesor y diámetro de los electrodos metálicos será determinante para la fijación de los valores del modelo equivalente del cristal, y, por lo tanto, determinarán el factor de calidad  $Q$  del cristal.

4. Fijación de los terminales soporte (patillas) a los electrodos, mediante adhesivo epoxy conductor.
5. Evaporación adicional de plata sobre los electrodos, rebajando la frecuencia final hasta 10 ppm del valor final.
6. Introducción en una capsula metálica sellada herméticamente, y rellena por gas nitrógeno.
7. En ciertos casos, se requiere que la carcasa metálica esté apantallada. Para ello, dicha caja puede estar provista de una patilla que se soldará al plano de masa de la placa de circuito impreso.

### 3 Modelo equivalente

El modelo equivalente del cristal de cuarzo deberá ofrecer la misma impedancia que el propio cristal en las proximidades de la frecuencia de resonancia. Además, se deberá tener en cuenta que existen dos frecuencias de resonancia,



**Figura 5.3:** Modelo equivalente del cristal de cuarzo.

en las cuales el cristal ofrece una impedancia eléctrica resistiva: la frecuencia de resonancia ( $f_r$ ) y la de antiresonancia ( $f_a$ ). La resistencia del circuito equivalente a la frecuencia de resonancia  $f_r$ , se denomina resistencia de resonancia,  $R_r$ .

El esquema eléctrico equivalente se representa en la Fig. 5.3. En dicho esquema se distinguen los cuatro elementos que lo forman:

- Brazo serie (dinámico): formado por  $C_1$ ,  $L_1$  y  $R_1$ .
- Brazo paralelo (estático): formado por  $C_0$ , que representa la capacidad entre los terminales.

## 4 Parámetros característicos

Los parámetros característicos más importantes del cristal de cuarzo son:

**Frecuencia de resonancia,  $f_r$ :** Es la menor de las dos frecuencias del cristal en las cuales la impedancia del mismo es resistiva ( $R_r$ ).

$$f_r = \frac{1}{2\pi\sqrt{L_1 C_1}} \quad (5.1)$$

**Frecuencia de antiresonancia,  $f_a$ :** Es la mayor de las dos frecuencias del cristal en las cuales la impedancia del mismo es resistiva ( $R_r$ ).

$$f_a = \frac{1}{2\pi\sqrt{\frac{L_1 C_1 C_0}{C_1 + C_0}}} \quad (5.2)$$

**Frecuencia de resonancia en carga,  $f_L$ :** Es una de las dos frecuencias del cristal montado junto con una capacidad de carga  $C_L$ , en serie o en paralelo, de tal manera que la impedancia que presenta es resistiva. La frecuencia menor corresponde a la combinación serie y la mayor a la combinación en paralelo.

$$f_L = \frac{1}{2\pi\sqrt{\frac{L_1 C_1 (C_0 + C_L)}{C_1 + C_0 + C_L}}} \quad (5.3)$$

**Frecuencia nominal,  $f_{nom}$ :** Frecuencia indicada por la especificación del cristal.

**Rango de temperatura de funcionamiento,  $T_{opr}$ :** Rango de temperatura en el cual el cristal ha de funcionar en base a las especificaciones.

**Resistencia resonante,  $R_r$ :** Resistencia del cristal sólo, a la frecuencia de resonancia  $f_r$ .

$$R_r = R_1 \quad (5.4)$$

**Capacidad de carga,  $C_L$ :** Condensador externo asociado en paralelo al cristal, que determina la frecuencia de resonancia en carga  $f_L$ .

**Capacidad dinámica,  $C_1$ :** Capacidad del brazo dinámico del modelo equivalente.

**Capacidad paralela,  $C_0$ :** Capacidad paralela al brazo dinámico del circuito equivalente.

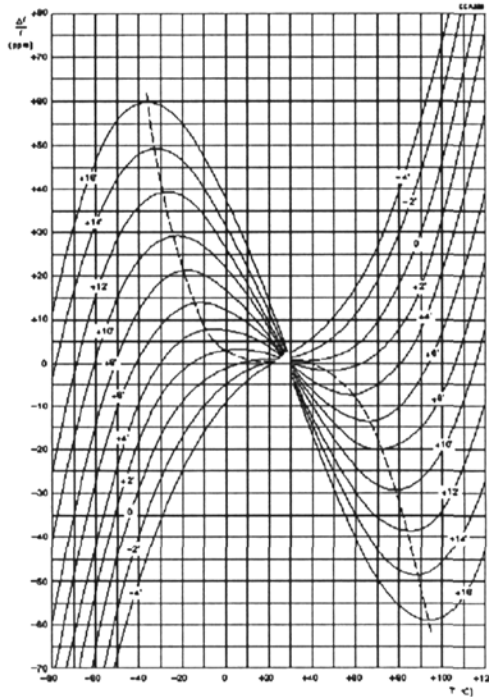
**Inductancia dinámica,  $L_1$ :** Inductancia del brazo dinámico del circuito equivalente.

**Potencia disipada:** Potencia disipada en el cristal. Se mide en mW.

**Coefficiente de temperatura,  $C_T$ :** Grado de deriva de la frecuencia con la temperatura.

#### 4.1 Característica frecuencia/temperatura

En la Fig. 5.4 se representa la variación de la frecuencia en función de la temperatura (coeficiente de temperatura  $C_T$ ), para el caso de un cristal con corte AT, y para varios ángulos adyacentes.

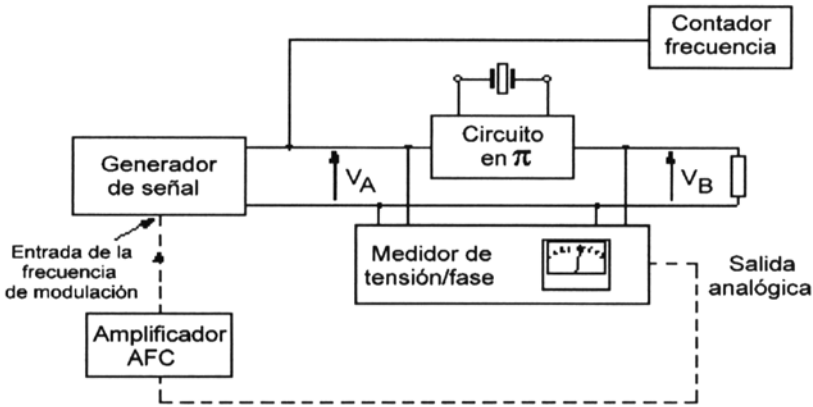


**Figura 5.4:** Relación frecuencia-temperatura en un cristal de cuarzo con corte AT y ángulos adyacentes.

## 5 Métodos de medida y comprobación de cristales de cuarzo

Para efectuar la medida de un cristal de cuarzo se recurre al montaje de la Fig. 5.5, que permite obtener unos datos altamente fiables. El circuito de prueba es el que aparece en la Fig. 5.6.

Básicamente, el método seguido consiste en, mediante un generador de señales, aplicar una señal y ajustar su frecuencia hasta que a la salida del cristal no se produzca desfase con respecto a la entrada (medido por el medidor de fase). Esta frecuencia medida por el frecuencímetro es la frecuencia de resonancia del cristal. Para facilitar el funcionamiento, se puede realizar un bloqueo de la fase mediante la realimentación de la salida del medidor de fase (medida del desfase) al generador de funciones, con el objeto de controlar de forma precisa la frecuencia de la señal proporcionada por el generador de

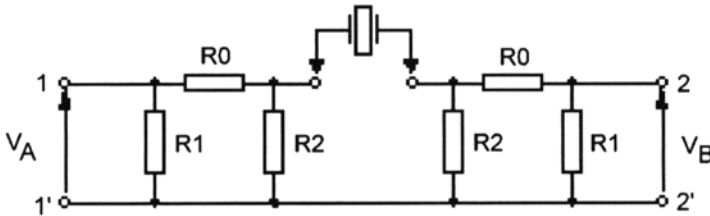


**Figura 5.5:** Circuito de medida de un cristal de cuarzo.

funciones. El circuito asociado permite acoplar la impedancia del cristal con la del resto del equipo de medida.

## 6 Ensamblado del cristal en la placa de circuito impreso

El ensamblado del cristal en la PCI dependerá de si se trata de un encapsulado para montaje PTH o para SMT. En montaje PTH vertical se utiliza menos espacio de la placa, pero la estabilidad mecánica del dispositivo es peor, mientras que en montaje PTH horizontal ocurre lo contrario, se ofrece mayor



**Figura 5.6:** Detalle del circuito en  $\pi$  de medida del cristal de cuarzo.

estabilidad mecánica pero ocupando más espacio. Además, en montaje horizontal será necesario tomar ciertas precauciones, doblando las patillas a una distancia superior a 2 mm del cuerpo del cristal y efectuando el doblado de las mismas con un radio de curvatura mayor de 0.5 mm. En montaje SMT los cristales de cuarzo suelen tener un cuerpo de altura mucho menor, por lo que tan sólo se pueden montar en vertical.

# Bibliografía

## Dispositivos Pasivos

---

- R. Alvarez Santos, *Materiales y componentes electrónicos pasivos*, EDI-TESA: Madrid, 1990
- P. Cutler, *Análisis de circuitos con semiconductores*, Ed. del Castillo: Madrid, 1971
- EPCOS, *Passive components: technical product information*, S+M Siemens Matsushita Components, 1996
- Fair-rite, *Soft ferrites*, Fair-rite products corp.: Nueva York, 2001
- L. Gil y J. Ibáñez, *Tecnología de componentes electrónicos pasivos*, Servicio de Publicaciones de la UPV: Valencia, 1992
- Philips, *Passive components*, Philips Electronics N.V., 1997
- Philips, *Quartz crystals data handbook*, Philips Electronics N.V., 1997
- Rohm, *Passive components*, Rohm Co. Ltd.: Tokyo, 1998
- F. Ruiz Vasallo, *Enciclopedia básica de electrónica. Elementos y componentes*, Ediciones CEAC: Barcelona, 1991
- Siemens AG, *Componentes electrónicos*, Marcombo: Barcelona, 1987
- Siemens AG, *NTC Thermistors: Data Book 1986/87*, Siemens AG: Munich, 1986



Parte II

Tecnología de  
semiconductores y circuitos  
integrados



# 6

## Materiales semiconductores. Preparación de obleas

---

### 1 Materiales semiconductores: características

Desde un punto de vista eléctrico, todos los materiales se clasifican tradicionalmente en una de las tres categorías siguientes: conductores, semiconductores y aislantes. El parámetro que determina tal clasificación es la conductividad, que indica el grado o facilidad con la que los materiales conducen o permiten el paso de un flujo de portadores bajo un campo eléctrico externo.

La inversa de la conductividad es la resistividad, propiedad intrínseca de los materiales, e independiente de factores como pueden ser la geometría externa del material. En lugar de la conductividad, es la resistividad el parámetro que suele medirse para clasificar los materiales. Esta clasificación no es totalmente obvia, existiendo solapamientos entre clases en los que la diferenciación es más un matiz que algo cualitativo. Este solapamiento es particularmente importante entre los semiconductores y el resto de materiales, ya que la resistividad de los semiconductores puede acercarse a la de conductores o aislantes en función de ciertos condicionantes.

El verdadero interés de los semiconductores reside en que se puede modificar su resistividad de manera controlada entre márgenes muy amplios. La razón del comportamiento tan dispar de estos materiales reside en su estructura atómica, tanto por causa de la distancia interatómica en la red, como por el tipo de enlace entre ellos. Al mismo tiempo, el enlace atómico depende del

número de electrones de valencia de los átomos formantes del enlace y de la electronegatividad de los mismos.

Como se introdujo en el capítulo 1, en un átomo aislado y no sometido a campo externo alguno, los electrones se distribuyen en capas u orbitales con energías precisas. Los electrones de la capa externa o electrones de valencia son los que determinan y forman los enlaces y los que, en su momento, determinan el carácter conductivo o no de un material. Así, por ejemplo, el germanio y el silicio, dos de los materiales semiconductores más importantes, poseen cuatro electrones de valencia en la última capa.

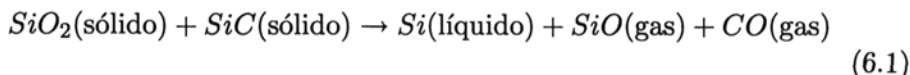
## 2 Obtención de cristales semiconductores

La fabricación de un circuito integrado (CI) se realiza a partir de silicio monocristalino de grado electrónico (*Electronic – grade silicon, EGS*), con un grado de pureza de 10 ppb. Se parte de la sílice (arena,  $SiO_2$ ) y, mediante procesos químicos y físicos, se va purificando hasta obtener el silicio con el grado de pureza deseado. Existen, por tanto, un conjunto de pasos necesarios para la obtención del silicio empleado en la fabricación de dispositivos semiconductores que, básicamente, son:

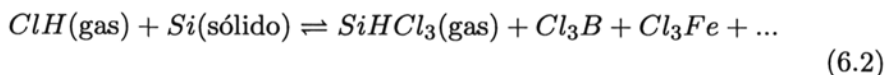
- Procesos químicos:
  1. Obtención de la materia prima ( $SiO_2$ ).
  2. Eliminación del oxígeno del  $SiO_2$  mediante reacción de reducción a base de carbono en hornos eléctricos.
  3. Cloración.
  4. Destilación fraccionada.
  5. Reducción del  $SiHCl_3$  (*triclorosilano*) sobre varilla de Si.
- Procesos físicos:
  1. Purificación por refinado de zona.

El primer paso en la obtención del silicio con el grado de pureza necesario es la eliminación del oxígeno de la sílice mediante una reacción de reducción a base de carbón en hornos eléctricos a temperaturas de unos 3000 °C. De esta forma se obtiene el llamado silicio metalúrgico, *MGS*, que tiene un grado de

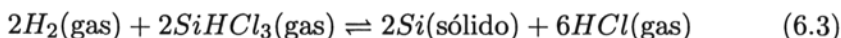
pureza <sup>2</sup> de entre el 98 y 99 %.



Seguidamente, se somete este silicio metalúrgico a un proceso de cloración en el que se obtiene triclorosilano ( $SiHCl_3$ ) y diversos cloruros. Estos cloruros pueden ser eliminados por un proceso de destilación fraccionada. De esta forma, se eliminan de la mezcla la mayor parte de las impurezas metálicas, así como algunas de carácter no metálico.



El triclorosilano obtenido se somete a un nuevo proceso de reducción en atmósfera de hidrógeno, en el que se obtiene un silicio policristalino sin estructura cristalina homogénea, y con un grado de impurezas de una parte por millón (1 ppm).



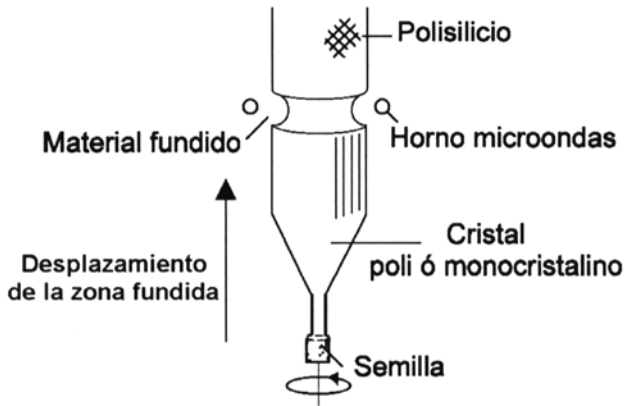
Los procesos químicos de purificación no pueden ya obtener un grado de pureza mejor, siendo necesario recurrir para ello a procesos de tipo físico.

El proceso físico de purificación por zonas permite la obtención de silicio policristalino con una pureza de diez partes por mil millones. Este método de purificación se basa en el mayor coeficiente de solubilidad de las impurezas en el material en estado líquido, en comparación con el coeficiente que presentan estas mismas impurezas en un material sólido. Esto hace que cuando las dos fases estén presentes, las impurezas tiendan a seguir en la fase líquida, y si ésta se desplaza a lo largo del cristal, irá recogiendo la mayor parte de las impurezas, llevándolas a un extremo. Esta propiedad de seguir a la fase líquida se cuantifica por el denominado coeficiente de segregación ( $K_o$ ):

$$K_o = \frac{\text{Concentración de impurezas en el sólido}}{\text{Concentración de impurezas en el líquido}} \quad (6.4)$$

Evidentemente, para que dicho proceso de refinado por zonas sea práctico, dicho coeficiente debe ser muy inferior a la unidad. Así, por ejemplo, para el silicio se tienen  $K_o$  (Fósforo)=0.04 ó  $K_o$  (Arsénico)=0.07, por lo cual estas

<sup>2</sup>relación entre el número de átomos de Si por átomos totales



**Figura 6.1:** Purificación por zona flotante.

impurezas son fácilmente eliminadas; sin embargo,  $K_o$  (Boro)=0.68, por lo que para esta impureza, el proceso es menos eficiente.

Los dos sistemas principales para llevar a cabo esta purificación por zonas son el de la barquilla y el de la zona flotante. En el primero, una barquilla conteniendo el silicio a purificar se mueve despacio a lo largo de un tubo bajo atmósfera reductora, en cuyo centro se coloca un horno de radiofrecuencia que va fundiendo el material que se sitúa en su centro. Tras repetidas pasadas en el mismo sentido, las impurezas quedan contenidas en un extremo del cristal. Para que el sistema presente una buena eficiencia, el desplazamiento de la zona fundida debe ser muy lento.

El método de la zona flotante es básicamente análogo al anterior, salvo que, en este caso, el cristal a purificar se coloca en posición vertical y no utiliza barquilla soporte, con lo que se eliminan posibles fuentes de contaminación. El calentamiento y fusión parcial de material también se realiza con un horno de radiofrecuencia (Fig. 6.1).

Finalmente, se debe comentar que una alternativa comercial al proceso de cloración y destilación fraccionada, consiste en la producción de silicio por pirólisis del silano ( $SiH_4$ ). Las ventajas que ofrece esta técnica son su menor consumo energético y la generación de menos productos residuales.

## 2.1 Características de los monocristales

En este apartado se analizan brevemente algunas de las principales propiedades de los materiales semiconductores, especificándose siempre los resultados o comentarios al silicio, que constituye con gran diferencia el material semiconductor actualmente más empleado.

### 2.1.1 Grado de pureza

El grado de pureza mide la relación entre el número de átomos de impurezas y el número de átomos totales en un determinado volumen. Para el cálculo del grado de pureza se emplea el número de Avogadro, el peso molecular y la densidad del material. En lugar del grado de pureza, se suele medir el de impureza. De cualquier forma, ambas medidas se relacionan directamente a través de la expresión:

$$\text{Grado}_{\text{Pureza}} = (1 - \text{Grado}_{\text{Impureza}}) \quad (6.5)$$

donde

$$\text{Grado}_{\text{impureza}} = \frac{\text{Concentracion Impurezas}}{N_{\text{Avogadro}} \times \text{Peso molecular}_{\text{material}} \times \text{Densidad}_{\text{material}}} \quad (6.6)$$

Por ejemplo, dado que el peso molecular del silicio es 28 gr/mol y su densidad es de 2.33 gr/cm<sup>3</sup>, si se quiere dopar dicho silicio con 10<sup>15</sup> átomos/cm<sup>3</sup> de impurezas donantes o aceptadoras, entonces el nivel de impurezas no deseadas deberá ser, al menos, diez veces menor, es decir, de 10<sup>14</sup> átomos/cm<sup>3</sup>. El grado de pureza será entonces:

$$\text{Grado}_{\text{Pureza}} = 1 - \text{Grado}_{\text{Impureza}} = 1 - \frac{10^{14}}{5 \cdot 10^{22}} = 1 - 10^{-8} = 0,99999999 \quad (6.7)$$

### 2.1.2 Orientación cristalina

Los materiales semiconductores se caracterizan por presentar en el espacio una estructura cristalina, lo cual quiere decir, básicamente, que la posición de sus átomos en el espacio sigue una ley periódica. Cualquier red cristalina queda así determinada por su celda unidad, que se define como el mínimo conjunto de átomos que es capaz de reproducir el cristal entero mediante sencillas transformaciones geométricas que, en general, son traslaciones sobre los tres ejes cartesianos.

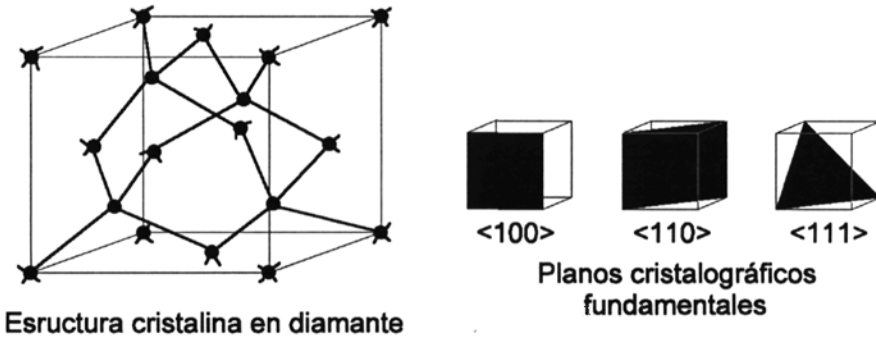
Las redes cristalinas reales pueden visualizarse colocando átomos de las diferentes especies químicas que forman el material sobre una red tridimensional de puntos, cuyos vectores básicos son establecidos por el volumen de la celda unitaria. Estos vectores básicos representarán el parámetro de red en cada una de las tres dimensiones. Obviamente, los átomos permanecerán fijos en sus posiciones sólo a la temperatura de cero grados Kelvin. A cualquier otra temperatura la existencia de vibraciones en la red hará que los átomos se muevan en torno a su posición de equilibrio, a una frecuencia determinada. El número de modos de vibración estará relacionada con el número de grados de libertad del sistema.

La estructura cristalina de los semiconductores es, en general, sumamente compleja, pero puede visualizarse mediante superposición de estructuras más simples. Las estructuras simples más comunes son la de diamante (silicio o germanio) y la de zinc-blenda (arseniuro de galio). En estas estructuras cada átomo se encuentra unido a otros cuatro mediante enlaces covalentes con simetría tetraédrica.

Para que un semiconductor sea de utilidad para la fabricación de dispositivos o circuitos integrados todo el material deberá poseer una estructura con orientación única y definida, lo cual se conoce como semiconductor monocristalino. Sin embargo, dependiendo de cómo se obtenga el material semiconductor, éste puede presentarse en forma de monocristal, policristal o amorfo, siendo estas dos últimas configuraciones no válidas, en general, para la fabricación de sustratos de circuitos integrados. El policristal es una mezcla de monocristales orientados en distintas direcciones. El material amorfo puede considerarse como una estructura policristalina en la que el tamaño de los monocristales es excesivamente pequeña.

En función de cual sea la orientación cristalina del semiconductor así varía la energía en sus bandas atómicas o el comportamiento del semiconductor, sobretodo en su superficie. Por tanto, será necesario disponer de un procedimiento sencillo para determinar y numerar los planos cristalinos fundamentales. En la Fig. 6.2 se representa la celda unidad de la estructura del diamante (silicio), así como las tres orientaciones fundamentales designadas por los denominados índices de Miller, que se definen como los inversos de las componentes unitarias de los vectores característicos de dichos planos.

Además, puede observarse el diferente grado de compacidad del cristal en función de la orientación elegida. Por todos estos factores, la orientación cristalina resulta muy importante en la tecnología de fabricación de circuitos integrados y así, por ejemplo, los transistores MOS de silicio sólo se fabrican



**Estructura cristalina en diamante**

**Figura 6.2:** Estructura cristalina del Silicio, y los tres planos cristalográficos principales.

con substratos con orientación  $\langle 100 \rangle$ , ya que las demás poseen un gran número de enlaces rotos que provocan un exceso de acumulación de carga en la superficie, lo cual afecta gravemente a las tensiones umbral de los dispositivos fabricados.

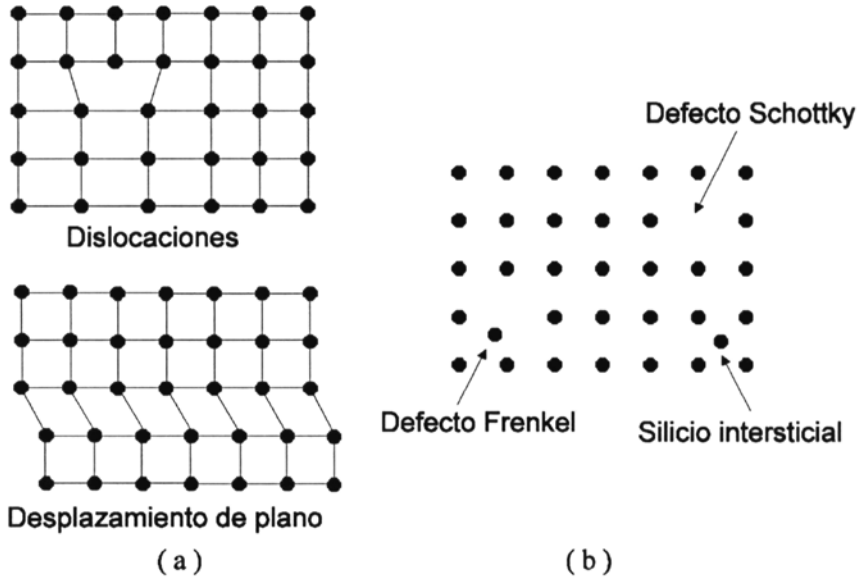
También dependerán de la estructura cristalográfica del semiconductor los procesos de crecimiento del cristal o ataque químico del mismo, siendo más o menos rápidos u homogéneos en función de cual sea la estructura cristalina.

### 2.1.3 Defectos

Un cristal real, como es la oblea de silicio, difiere del cristal matemáticamente ideal en varios aspectos. Evidentemente, la oblea real es finita, no infinita, estando los átomos de la superficie no enlazados totalmente. Además, los átomos estarán desplazados de sus posiciones de equilibrio debido a la agitación térmica. Sin embargo, la causa de no idealidad más grave la constituyen los defectos del propio cristal real. Estos defectos pueden ser puntuales, o presentarse en líneas (dislocaciones), planos, o volúmenes, y sus efectos pueden resultar muy importantes, repercutiendo en las propias características del semiconductor (movilidad, resistividad, etc.), hasta llegar incluso a hacerlo inviable para la fabricación de dispositivos.

Los defectos más comunes en los cristales semiconductores son:

- Defectos estructurales extensos, como desplazamientos de planos o dis-



**Figura 6.3:** Defectos de la estructura cristalina: a) extensos; y b) puntuales.

locaciones (Fig. 6.3.a).

- Defectos estructurales puntuales (Fig. 6.3.b).

Las impurezas residuales también son nocivas, aunque no deben considerarse como defectos inherentes a la propia red cristalina.

### 3 Crecimiento de monocristales

Una vez que se dispone de un material semiconductor que posee el grado de pureza requerido, será necesario transformarlo en monocristal para su posterior empleo industrial. El objetivo final es obtener un semiconductor de estructura monocristalina y con forma física de barras o lingotes, en el cual se controlen tanto la orientación cristalina de crecimiento como el tipo y cantidad de dopaje. A continuación se describen los procedimientos más utilizados en el crecimiento de monocristales.

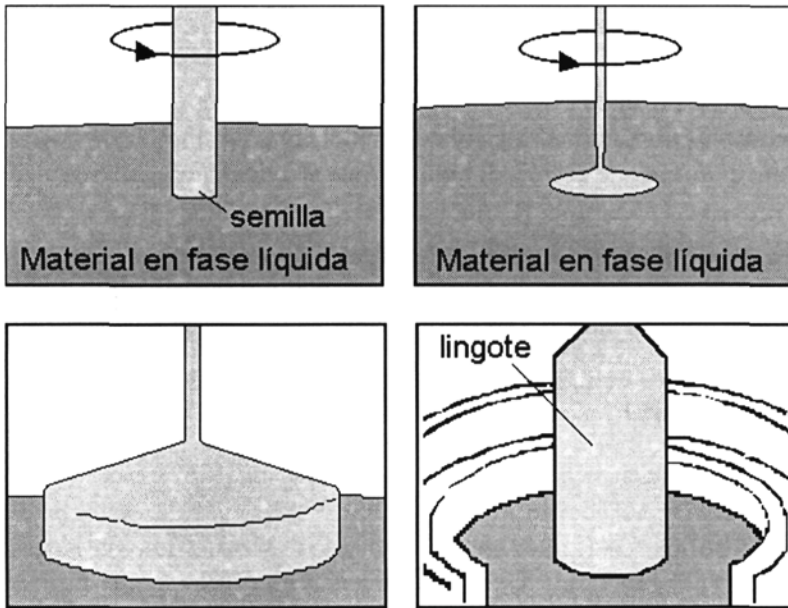


Figura 6.4: Método Czochralski de crecimiento de monocristales

### 3.1 Método Czochralski

Este sistema fue desarrollado inicialmente por Teal y Litle en 1950, y básicamente consiste en el crecimiento de un material sólido a partir del material líquido que se encuentra contenido en un crisol. Para ello, se pone en contacto con la superficie líquida una semilla o pequeño monocristal del mismo material, y se empieza a separar muy lentamente en la dirección vertical, como se muestra en la Fig. 6.4. De este modo, los átomos del material, que se encuentran en fase líquida, se incorporan a la semilla (sólido) siguiendo la estructura monocristalina de la misma, que actúa de esta forma como patrón.

Dado que energéticamente la forma monocristalina en un semiconductor es la más favorable, si el proceso de crecimiento es lo suficientemente lento y sin gradientes térmicos fuertes, los átomos se incorporan al cristal siguiendo la estructura monocristalina impuesta por la semilla de forma espontánea.

El material contenido en el crisol se funde a una temperatura aproximada de 1400 °C mediante una bobina de radiofrecuencia, y el proceso de crecimiento se realiza en atmósfera reductora o inerte, en el interior de un tubo de cuarzo. Mediante este método se obtiene entre el 80% y el 90 % del silicio empleado en la industria. Los lingotes obtenidos son de unos 10 cm de diámetro y 15 kg

de peso. La dirección de crecimiento suele ser  $\langle 100 \rangle$  ó  $\langle 111 \rangle$ , y su velocidad de 1 a 2 cm/h.

Si se quieren obtener lingotes dopados se introducen en el crisol las impurezas tipo n o p adecuadas, en concentración mayor que el grado de dopaje deseado en el semiconductor, debido a que el coeficiente de segregación de dichas impurezas es menor que la unidad, por lo que tienden a quedarse en el líquido. Además, el dopaje no será homogéneo en todo el lingote, ya que la concentración de impurezas en el crisol disminuye a medida que crece el cristal.

### 3.2 Método de la zona flotante

Este método fue desarrollado por Weck y Golay en 1952. En su concepción, el método de la zona flotante es muy similar al método Czochralski, sólo que ahora la bobina de radiofrecuencia es móvil, y no es necesario usar crisol. Básicamente, consiste en la fusión por zonas de una barra policristalina puesta en contacto con una semilla monocristalina, por lo que el proceso es más una recristalización del policristal que un crecimiento a partir de una fase líquida. La velocidad típica de crecimiento es de 2 cm/h.

Para conseguir lingotes dopados se introducen en la cámara de recristalización los dopantes en forma gaseosa (fosfina ( $PH_3$ ), arsina ( $AsH_3$ ), etc.). Estos gases se descomponen en la superficie del policristal, depositando los dopantes, que se introducen en el lingote por difusión. Este sistema de dopaje es más complejo, pese a permitir perfiles más homogéneos que el empleado por el método Czochralski.

Por otra parte, en comparación con el método de Czochralski, este método permite obtener material de mayor pureza y, por tanto, de mayor resistividad, ya que el método actúa como purificador del material. Además, al no incorporar crisol, elimina una importante fuente de contaminación.

### 3.3 Método de Bridgman

Este método es el empleado normalmente para crecer monocristales de arseniuro de galio ( $GaAs$ ). De forma muy básica, consiste en un crisol de grafito, que contiene una semilla monocristalina de  $GaAs$  en un extremo y una cierta cantidad de  $GaAs$  policristalino en el resto. Este crisol se introduce en un tubo cerrado en el que se añade una cierta cantidad de arsénico, colocándose el conjunto en un horno de dos zonas.

En la zona de baja temperatura del horno, unos 600 °C, se encuentra el arsénico, que debe producir una sobrepresión en el interior del tubo de reacción que impida la evaporación del *GaAs* al calentarse. En la zona de alta temperatura, el crisol se coloca a una temperatura justo por encima del punto de fusión del *GaAs*, unos 1240 °C.

En estas condiciones, el horno se va desplazando lentamente desde la zona de alta a la de baja temperatura, de modo que el *GaAs* policristalino, ya en fase líquida, comience a solidificarse, siguiendo la estructura monocristalina de la semilla.

## 4 Preparación del substrato

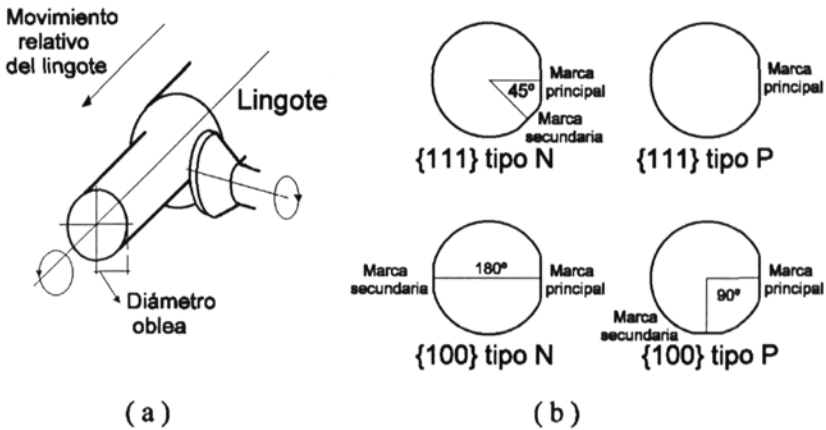
Una vez obtenido el lingote monocristalino de material semiconductor es necesario cortar las obleas sobre las que posteriormente se fabrican los dispositivos o circuitos integrados, y que suelen tener unas 400  $\mu\text{m}$  de espesor.

Particularizando el estudio al silicio, dado que éste es un material muy duro, el preparado y cortado del mismo suele llevarse a cabo empleando materiales como el diamante, el *SiC*, o la alúmina ( $\text{Al}_2\text{O}_3$ ). La conversión de los lingotes de silicio en obleas perfectamente pulidas requiere generalmente seis procesos de preparado, dos procesos químicos y una o dos operaciones de pulido. Adicionalmente, entre los procesos más importantes se llevarán a cabo fases de inspección y evaluación del proceso de preparación.

Una vez obtenida la oblea, ésta debe cumplir unas características físicas muy estrictas, determinadas por las necesidades de la tecnología de fabricación de dispositivos. Las motivaciones que mueven este grado de estandarización tan desarrollado son principalmente que así se abarata el coste de la producción de obleas, pues toda la maquinaria y procesos se diseñan para obtener un producto de dimensiones muy constantes, y de la fabricación de dispositivos, pues la maquinaria encargada de este proceso también tiene una oblea de entrada de tamaño constante.

### 4.1 Procesos de corte y preparación de obleas

Las primeras operaciones de corte eliminan las zonas residuales del lingote, semilla y parte final. Previamente al cortado, se habrá evaluado la resistividad del lingote, analizando así su perfección cristalográfica, y se habrán examinado algunas de sus propiedades mecánicas, como masa y tamaño. Las zonas del lingote que fallen en alguno de estos chequeos también serán cortadas. Todos



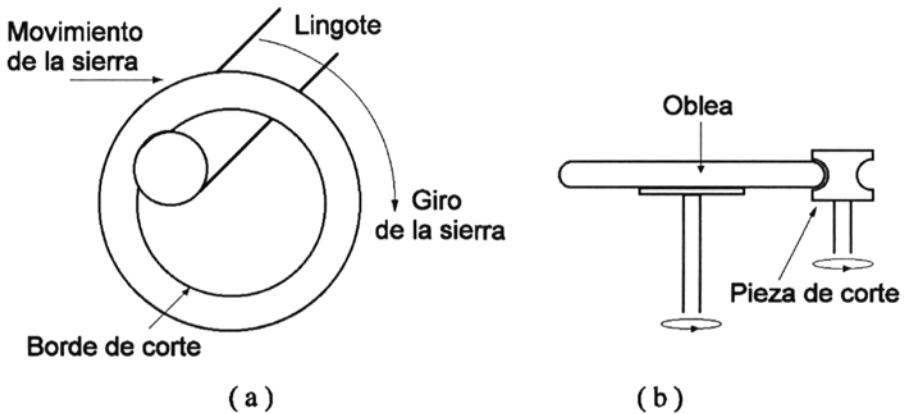
**Figura 6.5:** a) Pulido del borde del lingote; y b) marcado de lingotes.

estos restos se pueden emplear como silicio metalúrgico, y ser reciclados. Estos procesos previos de corte se llevan a cabo mediante sierras circulares.

La siguiente operación consiste en pulir los bordes del lingote de manera que se consiga una pieza de sección perfectamente circular y de diámetro constante. Aunque ya durante el proceso de obtención, se mantiene un cierto control sobre dicho diámetro, este control difícilmente puede ser muy estricto, por lo que, de los lingotes obtenidos, sólo se puede asegurar que poseen un diámetro siempre mayor que un valor, no siendo dicho diámetro siempre constante ni la forma del lingote perfectamente circular. La Fig. 6.5.a muestra de forma esquemática cómo se realiza este proceso.

Tras llevar a cabo estos primeros pasos, se procede al marcado de los lingotes, para lo cual se recurre a una codificación normalizada por el SEMI (*Semiconductor Equipment and Material Institute*). Como muestra la Fig. 6.5.b, esta codificación tiene en cuenta el dopado tipo n ó p del lingote y su orientación cristalina, y se realiza mediante dos cortes a lo largo de todo el lingote. El más profundo de estos cortes se emplea para ubicar correctamente la oblea y sirve para orientar los dispositivos integrados respecto al cristal. El menor de los dos cortes identifica la orientación y tipo de dopaje.

Una vez marcado el lingote se procede a su corte en obleas. La parte más crítica del proceso de corte es determinar la orientación correcta de la superficie de la oblea. Para ello se recurre a un proceso realimentado que consiste en cortar una oblea, examinarla mediante rayos X, y reposicionar la sierra de



**Figura 6.6:** a) Cortado de obleas; y b) redondeado del borde de la oblea.

corde, hasta que se consigue el corte deseado. En función de la orientación cristalográfica del cristal se dan distintos tipos de corte.

El método más empleado para cortar las obleas es conocido como de diámetro interior. Básicamente, son sierras circulares que poseen un borde interno, que es el que se emplea para realizar el corte (Fig. 6.6.a). Estas sierras se fabrican de acero inoxidable, y poseen un borde de corte revestido de diamante. Debido a la ranura que genera el corte, este proceso conlleva, inevitablemente, una pérdida de material semiconductor, que puede ser de hasta un tercio del total del lingote.

Una vez cortada la oblea, el espesor de la misma puede tener una variación excesiva. Para subsanarlo se aplica un proceso mecánico de pulido bajo presión, usando una mezcla de alúmina ( $Al_2O_3$ ) y glicerina, que puede eliminar hasta  $20 \mu m$  de espesor por cada lado de la oblea, pero asegura una superficie lisa, con variaciones máximas de espesor de unas  $2 \mu m$ .

Finalmente, para eliminar posibles focos de dislocaciones o fracturas de la oblea, los bordes de ésta son redondeados, usando máquinas de cortado cuyo esquema se muestra en la Fig. 6.6.b.

## 4.2 Ataque químico del substrato

El proceso de corte y preparación de la oblea deja la superficie de ésta dañada y contaminada, en mayor o menor medida según la secuencia de procesos empleada. Para eliminar este daño se emplean los pulidos mediante ataques

químicos.

Este ataque químico consiste en un proceso de oxidación-reducción, seguido por una disolución posterior del óxido. Los baños químicos de ataque para el silicio suelen ser mezclas de ácido nítrico (oxidante) y fluorhídrico (atacante del óxido) cuya concentración relativa dependerá de la velocidad de ataque deseada. Generalmente, se tiende a realizar un ataque excesivo, para asegurar el pulido de la superficie. Dicho ataque puede llegar a suponer la pérdida de hasta  $20 \mu m$  de espesor.

En el caso de los semiconductores del tipo III-V, en los que el posterior pulido mecánico es reducido, al tratarse de materiales mucho más blandos que el silicio, el pulido fundamental se realiza mediante ataques químicos, generalmente a base de bromo-metanol, mezcla que actúa de forma análoga a la descrita en el caso del silicio.

Después del ataque químico, se suele grabar en las obleas un código de identificación usando un laser. En obleas de diámetro superior a los 15 cm (6 pulgadas), este código suele suplir la información que proporcionaba la marca secundaria del lingote, que queda parcial o totalmente desgastada tras los sucesivos pulidos.

### 4.3 Pulido final de la oblea

El último proceso que sufre la oblea es un pulido, tanto mecánico como químico, de la superficie que va a soportar la implantación de los dispositivos integrados. El mecanismo empleado para llevar a cabo este último pulido de la oblea consiste en un soporte de pulido, construido con fibra de polyester o láminas de poliuretano, sobre el que se frota las obleas. Esta operación de frotado implica que se ejerza una gran presión y la rotación de la oblea. Se dice que el pulido es químico-mecánico pues, conforme se frota la oblea sobre el soporte, se añade sobre este último una mezcla de finas partículas de  $SiO_2$  disueltas en una solución de hidróxido de sodio. Bajo el calor generado por la fricción, el hidróxido de sodio oxida al silicio (ataque químico), siendo este óxido abrasado por las partículas de la mezcla (ataque mecánico).

# 7

# Crecimiento epitaxial

---

## 1 Introducción

El término epitaxia define al proceso de crecimiento de una capa monocristalina y uniforme de material semiconductor y poco espesor sobre la superficie total de un sustrato. En este proceso, el sustrato actúa como semilla y la estructura cristalina de la capa epitaxial es una continuación de la que presenta el monocristal del sustrato. Pese a ser un proceso de crecimiento, la epitaxia se puede llevar a cabo a temperaturas menores que el punto de fusión de los materiales involucrados, trabajándose por tanto a temperaturas menores que en el proceso de crecimiento de monocristales. De forma general, las capas epitaxiales se caracterizarán por:

- Mantener la estructura cristalina del sustrato sobre el que crecen.
- Poder tener un dopaje diferente del sustrato.
- Siempre que la estructura cristalina se mantenga y las constantes de red del sustrato y de la capa epitaxial no difieran más del 1%, se podrán crecer capas epitaxiales de composición diferente a la del sustrato.
- En general, tanto la composición como la concentración de dopaje es muy uniforme en toda la capa epitaxial, si bien alguna de las posibles técnicas puede producir perfiles controlados según la profundidad.

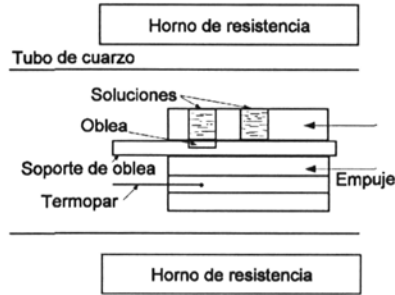
- Generalmente, la capa crecida lo hace sobre toda la superficie del sustrato, y no de forma localizada.

Estas características hacen posible el crecimiento sucesivo de capas epitaxiales una sobre otra con diferentes materiales, dopajes o tipos de dopantes. La gran diversidad de estructuras que se pueden fabricar (LED, LASER, etc.) y materiales que se pueden emplear (*AlGaAs*, *GaAsP*, *InGaAs*, etc.) hacen de la epitaxia una técnica muy empleada. Existen dos tipos de epitaxias. Cuando la capa crecida y la superficie sobre la cual lo hace son del mismo material el proceso se denomina homoepitaxia. Cuando los materiales son diferentes, el proceso se denomina heteroepitaxia. Sin embargo, se ha de recordar que, en cualquier caso, las características cristalográficas de ambos materiales han de ser sumamente similares. Pero la epitaxia no sólo se emplea para fabricar determinados dispositivos. Los circuitos integrados monolíticos fabricados con silicio normalmente poseen una única capa epitaxial sobre la que se harán sucesivas difusiones u otros procesos que crearán el dispositivo deseado. Esta capa generalmente está menos dopada que el sustrato, siendo posible su obtención sólo mediante crecimiento epitaxial.

Finalmente, comentar que, antes de proceder al crecimiento epitaxial, el sustrato debe poseer dos condiciones esenciales. La primera es que debe tener lugares de nucleación donde los átomos a depositar pierdan su energía y lleguen a formar parte de la estructura cristalina del sustrato. La segunda es que el sustrato debe poseer una temperatura tal que, una vez alcanzada la superficie por los átomos que contribuirán al crecimiento, éstos puedan moverse fácilmente hasta situarse en un lugar de la red monocristalina. La abundancia de sitios de nucleación favorece tanto la velocidad del crecimiento inicial como la tasa de crecimiento en régimen continuo, sin olvidar la mejora obtenida en la calidad de la capa crecida. La creación de sitios de nucleación se favorece con un ataque químico, o por decapado de la superficie del sustrato, antes de proceder a la epitaxia.

## 2 Clasificación de las técnicas de crecimiento epitaxial

Existen tres técnicas fundamentales de crecimiento epitaxial: i) epitaxia en fase líquida (*Liquid Phase Epitaxy*, LPE), ii) epitaxia por haces moleculares (*Molecular Beam Epitaxy*, MBE), y iii) epitaxia en fase de vapor (*Vapor Phase Epitaxy*, VPE). Todas ellas se emplean para crecer capas epitaxiales tanto de



**Figura 7.1:** Esquema del sistema de crecimiento epitaxial de la barquilla deslizante

silicio como de semiconductores basados en materiales de los grupos III-V y II-VI, pero sólo la VPE se utiliza de manera industrial en la tecnología del silicio.

### 3 Epitaxia en fase líquida (LPE)

Actualmente en desuso, la epitaxia en fase líquida se define como el crecimiento de capas epitaxiales sobre substratos cristalinos por precipitación de un sólido directamente desde una fase líquida. Este proceso es muy utilizado en compuestos III-V y II-IV, pudiendo realizarse estructuras multicapa con composiciones y dopajes homogéneos y bien controlados.

La técnica más utilizada actualmente para establecer el contacto entre substrato y solución líquida, es la de barquilla deslizante (*slider board*), quedando prácticamente en desuso otras técnicas como la de inmersión o la de inclinación. La técnica de barquilla deslizante permite el crecimiento de varias capas en un único proceso de crecimiento, pero tiene el inconveniente de que la superficie sobre la que se deposita debe tener unas dimensiones pequeñas ( $1 \text{ cm}^2$  máximo).

El esquema de la técnica de la barquilla deslizante se muestra en la Fig. 7.1. En él se puede observar la presencia de una pieza de grafito que contiene la oblea, otra pieza deslizante contiene las distintas soluciones líquidas a crecer. Todo el conjunto se encuentra en un tubo de cuarzo calentado por un horno de resistencia.

Para explicar como se produce el proceso de epitaxia en fase líquida se emplean los diagramas de fase, como el que se muestra en la Fig.7.2, para el *GaAs*. En estos diagramas se indica cuál es la composición de líquido que

está en equilibrio con el sólido a una temperatura determinada. Así, a la temperatura  $T_1$ , la solución líquida que está en contacto con el sólido (oblea de  $GaAs$ ) debe tener un 10 % de arsénico y un 90 % de galio. Si se disminuye la temperatura hasta  $T_2$ , la proporción cambia a un 5 % de arsénico y un 95 % de galio, con lo cual cuando el equilibrio líquido-sólido tiende a establecerse, se deposita el exceso de arsénico, en forma de  $GaAs$  sólido, sobre el sustrato. Como en el ejemplo descrito, suele trabajarse por el lado del diagrama de fases rico en  $Ga$ , usando este material como solvente.

## 4 Epitaxia por haces moleculares (MBE)

La epitaxia por haces moleculares (MBE) es un proceso que se basa en el fenómeno de la evaporación, y en el que se produce la interacción de uno o más haces térmicos de átomos o moléculas con una superficie cristalina bajo condiciones de vacío ultraalto (aproximadamente  $10^{-10}$  Torr). El método, aunque es conocido desde 1960, sólo se ha empleado en la epitaxia del silicio desde mediados de los 80, pues su desarrollo tecnológico es complejo y difícil de aplicar industrialmente.

Aunque el proceso de MBE es caro, con esta tecnología se pueden aplicar controles muy precisos tanto sobre el perfil de dopaje como sobre el perfil de composiciones del material. Así, al contrario que los otros procesos epitaxiales, con este método se consiguen estructuras monocristalinas multicapa con espesores de pocas capas atómicas. Esto ha permitido el desarrollo de nuevas estructuras, que serían imposibles de obtener con otras técnicas epitaxiales. Entre estos dispositivos se encuentran las denominadas superredes, que son estructuras periódicas consistentes en capas ultrafinas alternas de 100 Å o

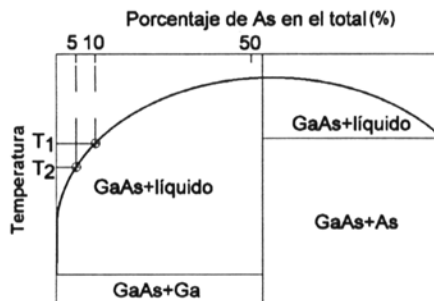


Figura 7.2: Diagrama de fases del  $GaAs$

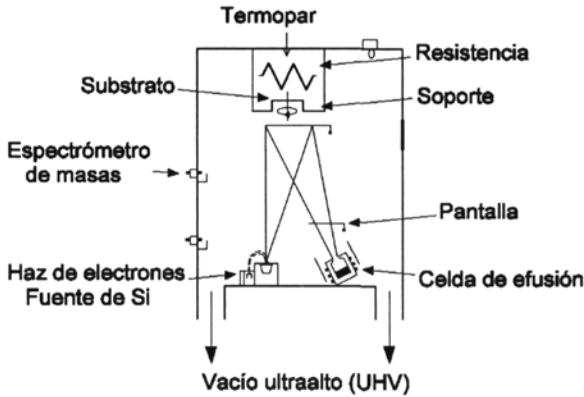


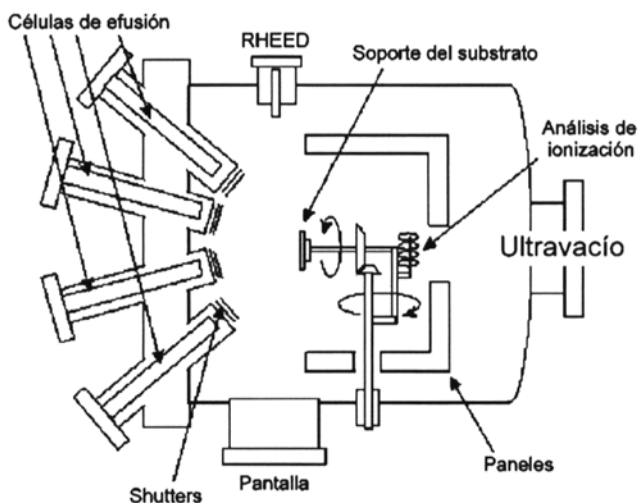
Figura 7.3: Esquema del sistema para MBE

menos de espesor y de materiales diferentes (por ejemplo,  $GaAs/GaAlAs$ ), o los diodos varactores de perfil de dopaje lineal.

La base de esta técnica consiste en evaporar silicio y uno o más dopantes, y transportar estas partículas individuales al sustrato. Para ello, se genera un haz térmico de átomos que se dirige hacia el sustrato, mantenido a una temperatura moderada (de 400 a 800 °C), y contenido en un recinto en el que se ha realizado un vacío ultraalto (*Ultra High Vacuum*, UHV). El esquema del sistema de MBE se muestra en la Fig. 7.3. Las velocidades de crecimiento que se pueden obtener varían desde 0.01 a 0.3  $\mu\text{m}/\text{min}$ .

Las condiciones de deposición serán controladas únicamente por las características de la fuente, ya que las condiciones térmicas no son influyentes (la temperatura es moderada) y tampoco son importantes las colisiones con otros átomos o impurezas (existe UHV en la cámara de MBE). De esta forma, variando las condiciones de las fuentes se consigue un cambio inmediato en la capa en crecimiento.

El proceso de dopaje en técnicas de MBE puede usar una gran variedad de dopantes, se controla fácilmente y permite incluso el dopaje con dos sustancias distintas simultáneamente. Sin embargo, presenta el problema de que algunos materiales, como el  $As$ ,  $P$  ó  $B$ , evaporan muy lenta o rápidamente, con lo cual no son tan controlables. Por ello, se suele trabajar con materiales como el  $Ga$ ,  $Al$  ó  $Sb$ . Otro problema es que se debe mantener el sustrato a una temperatura muy estable para conseguir un dopaje uniforme. Estas desventajas hacen que, a veces, se prefiera suministrar el dopaje posteriormente al crecimiento, usando técnicas de implantación iónica.



**Figura 7.4:** Esquema del sistema para MBE mostrando algunos de los sensores de medida

#### 4.1 Consideraciones acerca del equipo para MBE

El esquema del sistema de MBE se puede observar en la Fig. 7.3. Básicamente, consta de una campana de UHV, donde, procedente de distintos reactores que contienen silicio y dopantes, se genera un flujo de partículas que se proyecta sobre un sustrato en determinadas condiciones térmicas. Una ventaja importante de la epitaxia por haces moleculares es que se pueden medir gran cantidad de parámetros durante el proceso (por ejemplo, usando un espectrómetro de masas para medir la presión parcial de los componentes de los haces moleculares, o un cañón de electrones (RHEED), para analizar mediante difracción la evolución del crecimiento), pudiéndose ejercer un fuerte control sobre el proceso durante todo el tiempo.

El esquema de la Fig. 7.4 muestra que el sistema MBE consta de elementos sumamente complejos, que giran siempre en torno al sistema de vacío. Este constituye la parte más importante de todo el sistema, ya que el mantenimiento de condiciones de vacío de  $10^{-10}$  Torr exigen que se diseñe y construya con especial atención. Como se puede observar en el esquema de la Fig. 7.3, los dopantes se evaporan en las denominadas celdas de efusión de Knudsen, mientras que el silicio, debido a su elevado punto de fusión, se evapora mediante calentamiento por haces de electrones. La temperatura de las celdas de efusión se controla individualmente, para conseguir la presión de vapor adecuada, y

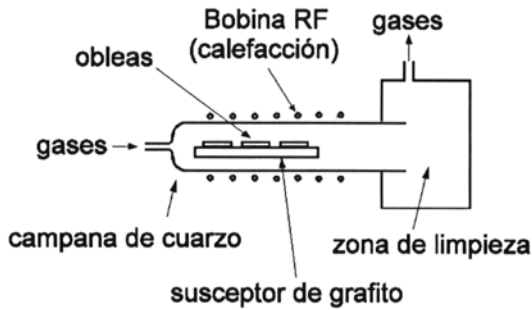


Figura 7.5: Esquema del reactor para VPE

determinar así la composición del material.

El sustrato gira de modo continuo para obtener capas epitaxiales uniformes, y su temperatura ha de ser especialmente controlada, para lo cual se mide continuamente, siendo esta medida la que controla el calentamiento, mediante resistencias, del propio sustrato.

Para finalizar, se debe comentar que la preparación de la superficie del sustrato se puede realizar usando el reactor de MBE, eliminando los óxidos y otras materias adquiridas en la manipulación mediante calentamiento elevado ( $650\text{ }^{\circ}\text{C}$ ) o usando un haz de iones de gas inerte a baja energía, cuyo bombardeo sobre el sustrato decaparía éste superficialmente. En este último caso, se aplicará un proceso posterior de recocido para recomponer la superficie del sustrato.

## 5 Epitaxia en fase de vapor

El proceso de deposición química por vapor (*Chemical Vapor Phase Deposition*, CVD) de silicio monocristalino se lleva a cabo, generalmente, en reactores que poseen una campana de reacción de cuarzo en la que se encuentra el susceptor de grafito. Este susceptor no sólo proporciona el soporte físico a la oblea, sino que permite mantener la temperatura del entorno más uniforme. La deposición se realiza a temperatura elevada, de forma que se pueden producir distintas reacciones químicas entre el sustrato semiconductor y el flujo de gases que se introduce en el interior de la campana. De forma esquemática, la Fig. 7.5 muestra la estructura del reactor para la epitaxia en fase de vapor.

Para el crecimiento de la capa epitaxial sobre silicio se emplean cuatro tipos de fuentes de silicio: tetracloruro de silicio ( $\text{SiCl}_4$ ), diclorosilano ( $\text{SiH}_2\text{Cl}_2$ ),

triclorosilano ( $SiHCl_3$ ) y silano ( $SiH_4$ ). La más estudiada de estas fuentes es la de tetracloruro de silicio, que es también la más utilizada industrialmente. La reacción que se produce es una típica reducción de un gas por hidrógeno:



Sin embargo, esta ecuación sólo resume el proceso químico que se genera en el reactor. Si se realiza un estudio detallado, se detectan un importante conjunto de complejos que reaccionan entre sí dentro del reactor. Por ejemplo, en la reacción  $SiCl_4 + H_2$  descrita, realizada a 1200 °C, se detectan hasta cinco reacciones distintas y cuatro complejos intermedios ( $SiHCl_3$ ,  $SiH_2Cl_2$ ,  $SiCl_2$  y  $HCl$ ), cuyas proporciones van evolucionando conforme se produce el crecimiento de la capa epitaxial.

Esta reacción es reversible, por lo que se puede inyectar  $HCl$ , produciéndose un decapado o ataque del sustrato. Esta operación se suele realizar antes del proceso de crecimiento epitaxial, para así pulir la superficie y aumentar la proporción de sitios de nucleación.

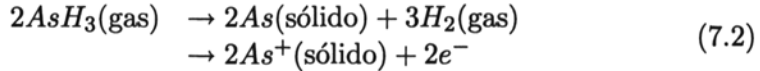
Las altas temperaturas utilizadas en la epitaxia usando tetracloruro de silicio (1150 a 1300 °C) pueden originar difusiones de los dopantes introducidos que es necesario controlar. Para disminuir este problema se puede emplear como fuente de silicio el silano ( $SiH_4$ ), cuya pirólisis deposita silicio sólido a temperatura muy inferior (entre 900 y 1100 °C).

Por último, el parámetro más importante del proceso de crecimiento es el de la velocidad con que se produce. Si se analiza en detalle, los mecanismos que pueden limitar esta velocidad son la velocidad de reacción de los gases en la superficie de la oblea y su incorporación a ésta, y la velocidad con que se transporta el material a las proximidades de la oblea mediante el flujo de gases. Debido a que la temperatura a la que se produce el crecimiento epitaxial es alta, el factor más influyente es la velocidad de transporte, pues la velocidad de reacción en este margen de temperaturas es elevada.

## 5.1 Dopaje y autodopaje

La incorporación de átomos de dopante en la capa epitaxial está sujeta a las mismas consideraciones de transporte de masas o reacciones químicas que el proceso de crecimiento en sí. Generalmente, como fuentes para el dopaje del silicio se emplean compuestos de hidrógeno de los átomos de impureza. Aunque se podría esperar que estos compuestos se descompusieran instantáneamente, esto no ocurre, ya que estos compuestos simples de hidrógeno, como la arsina

( $AsH_3$ ) o el diborano ( $B_2H_8$ ), son bastante estables. Por ello, para conseguir la introducción correcta del dopante en la capa se necesitan mantener temperaturas muy elevadas. La reacción que se produce entonces para, por ejemplo, la arsina, es:



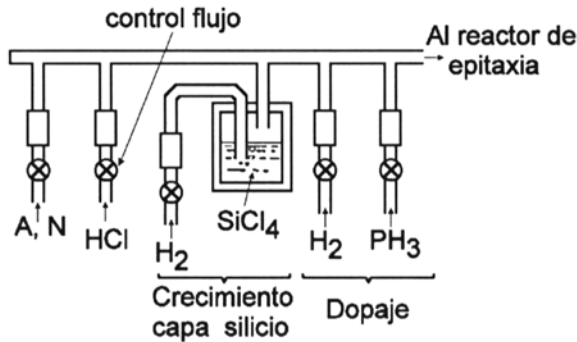
Como ocurría con el proceso de crecimiento, aparecen otros compuestos en la reacción que originan otras reacciones secundarias. Estos compuestos entran a reaccionar con los originados por el propio proceso de crecimiento, complicando aún más el estudio en profundidad de la creación de la capa epitaxial. Además, la velocidad de crecimiento de la capa influye en la cantidad de dopante que se incorpora a ésta, de forma que a mayor velocidad de crecimiento, menor porcentaje de dopante en la capa.

Junto a la proporción de dopante introducido intencionadamente en la capa, aparece otra cantidad de dopante que se incorpora a ésta desde el sustrato. Este efecto se conoce como autodopaje. Básicamente, las altas temperaturas a las que se produce el crecimiento epitaxial, dan lugar a fenómenos de difusión y evaporación de partículas desde la oblea. Si dicha oblea había sufrido un dopaje anteriormente, estas partículas de dopante pueden salir del sustrato y, posteriormente, incorporarse a la capa epitaxial, bien a través de la propia interfaz sustrato-capas, o bien como gas dopado. Este proceso de autodopaje ha de evitarse, principalmente, por su alta inestabilidad, ya que, al ser la fuente de dopante el propio sustrato, el paso del tiempo disminuirá la concentración de dopante en el sustrato y, por tanto, en la capa que sufre dicho autodopaje.

Dado que el proceso de autodopado más importante se debe a la difusión de impurezas desde el sustrato a la capa que se crece, será éste el proceso que habrá que vigilar si se desea crear una capa no influenciada por este dopaje no intencionado. De forma general, si la velocidad de crecimiento,  $v_{ce}$ , supera el valor

$$v_{ce} = 2\left(\frac{D}{t}\right)^{1/2} \quad (7.3)$$

donde  $D$  es la constante de difusión de la impureza y  $t$  el tiempo de deposición, el proceso de dopaje por reacción química supera al de difusión sólida. Aun así, se ha de tener en cuenta que si, pese a superarse ese umbral, el gas dopado desprendido por el sustrato supera al proporcionado intencionadamente, la capa epitaxial sufrirá un autodopaje.



**Figura 7.6:** Esquema del conjunto de gases empleados para VPE sobre silicio

De cualquier forma, siempre que el sustrato tenga algún tipo de impureza, aparece un proceso de autodopaje. Este fenómeno limita tanto el espesor mínimo que se puede crecer con dopaje controlado, ya que siempre se dará un proceso de difusión, como el dopaje mínimo en la capa crecida, pues siempre existe un umbral marcado por el propio autodopaje.

## 5.2 Consideraciones acerca del equipo para VPE

Debido a la cantidad de compuestos gaseosos que intervienen en el proceso de crecimiento epitaxial por fase de vapor, las condiciones de seguridad requieren una atención especial. Así, se trabaja con hidrógeno, que es explosivo e inflamable, *HCl*, que es altamente corrosivo, y con gases de deposición y dopaje, que son bastante tóxicos. Estos últimos son especialmente peligrosos (por ejemplo, la arsina es mortal de forma instantánea si se inhala en una concentración de 250 ppm).

En la Fig. 7.6 se muestra de forma esquemática el conjunto de gases que intervienen en un proceso VPE sobre silicio. En este caso, el vapor de *SiCl<sub>4</sub>* se obtiene de un burbujeador que se mantiene a una temperatura controlada, para obtener una presión de vapor estable y conocida. Tanto el argón como el nitrógeno son gases que se utilizan para purgar el tubo después de haber sido abierto para cargar nuevas obleas. El dopante se introduce a la vez que el tetracloruro de silicio, durante el crecimiento epitaxial. Generalmente, se utilizan diborano (*B<sub>2</sub>H<sub>8</sub>*) como dopante tipo p, y fosfina (*PH<sub>3</sub>*) o arsina (*AsH<sub>3</sub>*), como dopantes tipo n.

El reactor empleado para VPE recibe su nombre del tipo de suscepto que emplee. Los tres tipos de susceptores típicamente empleados -horizontal,

horno de pan o tonel- se muestran en la Fig. 7.7. Estos soportes de las obleas se caracterizan por su resistencia térmica, robustez y por no reaccionar con los distintos gases generados durante el proceso de crecimiento. Típicamente, los susceptores se fabrican de grafito, aunque, debido a la alta contaminación que introduce este material, suelen forrarse con una capa de entre 50 y 500  $\mu\text{m}$  de carburo de silicio.

El proceso típico de VPE sobre silicio consta de distintos pasos, comunes para cualquier tipo de reactor:

- Limpieza del aire del reactor usando hidrógeno.
- Calentamiento del reactor.
- Tras alcanzarse el equilibrio térmico en la campana del reactor, se produce un ataque por  $HCl$  a 1150-1200 ° C y durante tres minutos, aproximadamente.
- Se reduce la temperatura a la de crecimiento. Se extrae el  $HCl$  y se espera a que se estabilice el cambio de temperatura.
- Se añaden los gases que poseen el silicio y los dopantes a crecer. Las velocidades típicas de crecimiento son de 0.2 a 2  $\mu\text{m}/\text{min}$ .
- Una vez completado el crecimiento epitaxial, se eliminan los flujos que aportan el silicio y los dopantes, y se reduce la temperatura.
- Cuando la temperatura alcanza el valor de ambiente, el flujo portador de hidrógeno se sustituye por uno de nitrógeno, para que el reactor pueda ser abierto en condiciones seguras.

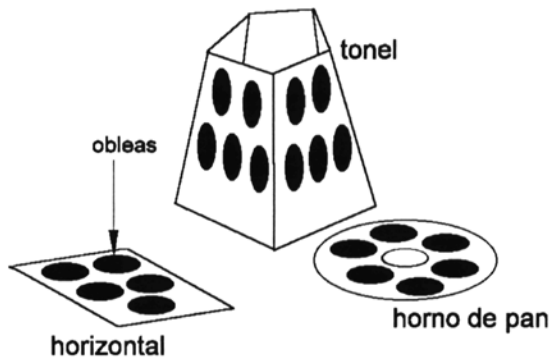
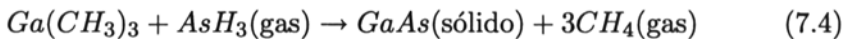


Figura 7.7: Tipos de susceptores empleados en VPE

### 5.3 Métodos de CVD avanzados

Además del proceso de deposición básico estudiado, existen maneras de modificar dicho proceso para conseguir resultados tecnológicamente mejores. Una de estas modificaciones es la epitaxia selectiva. Para conseguir este crecimiento epitaxial local se usan máscaras de óxido o nitruro de silicio, que protegen las zonas donde no se desea crecer la capa. De cualquier forma, para conseguir este crecimiento local habría que eliminar la deposición de silicio sobre la máscara, lo cual se consigue reduciendo la presión de reactante en el reactor. El proceso convencional de crecimiento epitaxial de silicio se controla activando y desactivando la entrada de flujos gaseosos. Existe una nueva aproximación, denominada Proceso de reacción limitada, que controla el proceso variando la temperatura del reactor. En este tipo de técnica, la energía térmica es proporcionada por lámparas controladas por un microprocesador. Este tipo de técnicas permite el crecimiento de capas sumamente finas con un autodopaje mínimo. Otra modificación del proceso VPE básico es el uso del plasma, para conseguir que el proceso de crecimiento se produzca a temperaturas inferiores a las habituales, reduciendo así el problema del autodopaje.

Por último, la deposición química por vapor con compuestos organometálicos (OM-CVD) es una variante de la VPE, en la cual los gases portadores están formados por compuestos del metal que se desea transportar con radicales orgánicos. Por ejemplo, la epitaxia de *GaAs* se basa en la reacción:



donde el gas portador es  $H_2$ , el galio es transportado por el trimetil galio y el arsénico por su hidruro. Este método de deposición es el empleado industrialmente para dispositivos III-V.

# 8

# Procesos de oxidación

---

## 1 Introducción

La oxidación del silicio es una de las técnicas imprescindibles en la fabricación de circuitos integrados, que, con el desarrollo de circuitos de alta calidad y menores dimensiones, ha sufrido un cuidadoso reestudio para conseguir un mecanismo que asegure la formación de un óxido de alta calidad de manera controlada y reproducible. Además, debido a la importancia del proceso de oxidación, las propiedades eléctricas de dicho óxido han de ser perfectamente controladas si se quiere asegurar el buen comportamiento, en general, del circuito.

Generalmente, la misión de las capas de óxido en el circuito es actuar como aislante y protector. El poder obtener una capa aislante en la fabricación de circuitos integrados tiene multitud de aplicaciones:

- Fabricación de máscaras, que eviten que la difusión o la implantación iónica se produzcan en zonas no seleccionadas del sustrato.
- Protección de superficies.
- Aislamiento entre dispositivos en un mismo sustrato.
- Recubrimiento de zonas del sustrato, para evitar posibles pérdidas de dopantes o de materiales con alta presión de vapor.

- Pasivación final de toda la superficie del circuito integrado.

Los materiales generalmente empleados como aislantes son el óxido de silicio ( $SiO_2$ ) y el nitruro de silicio ( $Si_3N_4$ ), siendo el primero de ellos el material más empleado, y del cual trata este capítulo. El análisis del resto de materiales aislantes se llevará a cabo en el capítulo 10.

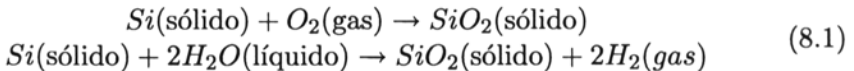
Para formar la capa de óxido se han desarrollado distintos métodos, que se pueden agrupar en técnicas de crecimiento o deposición. Cuando la interfaz entre el óxido y el silicio requiere unas buenas características, se emplean técnicas de crecimiento, mientras que cuando la aplicación de la capa de óxido es sólo transitoria (máscaras de difusión o implantación iónica) se suelen emplear óxidos de deposición.

El presente capítulo se centra en la oxidación o crecimiento de óxidos, y se ha dividido en cuatro apartados. En el primero se describen brevemente los mecanismos de oxidación térmica y anódica del silicio, mientras que en el segundo se enumeran las principales técnicas de oxidación térmica. El tercer apartado resume alguna de las propiedades del óxido de silicio. Finalmente, en el cuarto apartado se plantea la problemática asociada a los óxidos delgados.

## 2 Mecanismos de oxidación

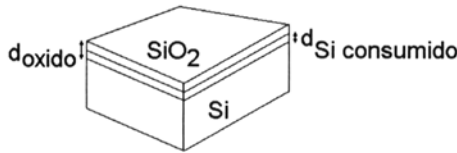
### 2.1 Oxidación térmica

Debido a que la superficie de silicio tiene una gran afinidad con el oxígeno, la capa de óxido crecerá rápidamente en cuanto el silicio sea expuesto a un ambiente oxidante. Las reacciones químicas que describen la oxidación térmica del silicio en oxígeno (oxidación seca) o vapor de agua (oxidación húmeda) son:



Básicamente, el proceso de la oxidación implica que los átomos de silicio y oxígeno compartan electrones, formando enlaces covalentes. Por ello, durante el proceso de oxidación, la interfaz  $Si - SiO_2$  se introduce en el sustrato. Conociendo el peso molecular y la densidad del silicio y del óxido de silicio en estado amorfo, se puede evaluar la dimensión del óxido ( $d_{\text{óxido}}$ ) crecido en relación con el espesor de silicio consumido ( $d_{\text{silicio}}$ ) (Fig. 8.1):

$$\frac{d_{\text{silicio}}}{d_{\text{óxido}}} = \frac{Volumen_{\text{silicio}}}{Volumen_{\text{óxido}}} = \frac{PM_{\text{silicio}}/Densidad_{\text{silicio}}}{PM_{\text{óxido}}/Densidad_{\text{óxido}}} = 0.44 \quad (8.2)$$



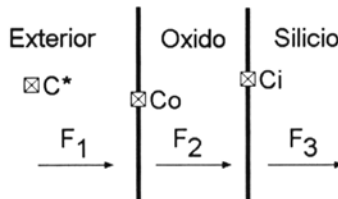
**Figura 8.1:** Proceso de crecimiento de  $SiO_2$  sobre  $Si$ .

Es decir, que para crecer un espesor de óxido de  $1000 \text{ \AA}$ , se consumen  $440 \text{ \AA}$  de silicio.

Si se desean conocer más detalles sobre el proceso de oxidación habrá que recurrir a modelarlo. En nuestro caso, el proceso de oxidación térmica se puede describir usando el modelo de Deal y Grove. El rango de validez de este modelo es aplicable a temperaturas entre  $700$  y  $1300 \text{ }^\circ\text{C}$ , presiones parciales entre  $0.2$  y  $1 \text{ atm}$ , y espesores de óxido entre  $300$  y  $20000 \text{ \AA}$ . A continuación se desarrollará el modelo. Así, la Fig. 8.2 muestra las distintas interfaces gas-óxido-silicio presentes en el proceso de oxidación, así como los flujos que transportan las partículas a la zona de oxidación:

- $F_1$  representa el número de moléculas de  $O_2$  que atraviesan la interfaz gas-óxido por unidad de tiempo.
- $F_2$  es el número de moléculas de  $O_2$  que llegan a la interfaz óxido-silicio.
- $F_3$  es el número de moléculas que reaccionan con el silicio.

Las expresiones para estos flujos se deducen estudiando la cinética del proceso. Obviando dicho análisis, los resultados obtenidos para los distintos flujos son:



**Figura 8.2:** Cinética del proceso de oxidación térmica.

- $F_1$ :

$$F_1 = h(C_g - C_s) \quad (8.3)$$

donde  $h$  es el coeficiente de transferencia de masa asociado al paso del oxígeno a la superficie sólida,  $C_g$  es la concentración de  $O_2$  de equilibrio en el gas, y  $C_s$  la concentración de equilibrio en la superficie externa del óxido.

- $F_2$ :

$$F_2 = \frac{D}{d_o}(C_s - C_i) \quad (8.4)$$

donde  $D$  es el coeficiente de difusión del oxígeno en el óxido,  $d_o$  la anchura de óxido crecido, y  $C_i$  la concentración de  $O_2$  en la interfaz  $Si - SiO_2$ .

- $F_3$ :

$$F_3 = k_s \cdot C_i \quad (8.5)$$

donde  $k_s$  es la tasa constante de oxidación del silicio.

En cualquier caso, inicialmente se cumplirá que  $F_1 = F_2 = F_3$ . Si se desarrollan las expresiones de estos flujos, se puede obtener que la velocidad de crecimiento de la capa de óxido viene limitada por dos procesos:

- Cuando el espesor de óxido de silicio es grande, la velocidad viene limitada por el aporte de partículas oxidantes que se difunden a través del óxido (limitación por difusión).
- Cuando dicho espesor es pequeño, la velocidad viene limitada por la reacción química de formación de óxido (limitación por reacción).

Para calcular la velocidad de crecimiento, se debe definir el número de moléculas oxidantes incorporadas por unidad de volumen de la capa de óxido ( $N_1$ ). Ya que en la capa de óxido se tienen  $2.2 \cdot 10^{22}$  moléculas de  $SiO_2$  por  $cm^3$ , y que por cada una de estas moléculas se ha incorporado una molécula de  $O_2$ ,  $N_1$  será de  $2.2 \cdot 10^{22} cm^{-3}$  para un proceso de oxidación térmica seca. Si la oxidación es húmeda, el número de moléculas incorporadas será el doble, pues se precisan dos moléculas de  $H_2O$  por molécula de óxido formada.

Combinando distintas ecuaciones, y teniendo en cuenta que puede existir un espesor de óxido inicial,  $d_0 = d_i$  para  $t=0$ , se obtiene la siguiente ecuación:

$$d_0^2 + A \cdot d_0 = B(t + \tau) \quad (8.6)$$

donde

$$A = 2D\left[\frac{1}{k_s} + \frac{1}{h}\right] \quad (8.7)$$

$$B = \frac{2DC^*}{N_1} \quad (8.8)$$

$$\tau = \frac{d_i^2 + Ad_i}{B} \quad (8.9)$$

Siendo  $k_s$  y  $h$  la tasa constante de oxidación del silicio y el coeficiente de transferencia de masa asociado al paso del oxígeno a la superficie sólida. Resolviendo la Ec. (8.6) se obtiene el valor del espesor de óxido crecido:

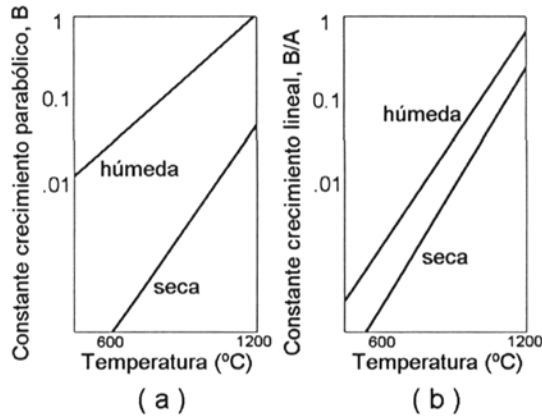
$$d_0 = \frac{2}{A} \left( \left( 1 + \frac{t + \tau}{A^2/4B} \right)^{1/2} - 1 \right) \quad (8.10)$$

de donde se puede deducir que:

- Cuando  $t \gg \tau$  y  $t \gg A^2/4B$ , la expresión del espesor de óxido se puede aproximar por  $d_0 = \sqrt{Bt}$ , estando el proceso de crecimiento limitado por la difusión de las partículas oxidantes a través de la capa ya creada.
- Cuando  $t + \tau \ll A^2/4B$ , la expresión del espesor de óxido se puede aproximar por  $d_0 = \frac{B}{A}(t + \tau)$ , en cuyo caso, el proceso de crecimiento está limitado por la reacción.

En la Fig. 8.3 se muestran las tasas de crecimiento para espesores grandes (limitación por difusión) y pequeños (limitación por reacción). En dicha figura se puede observar como los óxidos húmedos crecen a mayor velocidad que los secos (veáse Tabla 8.1).

Dado que, en las aplicaciones más críticas, el interés reside en conseguir, de forma muy controlada, espesores pequeños de óxido de buena calidad, parece que el proceso de oxidación seca sería el más interesante. Sin embargo, este proceso tiene un crecimiento inicial rápido, de difícil control. La solución a



**Figura 8.3:** a) Tasa de crecimiento  $B$  para espesores grandes; y b) tasa de crecimiento  $B/A$  para espesores pequeños.

este problema está en reducir la presión a la que tiene lugar la oxidación, lo que produce la ralentización de la misma. De cualquier manera, existe un espesor mínimo de óxido ( $\approx 27 \text{ \AA}$ ), que coincide con el espesor del conocido como óxido nativo del silicio, causado por el simple contacto con el aire o por los procesos de limpieza del sustrato.

De igual forma, en caso de que interese aumentar la velocidad de deposición, para conseguir espesores de óxido grandes, se puede aumentar la presión

**Tabla 8.1:** Tasas de oxidación térmica sobre silicio

Oxidación seca				
Temperatura ( $^{\circ}\text{C}$ )	$A(\mu\text{m})$	$B(\mu\text{m}^2/\text{h})$	$B/A(\mu\text{m}/\text{h})$	$\tau(\text{h})$
1200	0.04	0.04	1.12	0.02
1100	0.09	0.02	0.30	0.07
1000	0.16	0.01	0.07	0.37
920	0.23	0.00	0.02	1.40
Oxidación húmeda				
Temperatura ( $^{\circ}\text{C}$ )	$A(\mu\text{m})$	$B(\mu\text{m}^2/\text{h})$	$B/A(\mu\text{m}/\text{h})$	$\tau(\text{h})$
1200	0.05	0.72	14.4	0
1100	0.11	0.51	4.46	0
1000	0.22	0.28	1.27	0
920	0.50	0.20	0.40	0

del oxidante. El hecho de contar con la presión como factor en el proceso permite, además, disminuir la temperatura de oxidación, lo que siempre resulta beneficioso, pues se evitan posteriores problemas de difusión de dopantes previamente difundidos o implantados.

El referido problema de los dopantes exige un análisis particular, pues, cuando el silicio dopado se va consumiendo en la creación de la capa de óxido, el comportamiento del dopante dependerá de su coeficiente de segregación respecto al  $Si$  y al  $SiO_2$ . Así, para el  $P$ ,  $As$  y  $Sb$ , el  $Si$  resulta enriquecido, mientras que con el  $B$ , el dopante pasa al  $SiO_2$ . Este efecto ha de tenerse muy en cuenta en el diseño de dispositivos en los que las concentraciones de impurezas cerca de la superficie es importante, como lo es, por ejemplo, en las estructuras MOS.

También influye en la velocidad de crecimiento del óxido la presencia de dopantes en el silicio, factor que ha de tenerse en cuenta si se desea controlar el proceso de crecimiento del óxido. Este fenómeno puede originar, además, saltos en la superficie del óxido crecido cuando dicha capa se crece sobre regiones con dopajes no uniformes.

Finalmente, se ha comprobado que, en los procesos de oxidación seca, la calidad de la interfaz  $Si - SiO_2$  mejora con la introducción de  $ClH$  en la atmósfera oxidante. Este cloruro elimina de la interfaz ciertas impurezas, formando cloruros volátiles de las mismas (por ejemplo, el sodio), aunque dicha adición debe hacerse con cuidado, pues si es excesiva produce agujeros en la capa de óxido crecida. Por último, también habrá que tener en cuenta que el uso de  $ClH$  aumenta la velocidad de crecimiento.

## 2.2 Oxidación anódica

La técnica de oxidación anódica es más simple que cualquiera de los procesos térmicos, y permite el crecimiento de capas de  $SiO_2$  de hasta 600 Å sobre obleas de semiconductor, empleando para ello temperaturas muy bajas. En la Fig. 8.4 se puede apreciar el esquema de oxidación. Básicamente, consiste en conectar la oblea a un voltaje positivo y sumergirla en una solución electrolítica, haciendo así de ánodo. La diferencia de potencial aplicada entre ánodo y cátodo determina el espesor final del óxido, que se produce al reaccionar el sustrato con el electrolito.

El óxido obtenido por oxidación anódica no es de buena calidad, pero el proceso es muy controlable, y posee la ventaja adicional de no alterar el perfil de concentraciones, al llevarse a cabo a temperatura ambiente.

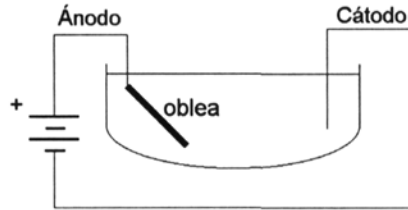


Figura 8.4: Proceso de oxidación anódica.

### 3 Sistemas y técnicas de oxidación

Lógicamente, la técnica de oxidación elegida dependerá del espesor y propiedades del óxido necesarias. Los óxidos que son relativamente finos y aquellos que requieran una carga baja en la interfaz óxido-silicio se crecen generalmente usando oxidación seca. Cuando el nivel de contaminación de sodio es elevado, se prefiere la oxidación ayudada por  $HCl$ . Por otro lado, si se desea crecer un óxido grueso, es preferible que el crecimiento se produzca en condiciones de alta presión, para tratar de conseguir que dicho crecimiento se produzca a temperaturas moderadas y en un tiempo razonable.

La técnica de oxidación más usada se lleva a cabo a 1 atmósfera de presión, variando las temperaturas de oxidación de los 700 a los 1200 °C, que deben ser mantenidos en un margen de  $\pm 1$  °C para asegurar la uniformidad de la capa crecida. De forma estándar, las obleas se limpian y cargan en una barquilla de cuarzo, que posteriormente es insertado en el horno, previamente calentado a una temperatura que está entre los 700 y los 900 °C. Una vez insertadas las obleas, se sube la temperatura del horno hasta la temperatura de oxidación usando una subida en rampa. Cuando finaliza la oxidación, la temperatura se baja en rampa, y se extraen las obleas.

#### 3.1 Oxidación seca y húmeda con $HCl$

La oxidación seca ayudada con  $HCl$  se lleva a cabo en hornos totalmente controlados mediante microprocesadores. En estos sistemas todo es programable, desde las rampas de calentamiento y enfriamiento, hasta el flujo de gases o las temperaturas de oxidación. Cuando se trabaja con  $HCl$ , hay que tener especial atención a su efecto corrosivo.

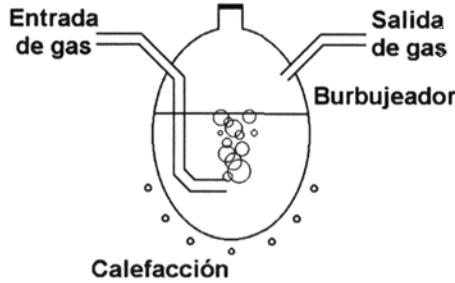


Figura 8.5: Esquema del burbujeador.

La oxidación húmeda puede llevarse a cabo convenientemente usando técnicas pirogénicas, que hacen reaccionar  $H_2$  y  $O_2$  para formar vapor de agua. En estos sistemas también se emplean microprocesadores, que controlan especialmente la mezcla de oxígeno e hidrógeno. Este tipo de técnica asegura la creación de una capa de óxido de gran calidad, gracias al grado de pureza del gas empleado. Si para obtener el vapor de agua se emplea el burbujeador (Fig. 8.5), se deberá emplear adicionalmente un gas portador que fluya a través del agua del burbujeador para formar el vapor.

### 3.2 Oxidación a alta presión

Como se analizó el estudiar la oxidación térmica, la constante  $B$  de crecimiento parabólico es directamente proporcional a  $C^*$ , que es la concentración externa de moléculas de oxidante. Dicha concentración  $C^*$  es, a su vez, directamente proporcional a la presión parcial de los oxidantes en el gas. Por lo tanto, la oxidación en entornos de alta presión produce una aceleración substancial en la tasa de crecimiento.

La oxidación del silicio en condiciones de alta presión resulta, por tanto, especialmente atractiva por cuanto se consiguen espesores de óxido térmico grandes en tiempos relativamente pequeños y temperaturas moderadas, frente a las altas temperaturas y tiempos de exposición necesarios en condiciones normales (1 atm. de presión). El hecho de trabajar a temperaturas moderadas permite, sobre todo, minimizar los efectos de la difusión lateral o el movimiento de impurezas en el sustrato.

### 3.3 Oxidación asistida por plasma

Por plasma se define un gas parcial o totalmente ionizado, que contiene iones y electrones libres en suspensión. El plasma se produce cuando se aplica al gas un campo eléctrico de suficiente magnitud como para romper los enlaces de moléculas y átomos, y, de esta forma, ionizarlos. El esquema del sistema de generación del plasma se muestra en la Fig. 8.6. En dicho esquema se puede observar como el plasma se crea cuando los electrones que parten del cátodo se dirigen al ánodo a causa del campo eléctrico originado entre ellos. En este desplazamiento colisionan con los átomos del gas y los ionizan. Los electrones originados en la ionización vuelven a ser acelerados, repitiéndose de esta forma el proceso. Al introducir oxígeno en el sistema, el bombardeo de las obleas permite que éste se combine con el silicio a menor temperatura.

La oxidación térmica asistida por plasma ofrece las posibilidades de crecer óxidos de alta calidad a unas temperaturas incluso menores que las empleadas con las técnicas de alta presión. Tiene todas las ventajas del crecimiento a baja temperatura, es decir, minimización de movimientos de difusiones anteriores y la eliminación de defectos de formación. Este tipo de oxidación puede crecer óxidos relativamente gruesos (del orden de  $1 \mu m$ ) a temperaturas inferiores a

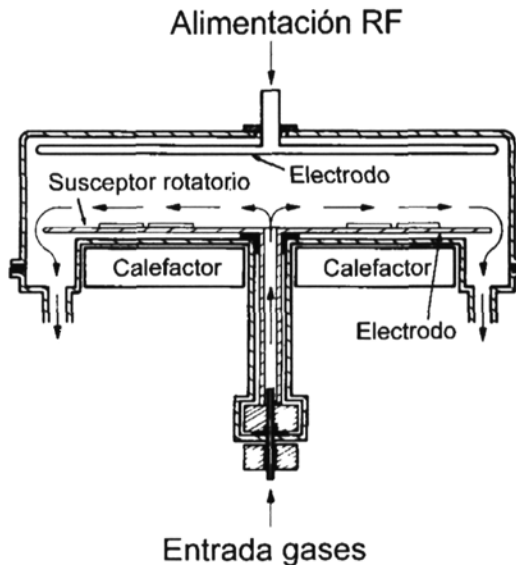


Figura 8.6: Sistema de oxidación asistida por plasma.

los 600 °C, y a una velocidad de aproximadamente 1  $\mu\text{m}/\text{h}$ .

## 4 Propiedades del óxido

Aunque en la literatura se pueden encontrar valores específicos para determinadas propiedades de los óxidos, estos valores están condicionados por las situaciones concretas en las que se produce la oxidación. Así, el valor del índice de refracción de los óxidos secos decrece con el aumento de la temperatura de crecimiento, saturándose a una temperatura de 1190 °C al valor 1.462. De igual forma, por ejemplo, la densidad aparente de los óxidos crecidos a 800 °C es un 3% mayor que la de los crecidos a 1190 °C.

Por lo tanto, sólo se pueden dar datos de manera cualitativa. Por ejemplo, las mediciones demuestran que los óxidos de alta presión, crecidos a 725 °C y 20 atm, presentan una mayor densidad, índice de refracción y son más resistentes que los crecidos a 900 °C y 1 atm.

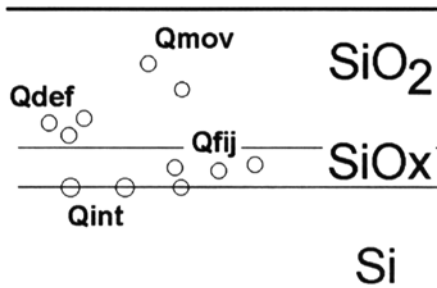
### 4.1 Características del óxido de silicio como máscara

Las capas de  $\text{SiO}_2$  crecidas pueden emplearse para la obtención de máscaras selectivas contra la difusión de átomos de dopante a temperaturas elevadas. La predeposición de dopantes por implantación iónica o difusiones químicas, puede producir la presencia de fuentes de dopantes en las proximidades de la superficie del óxido. Para asegurar que estos dopantes no se difundan en el óxido durante el horneado a alta temperatura, pudiendo incluso escapar de la oblea, habrá que comprobar que la difusión en el óxido es suficientemente lenta con respecto a la difusión en el silicio (Tabla 8.2).

El espesor requerido a la capa de óxido usada como máscara vendrá determinado por mediciones experimentales, para una temperatura y tiempo particulares, y después se aumentará para añadir seguridad al enmascaramiento. Espesores típicos de estas máscaras de óxido contra impurezas están entre 0.5 y 0.7  $\mu\text{m}$ .

### 4.2 Estudio de las cargas de la capa de óxido

La interfaz  $\text{Si-SiO}_2$  constituye una región de transición entre el silicio cristalino y el óxido amorfo. Asociadas a esta interfaz se pueden encontrar distintas trampas de carga, que pueden originar la consecuente aparición de cargas en el silicio y, de esta forma, afectar a las características ideales del dispositivo fabricado.



**Figura 8.7:** Cargas presentes en la capa de óxido.

Las cargas que típicamente aparecen en el silicio oxidado térmicamente son (Fig. 8.7):

- $Q_{int}$ : Carga atrapada en la interfaz  $Si-SiO_2$ . Suelen ser átomos metálicos (impurezas) que presentan energía en la banda prohibida del silicio.
- $Q_{fij}$ : Carga fija del óxido. Se localizan en los 30 Å de óxido más cercanos a la interfaz. Esta carga está relacionada con el proceso de oxidación y, generalmente, es positiva.
- $Q_{mov}$ : Carga móvil debida a iones como el  $Na$ ,  $P$  ó  $Li$ . También se debe a iones negativos o metales pesados.
- $Q_{def}$ : Carga atrapada en el óxido. Puede ser positiva o negativa, y se

**Tabla 8.2:** Constantes de difusión en  $SiO_2$

Dopante	Cte. difusión a 1100 °C ( $cm^2/s$ )
<i>B</i>	$3.4 \cdot 10^{-17} \sim 2.0 \cdot 10^{-14}$
<i>Ga</i>	$5.3 \cdot 10^{-11}$
<i>P</i>	$2.9 \cdot 10^{-16} \sim 2.0 \cdot 10^{-13}$
<i>As</i>	$1.2 \cdot 10^{-6} \sim 3.5 \cdot 10^{-15}$
<i>Sb</i>	$9.9 \cdot 10^{-17}$

debe a la existencia de electrones atrapados en el óxido o a agujeros en la capa. Esta carga se asocia, por tanto, a defectos en el óxido.

## 5 Óxidos delgados

Tradicionalmente, uno de los grandes problemas del proceso de crecimiento de óxidos era conseguir la creación de una capa de óxido que tenga un espesor en el rango de 50 a 200 Å, y que posea buenas características eléctricas. Sin embargo, al haber alcanzado la tecnología VLSI MOS dimensiones inferiores a la micra, este problema ha pasado a convertirse en una auténtica necesidad.

En este apartado se discutirán las técnicas de crecimiento de óxidos delgados, su cinética y sus propiedades.

### 5.1 Técnicas de oxidación

Desde un punto de vista práctico, el crecimiento de óxidos delgados debe ser suficientemente lento como para obtener uniformidad y reproducibilidad en la capa crecida. Las técnicas de crecimiento de óxidos delgados incluyen oxidación seca, oxidación seca con  $HCl$ , oxidaciones secuenciales usando diferentes temperaturas y entornos, oxidación húmeda, técnicas de presión reducida y oxidaciones de alta presión y baja temperatura. La tasa de oxidación será, naturalmente, menor conforme disminuya la temperatura y la presión.

Sin embargo, continuamente se están desarrollando nuevas técnicas para crecer estos óxidos delgados, como oxidaciones térmicas rápidas en ambientes controlados de oxígeno con calentamiento mediante lámparas halógenas de tungsteno, u óxidos ultra-delgados, menores de 50 Å, producidos usando ácido nítrico y aire a temperatura ambiente.

### 5.2 Cinética del crecimiento de óxidos delgados

Si la estructura real del óxido excesivamente cercano a la interfaz con el silicio y el propio proceso de oxidación en esta zona, crea, aún hoy día, bastantes interrogantes, el caso se complica cuando se trata de analizar un proceso de crecimiento de capa delgada, ya que el rápido crecimiento inicial de la oxidación seca hace que los primeros 200 Å de espesor sean difícilmente estudiables.

Evidentemente, en este caso tan particular, serán factores muy importantes la limpieza inicial del sustrato y la pureza de los gases usados. Si las obleas se limpian químicamente, se secan con nitrógeno y se cargan en el horno en un entorno neutro (argón), se puede conseguir un crecimiento de óxidos delgados,

en condiciones de tiempo y temperatura determinados, compatibles con un control del proceso razonable.

La reducción de la presión durante la oxidación es una forma muy empleada para crecer óxidos delgados de manera controlada. Así, se han obtenido óxidos de entre 30 y 140 Å de espesor a temperaturas de 900 a 1000 °C usando oxígeno a una presión de entre 0.25 y 2.0 torr. La cinética observada en este crecimiento es parabólica, y las tasas de crecimiento medidas se corresponden, de forma bastante precisa, con los valores extrapolados a presión atmosférica. Además, todo parece indicar que los óxidos crecidos a presión reducida son muy uniformes, homogéneos y similares a los óxidos más gruesos crecidos a presión atmosférica.

Otra forma de conseguir un óxido delgado es usando una técnica de dos pasos. Así, inicialmente se crece una capa de óxido uniforme y de buenas características usando oxidación seca con  $HCl$  y temperatura moderada (1000 °C). El segundo paso consiste en un ataque químico a 1150 °C con nitrógeno, oxígeno y  $HCl$ . Este segundo paso proporciona pasivación a la capa y lleva el espesor del óxido al nivel deseado.

Como último ejemplo, comentar la técnica desarrollada para la fabricación de las puertas de óxido delgado de las memorias RAM dinámicas fabricadas mediante tecnología MOS. Esta técnica consiste en el uso de presión elevada y baja temperatura (10 atm y 750 °C) para conseguir espesores de unos 350 Å en unos 30 minutos.

### 5.3 Propiedades del óxido delgado

Las características del proceso tendrán una gran importancia en las propiedades finales del óxido. Por ejemplo, la densidad del óxido aumenta cuando se reduce la temperatura de oxidación. Además, el ambiente rico en  $HCl$  se ha usado generalmente para pasivación, mejorando el voltaje de ruptura y eliminando impurezas y defectos del silicio, pero este efecto de pasivación sólo comienza a darse cuando las temperaturas son elevadas. Con el nacimiento de un número creciente de métodos de oxidación de espesores delgados, resulta sumamente importante que las propiedades del óxido crecido sean analizadas y controladas, estudiando propiedades como el índice de refracción, composición del óxido, cargas, velocidad de ataque, densidad o voltaje de ruptura dieléctrica.

# 9

## Técnicas litográficas

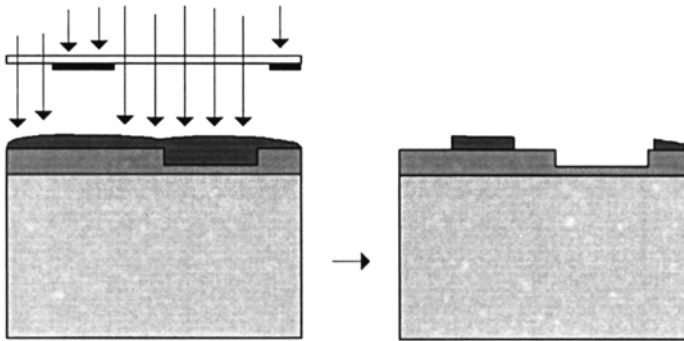
---

### 1 Introducción

La técnica litográfica es el método por el que la imagen o patrón de un cliché con la geometría del área que se quiere procesar se pasa a una capa de resina depositada sobre el sustrato. Cuando el proceso finaliza, sólo parte de la resina quedará sobre el sustrato (aquella que se correspondía con el positivo o negativo del cliché empleado). De esta forma, la resina permitirá que posteriores procesos se realicen sólo sobre una determinada zona del sustrato.

Básicamente, los pasos que permiten definir esta zona de resina son los siguientes (Fig. 9.1):

- Se deposita la resina sobre el sustrato.
- Se coloca el cliché sobre la capa de resina. Dicho cliché tendrá zonas opacas y zonas transparentes.
- Se irradia el cliché o máscara, de manera que sólo una parte de la resina recibe la radiación. En función del tipo de resina empleada, al recibir la radiación se endurecerá o reblandecerá.
- Se ataca la resina, de manera que sólo la zona reblandecida se elimine. De esta forma, queda definido o dibujado el patrón sobre el sustrato.



**Figura 9.1:** Esquema básico del proceso litográfico.

La estructura interna de la resina puede verse fortalecida o deteriorada por la acción de agentes como la luz de una determinada longitud de onda, los rayos X o haces de electrones.

El proceso litográfico es, por tanto, el proceso central en la fabricación de cualquier circuito integrado, ya que éste no es más que una sucesión de capas obtenidas por distintos procesos, formadas por distintos materiales, y perfectamente ordenadas. Por lo tanto, el proceso litográfico es la manera de conseguir que los procesos físicos y químicos necesarios, como difusiones, ataques, etc. afecten sólo a zonas limitadas del futuro circuito. Existirán dos posibles situaciones:

- Depositar el material sobre todo el sustrato, proteger usando resina la zona válida, y luego atacar la zona no válida; ó
- proteger usando resina la zona no válida e influir de alguna forma sobre la zona válida.

Aparte de la resina, el otro factor importante es el tipo de radiación empleada. Básicamente, existen cuatro tipos de radiaciones: óptica, haz de electrones, rayos X o haces de iones. El resto de capítulo se ha dividido en cuatro apartados, cada uno de los cuales se dedica a un tipo de radiación distinta. Así, en el apartado 2 se discute la fotolitografía, en los apartados 3 y 4 las litografías por haces de electrones y rayos X. Finalmente, el apartado 5 se dedica a la litografía por haces de iones.

## 2 Litografía óptica

La litografía óptica emplea radiación visible o ultravioleta y, para fabricación de circuitos integrados, posee un ancho de línea menor de  $0.4 \mu m$ , pudiendo alcanzarse las  $0.2 \mu m$  si se tiene un equipo suficientemente preciso. Como se hará al analizarse el resto de técnicas litográficas, el apartado se divide en dos epígrafes, el primero se dedicará al estudio de las resinas ópticas y el segundo a los métodos o sistemas de radiación.

### 2.1 Resinas ópticas

Las fotorresinas son materiales sensibles a la radiación luminosa de una determinada longitud de onda. Existen fotorresinas de dos tipos:

- La fotorresina negativa se hace menos soluble al ser expuesta a la luz
- La fotorresina positiva se vuelve más soluble al ser irradiada

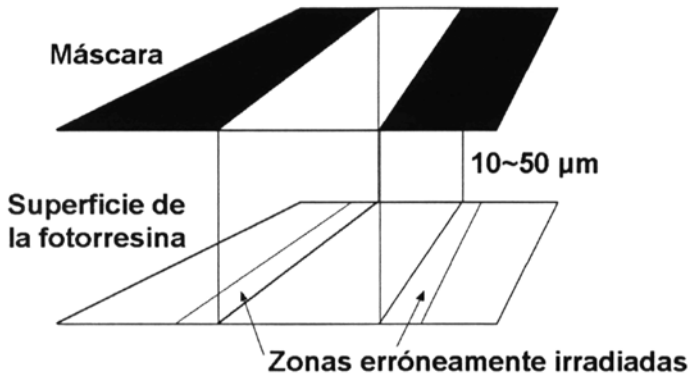
Las fotorresinas negativas están compuestas por un polímero y un material fotosensible que, al ser expuestas a radiación de una longitud de onda determinada, absorben energía con la que se forman enlaces entre las moléculas del polímero. De esta forma, la fotorresina negativa se endurece al ser expuesta a la luz. Por otro lado, las fotorresinas positivas están formadas por un compuesto fotosensible, una resina base y un disolvente orgánico. En este caso, la acción del disolvente estará inhibida a no ser que la fotorresina sea expuesta a la radiación luminosa.

La intensidad luminosa,  $I(\lambda, z)$ , que es necesaria para que la capa de fotorresina a profundidad  $z$  sea debidamente tratada, dependerá de la reflectividad de sustrato, el espesor  $T$  de la fotorresina ( $T > z$ ) y de la convolución de los espectros de la absorción de la fotorresina y de la incidencia luminosa. La reflectividad del sustrato será especialmente importante, pues si su valor es muy alto puede interferir en el perfil de radiación incidente.

Otras características de las fotorresinas son su adherencia al sustrato, su resistencia al ataque, la resolución o ancho mínimo que se puede transferir y su fotosensibilidad o viscosidad.

### 2.2 Transferencia de la imagen a la oblea

El proceso de transferencia de la imagen a la oblea sigue el siguiente algoritmo:



**Figura 9.2:** Impresión por proximidad.

- Preparación de la superficie sobre la que se deposita la fotorresina, mediante limpieza mecánica o química e impregnación, si procede, con sustancias que favorezcan la adherencia.
- Aplicación de la fotorresina. Para ello se suele emplear el sistema conocido como *spinner*, consistente en sujetar la oblea por vacío a un eje giratorio. Sobre la oblea se depositan gotas de fotorresina, y luego se la hace girar. La fuerza centrífuga esparcerá homogéneamente la fotorresina por toda la oblea.
- Secado o precocido. En este paso se pretende eliminar el disolvente que forma parte de la fotorresina. El precocido se hará a una temperatura y durante un tiempo que permitan dicha eliminación de disolvente sin que la capa de fotorresina resulte dañada.
- Alineado de la máscara o cliché. Se alinea perfectamente la máscara que contiene el patrón y la oblea, usando para ello las marcas que existen tanto en la oblea (bajo la fotorresina), como en la propia máscara.

La máscara podrá estar en contacto con la fotorresina, lo cual mejorará la resolución, pero provocará un aumento en los daños tanto en la máscara como en la capa de fotorresina; o existir una distancia entre ambas (Fig. 9.2), lo cual empeora la resolución del proceso.

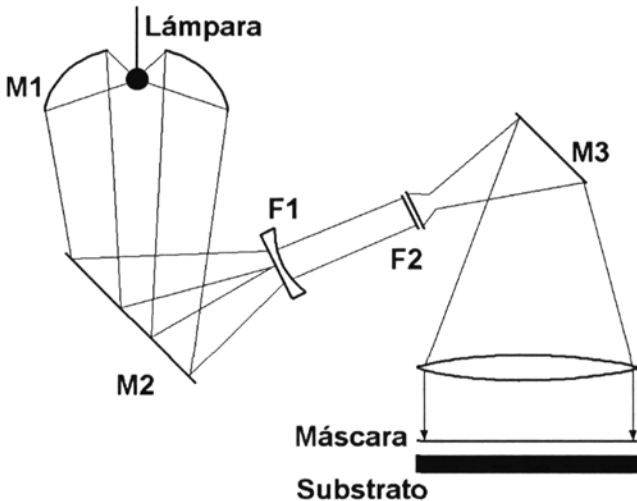


Figura 9.3: Esquema de sistema de iluminación.

- Exposición a la radiación. Se ilumina el conjunto máscara-oblea con luz de la longitud de onda a la que es sensible la fotorresina. Básicamente, existen dos métodos:
  - Impresión por sombra. Entre la fuente de luz y el conjunto máscara-oblea se sitúa una lente, que homogeneiza la luz que incidirá sobre la fotorresina. En la mayoría de los casos, dicha lente será sustituida por todo un sistema de lentes y filtros (Fig. 9.3).
  - Impresión por proyección. Este método de impresión permite obtener una resolución mejor que el método de impresión por proximidad, dejando, sin embargo, mayor distancia entre los elementos del sistema.

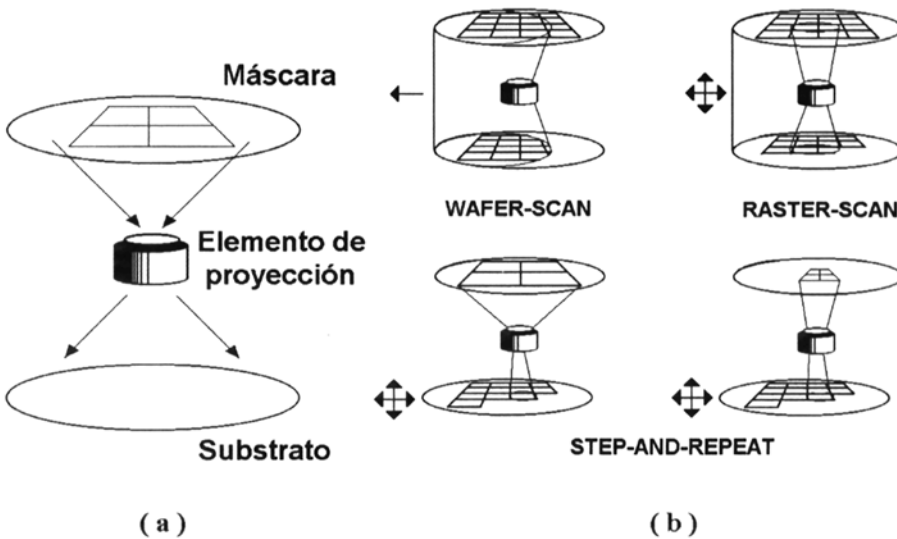
Existen distintas formas de llevar a cabo la impresión por proyección, en función de la movilidad de los tres elementos del sistema (Fig. 9.4.a) o de las resoluciones presentes tanto en la máscara como en el sustrato. Así, en el barrido de oblea (*wafer scan*) se proyecta la imagen de la pantalla al sustrato, moviéndose tanto pantalla como sustrato a la vez, y presentándose el patrón en ambos elementos a la misma resolución. El barrido por rastreo (*raster scan*)

es muy similar, pero la imagen se transfiere ahora línea a línea. Por otro lado, en el *step - and - repeat* sólo se desplaza la oblea, pudiendo tener la pantalla menor resolución. Los distintos métodos de impresión por proyección se muestran en la Fig. 9.4.b. Cabe resaltar que el método del *step - and - repeat* es el que alcanza las mejores resoluciones, que pueden ser inferiores a la micra.

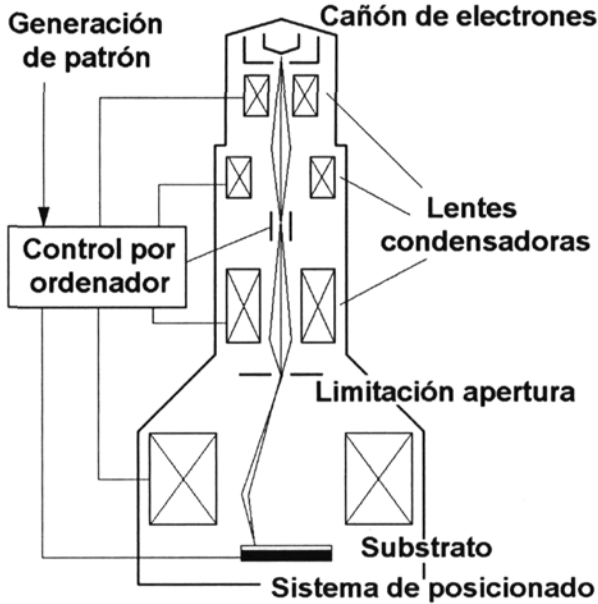
- Revelado. Se elimina la fotorresina de aquellas zonas donde ésta no fue endurecida.
- Cocido. Se vuelve a evaporar disolvente de la fotorresina, mejorando así la adherencia al sustrato. En este segundo paso de pérdida de disolvente, las temperaturas suelen rondar los 100 - 180 °C.

### 3 Litografía por haz de electrones

La litografía por haz de electrones presenta un resultado de mayor resolución que la litografía óptica, debido a que el haz de electrones es una radiación



**Figura 9.4:** a) Sistema de impresión por proyección; y b) distintos tipos de impresiones por proyección.



**Figura 9.5:** Esquema de una máquina de litografía por haz de electrones.

de longitud de onda muy pequeña. Además, la resolución de la litografía por haces de electrones no se ve limitada por el problema de la difracción, típico en litografía óptica.

La Fig. 9.5 muestra el esquema de un sistema empleado en litografía por haz de electrones. Puede observarse la presencia del cañón de electrones y de las distintas lentes condensadoras, que focalizan el haz de electrones. Asimismo, se puede notar como todo el sistema es controlado por ordenador, de forma que puede reproducirse perfectamente un determinado patrón sobre el sustrato.

El área que se puede barrer mediante esta máquina es de sólo un centímetro cuadrado, por lo que es necesario el uso de un sistema de posicionamiento que permita mover el sustrato de manera que éste pueda ser totalmente irradiado. Este sistema de posicionamiento debe ser excesivamente preciso, y será también controlado por ordenador.

### 3.1 Resinas sensibles a haces de electrones

Las resinas empleadas en los sistemas de haces de electrones son compuestos de polímeros, que forman cadenas que pueden romperse o enlazarse al incidir

sobre ellas el haz de electrones. Aquellas resinas cuyos enlaces se rompen al recibir esta energía serán positivas, mientras que las que sufren un reforzamiento al recibir la radiación serán resinas negativas. De cualquier forma, la rotura o formación de enlaces serán procesos que ocurren simultáneamente en cualquier tipo de resina, sólo que uno de ellos predominará sobre el otro.

El revelador empleado atacará los polímeros de menor peso molecular. Así, en las resinas positivas, al romperse las cadenas, los polímeros resultantes pueden disolverse. En cambio, en las resinas negativas se forman enlaces entre cadenas, aumentando de esta forma el peso molecular de los polímeros. Las resinas positivas permiten resoluciones de hasta  $0.1 \mu m$ . Sin embargo, en las negativas la resolución típica es de  $1 \mu m$ .

### 3.2 Generación de máscaras

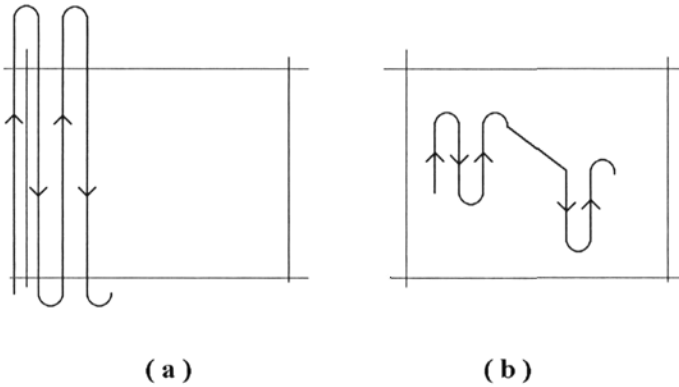
La litografía por haz de electrones es muy empleada en la fabricación de las máscaras usadas posteriormente en litografía óptica. Generalmente, el proceso de fabricación consiste en obtener una primera versión de la máscara aumentada hasta por diez veces. Este patrón será el que posteriormente se usará por el método de fotolitografía del *step – and – repeat*. Si esta primera copia se obtiene usando un generador de patrones óptico, su fabricación puede requerir más de veinte horas. Sin embargo, si se usa un generador por haz de electrones, esa misma máscara se fabricará en menos de dos horas. Esta mejora en tiempo supone, por otro lado, un aumento en el número de defectos (véase Tabla 9.1).

### 3.3 Barrido por rastreo y barrido vectorial

En el sistema de barrido por rastreo (*raster scan*) se realiza un barrido vertical por columnas de toda la zona de la oblea accesible (Fig. 9.6.a). Si se usa una resina negativa, el haz de electrones se inhibe al pasar por las regiones en las que no se desea que permanezca resina tras el revelado.

**Tabla 9.1:** Especificaciones de máscaras (*UltraTech Inc.*)

	Generadas por haz de electrones	Generadas ópticamente
Defectos	$0.08/cm^2$	$0.03 /cm^2$
Uniformidad	$0.25 \mu m$	$0.125 \mu m$
Tolerancia	$\pm 0.15 \mu m$	$\pm 0.1 \mu m$



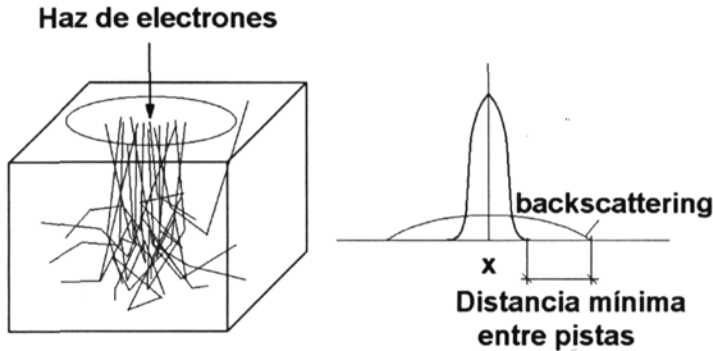
**Figura 9.6:** a) Barrido por rastreo, y b) barrido vectorial.

Este tipo de sistemas presentan una velocidad de unos ocho centímetros cuadrados por minuto, para resoluciones de  $0.5 \mu\text{m}$ , o de  $2.4 \text{ cm}^2/\text{min}$  si la resolución es de  $0.25 \mu\text{m}$ . Estos datos reflejan las dos características principales del método: su elevada resolución y precisión y su baja productividad. Para aumentar la productividad se puede usar el barrido vectorial. En los sistemas de barrido vectorial (*vector scan*), el haz se dirige secuencialmente a las regiones del circuito que deben ser expuestas (Fig. 9.6.b). El patrón se descompone en un conjunto de elementos (triángulos, rectángulos, ...) y cada uno se rellena por el haz de escritura. Muchas de estos sistemas de barrido vectorial trabajan de manera muy similar al método *step – and – repeat* fotolitográfico, usando marcas de alineado presentes en la oblea. Si se emplea una resina negativa, sólo se barre la superficie de la oblea que se desea conservar, inhibiéndose el haz de electrones de un patrón a otro.

### 3.4 Limitaciones por *backscattering*

La principal limitación en resolución de los sistemas que emplean haces de electrones proviene de los fenómenos de dispersión del haz, que tienen su origen en la interacción de los electrones con las partículas que forman parte de la resina y de la oblea.

Esta interacción del haz de electrones degenera en que éstos se repartan en el volumen de la resina, en un diámetro mínimo muy similar al del espesor de la resina. Además, debido a las desviaciones que sufren los electrones,



**Figura 9.7:** Limitación en la incidencia del haz de electrones.

algunos pueden incluso llegar a salir de la resina, efecto que se conoce como *backscattering* (efecto de proximidad). Este efecto determinará la distancia mínima entre dos figuras contiguas a transferir a la oblea (Fig. 9.7).

## 4 Litografía por rayos X

En litografía óptica, los efectos de la difracción se reducen conforme se disminuye la longitud de onda incidente y, de esta forma, se consigue aumentar la resolución, disminuyendo el ancho de pista transferible. Dado que la litografía de rayos X presenta una longitud de onda mucho menor (de entre 4 y 50 Å frente a los 2000 a 4000 Å de la luz ultravioleta), se podrán conseguir resoluciones mucho mayores que en litografía óptica. Además, la radiación por rayos X puede incidir simultáneamente sobre toda la oblea, por lo que es un proceso mucho más eficiente que el de haz de electrones.

### 4.1 Resinas sensibles a rayos X

Las resinas empleadas en litografía de rayos X son similares a las usadas en la tecnología de haz de electrones, pues cuando los átomos de resina absorben la radiación emiten electrones (fotoelectrones) que actúan sobre la resina. Sin embargo, en este caso la energía de los fotoelectrones incidentes es mucho menor (de 0.3 a 3 KeV) que la energía propia al haz de electrones (de 10 a 50 KeV). Esto hace que el efecto de proximidad o *backscattering* sea mucho más

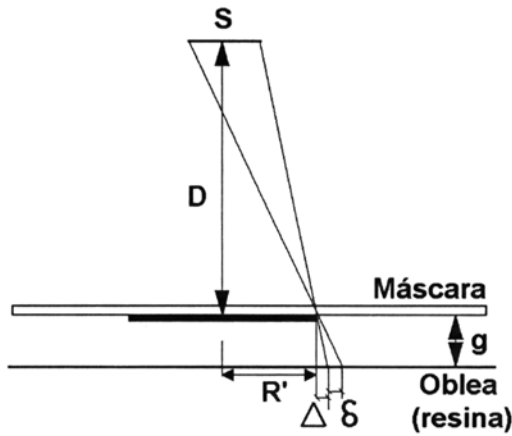


Figura 9.8: Esquema de litografía por rayos X.

reducido, y que la resolución del diseño pueda ser mucho mayor. Cuando la radiación alcanza la capa de resina, parte de su energía se pierde, lo cual origina una importante pérdida de sensibilidad. Este efecto se puede eliminar en parte añadiendo elementos más pesados a la resina, que aumenten la absorción.

#### 4.2 Esquema de transferencia

Debido a que la longitud de onda de los rayos X es muy pequeña, los efectos de la difracción pueden ignorarse, y se puede emplear un simple modelo geométrico para relacionar el patrón en la máscara con la imagen transferida.

Evidentemente, las partes opacas de la máscara pueden causar sombras en la capa de resina situada inmediatamente debajo. El borde de esta sombra no es totalmente lineal, ya que la fuente de radiación tiene un tamaño finito. Si la fuente tiene un diámetro  $S$ , está a distancia  $D$  de la máscara y la distancia entre oblea y máscara es  $g$  (Fig. 9.8), entonces el ancho de la sombra será

$$\delta = \frac{g \cdot S}{D} \tag{9.1}$$

La relación de transferencia vendrá dada por  $\delta$ , por el mínimo ancho de pista empleado en la fabricación de la máscara, y por las propiedades de la resina.

Por otro lado, el ángulo de incidencia desde la fuente sobre la capa de resina variará en función de sus posiciones relativas. Es decir, este ángulo puede variar de los  $90^\circ$ , en el centro de la oblea, hasta los  $\arctan(D/R)$  grados, en la periferia (siendo  $R$  el radio de la oblea). Esta variación produce el defecto conocido como magnificación lateral ( $\Delta$ ), que será más acentuado en los bordes de la oblea. La compensación de este error se debe hacer en la fabricación de la máscara.

## 5 Litografía por haz de iones

Los sistemas litográficos por haz de iones son de dos tipos, según empleen o no máscaras litográficas. Así, existen técnicas en las que la resina se expone directamente al haz de iones, dibujando éste el patrón a transferir asistido por ordenador (*scanning-focused beam systems*). Por otro lado, otros métodos sí que emplean máscaras que impiden que incida el haz de iones sobre algunas regiones de la resina (*masked-beam systems*).

La litografía por haz de iones permite obtener una resolución más elevada que los métodos que usan rayos X o haz de electrones, pues los iones son partículas de mayor peso, y, por tanto, no sufren una dispersión (*scattering*) tan elevada. Por lo tanto, la principal ventaja de esta técnica litografía es su alto grado de resolución. Como principal inconveniente, esta técnica presenta el problema de que es una técnica aún en desarrollo y no está suficientemente extendida.

# 10

## Deposición de dieléctricos y polisilicio

---

### 1 Introducción

La deposición de capas es un proceso muy empleado en la fabricación de circuitos de muy alta escala de integración (VLSI). Estas capas proporcionan pistas conductoras en el dispositivo, aislamiento eléctrico entre capas metálicas, y protección frente a ataques ambientales. Las capas depositadas deben satisfacer distintos requerimientos. El espesor de la capa debe ser uniforme y reproducible sobre cualquier dispositivo y sobre todas las obleas procesadas simultáneamente. La estructura y composición de las capas debe ser igualmente reproducible y fácilmente controlable. Finalmente, el método para depositar la capa debe ser seguro, reproducible, fácilmente automatizable, y barato.

Los materiales más empleados para constituir estas capas depositadas son el silicio policristalino, el dióxido de silicio y el nitruro de silicio. Por otro lado, los métodos de deposición más comunes son la deposición química por vapor a presión atmosférica (APCVD), la deposición química por vapor a baja presión (LPCVD), y la deposición química por vapor asistida por plasma (PECVD).

El silicio policristalino o polisilicio se obtiene por pirólisis del silano a 575-650°C, y es empleado como material para formar el electrodo de puerta en dispositivos MOS, como material conductor en metalizaciones multinivel o en contactos metálicos. El polisilicio se deposita sin dopantes. Los dopantes (arsénico, fósforo o boro) reducen su resistividad y serán añadidos más tarde

por difusión o implantación iónica. También se pueden añadir los dopantes durante la deposición, lo que resulta más adecuado en determinadas aplicaciones. El polisilicio oxidado es un material de características semiaislantes, empleado en pasivación de circuitos.

Los materiales dieléctricos se usan para aislar las capas conductoras, como máscaras de difusión o implantación iónica, como fuente de difusión desde óxidos dopados, para evitar pérdidas de dopantes o para pasivación de superficies. Las capas de dióxido de silicio ( $SiO_2$ ) dopado con fósforo (*P-glass* o PSG) son especialmente útiles para impedir que las impurezas de sodio, propias de la manipulación humana, penetren en el circuito. Si además se añade boro (BPSG), la capa se deposita de manera uniforme a temperaturas entre 800 y 950 °C, presentando una superficie muy suave y apta para la deposición de metales.

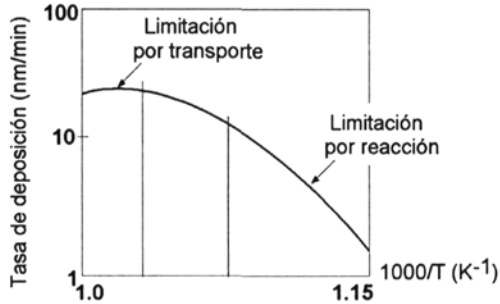
El nitruro de silicio ( $Si_3N_4$ ) se emplea también como barrera a la difusión de sodio. Este compuesto presenta una tasa de oxidación muy baja, empleándose como máscara de oxidación para crear estructuras planas y como dieléctrico de puerta conjuntamente con el dióxido de silicio crecido térmicamente, en capas dieléctricas duales. El nitruro de silicio depositado en sistemas asistidos por plasma (*SiNH* o *plasma nitride*) se crea a temperaturas muy inferiores a las que se usan generalmente para depositar  $Si_3N_4$ , y se aplica para pasivar y proteger el circuito. Las bajas temperaturas de deposición (200-350°C) permiten su uso sobre aluminio o metalizaciones de oro.

De los muchos métodos que se pueden emplear para depositar capas delgadas, los más empleados son las distintas variantes existentes de CVD. Estas deposiciones químicas ocurren a temperaturas que van de los 100 a los 1000 °C, y a presiones que varían entre los 0.05 torr y presión atmosférica. La energía para la reacción puede ser suministrada térmicamente, fotoquímicamente (por fotones) o usando nubes de descarga (plasma).

## 2 Polisilicio

El polisilicio se usa en los electrodos de puerta en dispositivos MOS. Si es necesario, sobre el polisilicio se puede depositar un metal o siliciuro metálico, como el tungsteno o el siliciuro de tántalo, para así incrementar la conductividad eléctrica de la pista creada. El polisilicio también se usa en resistencias, capas conductoras, o para conseguir buenos contactos óhmicos.

El polisilicio se suele depositar por pirólisis del silano, a temperaturas que varían entre los 575 y los 650 °C en reactores de baja presión. La reacción



**Figura 10.1:** Variación de la tasa de crecimiento del polisilicio con la temperatura.

química es:



La temperatura, presión, concentración de silano, o las concentraciones de dopantes, son variables importantes del proceso de deposición de polisilicio. Así, por ejemplo, la relación entre la tasa de deposición y la temperatura viene dada por  $R = Ae^{-qE_a/kT}$ , donde  $R$  es la tasa de deposición,  $E_a$  la energía de activación,  $T$  la temperatura absoluta,  $A$  es una constante,  $k$  la constante de Boltzmann, y  $q$  la carga del electrón.

Según esta expresión, la tasa de deposición aumenta con la temperatura. Sin embargo, cuando la temperatura es excesivamente elevada, el consumo de silano en la reacción llega a ser mayor que el silano aportado. Cuando esto ocurre, la tasa de deposición no puede aumentar más, y se dice que está limitada por transporte de masas. Por otra parte, mientras que la tasa de aporte de reactantes es mayor que la de reacción, la deposición se dice limitada por reacción (Fig. 10.1). En esta zona de deposición, el crecimiento de la capa presenta unas condiciones de uniformidad y cobertura de superficie muy buenas.

Las deposiciones de polisilicio a baja presión se llevan a cabo a temperaturas comprendidas entre 575 y 650 °C. Si la temperatura es mayor, las características de la capa crecida (en condiciones de limitación por transporte) son peores. Si la temperatura se disminuye por debajo de los 575 °C, las tasas de deposición son demasiado bajas para ser prácticas.

Los dopantes también afectan a la velocidad de deposición. Así, el polisilicio se puede dopar durante el propio proceso de deposición, añadiendo arsina, fosfina o diborano como gases reactantes. Si se añade diborano, en la superfi-

cie del sustrato se forma  $BH_3$  que actúa como catalizador, incrementando la tasa de deposición. Si se añaden arsina o fosfina, la tasa de deposición disminuye, al bloquear estos gases la absorción del silano. El empleo de dopantes también degrada la uniformidad de la capa depositada.

## 2.1 Polisilicio dopado

El polisilicio se puede dopar añadiendo los gases dopantes durante la deposición o usando técnicas de difusión o implantación iónica (Capítulo 11). Todos estos métodos se usan industrialmente para distintas aplicaciones. La difusión es un proceso que se realiza a temperaturas excesivamente altas, que genera un polisilicio dopado de baja resistividad. La implantación iónica también suele llevarse a cabo a alta temperatura, aunque esto no tiene por qué ser así. Además, se pueden conseguir concentraciones de dopantes muy variadas y exactas, consiguiendo importantes variaciones en la resistividad. Finalmente, las capas de polisilicio dopadas durante su deposición presentan una resistividad que es muy dependiente de la temperatura de deposición y de las concentraciones relativas de dopantes. Así, si la temperatura de deposición es baja, la resistividad es alta, y viceversa.

Si se comparan los tres métodos de dopaje, se puede concluir que las menores resistividades se obtienen al emplear la difusión, que la implantación iónica puede generar las menores y más exactas concentraciones de dopantes, y que el dopaje *in situ* produce una menor movilidad en los portadores. Sin embargo, el factor más importante en procesos VLSI suele ser la temperatura del proceso y, en este caso, las técnicas de implantación y dopaje *in situ* son las más favorables, al poder emplear temperaturas más bajas.

## 2.2 Oxidación del polisilicio

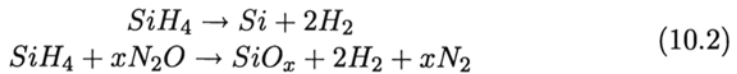
El polisilicio se suele oxidar a temperaturas que varían entre 900 y 1000 °C, usando técnicas de oxidación seca. Este polisilicio oxidado se usa para formar un aislante entre la puerta de polisilicio dopado y otras capas conductoras. La velocidad de oxidación depende de distintos factores, entre los que se encuentra el grado de dopaje del polisilicio. Así, el polisilicio dopado con fósforo oxida más rápidamente que el polisilicio no dopado.

El dióxido de silicio que crece sobre el polisilicio tiene campos de ruptura menores y corrientes de fugas mayores, características malas que se deben a la rugosidad de la interfaz entre el óxido y el polisilicio. Esta rugosidad tiene su origen en la superficie irregular del polisilicio. Si el polisilicio tiene una

estructura cristalina más amorfa, dicha superficie se suaviza, mejorando la calidad del óxido crecido.

### 2.3 Polisilicio dopado con oxígeno

El aporte de oxígeno al polisilicio aumenta la resistividad de la capa depositada, originando un polisilicio semiaislante (*semi-insulating polysilicon*, SIPOS) que se emplea como capa de pasivación para dispositivos de alta tensión. La capa de SIPOS se deposita haciendo reaccionar el silano con pequeñas cantidades de  $N_2O$  a temperaturas que varían entre 600 y 700 °C. Las reacciones son

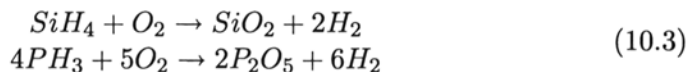


## 3 Deposición de óxido de silicio

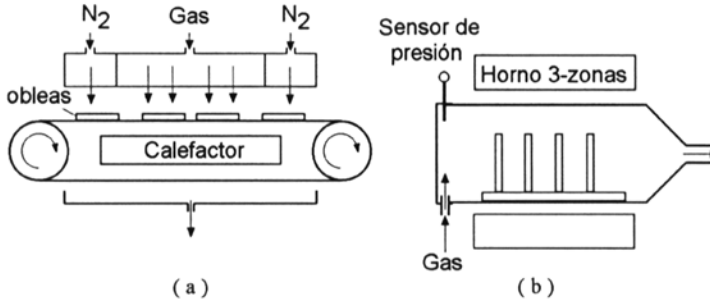
Las capas de dióxido de silicio pueden ser depositadas con o sin dopantes. El dióxido de silicio no dopado se usa como capa aislante entre metalizaciones multinivel, como máscaras de difusión o implantación iónica, como capa sobre regiones dopadas para prevenir evaporaciones durante procesos llevados a cabo a altas temperaturas, y para incrementar el espesor de óxidos térmicos. El dióxido de silicio dopado con fósforo se emplea como aislante entre capas metálicas o para pasivación de superficies. Los óxidos dopados con fósforo, arsénico o boro se emplean ocasionalmente como fuentes de difusión.

### 3.1 Métodos de deposición

Existen varios métodos de deposición de dióxido de silicio, que se caracterizan por plantear distintas reacciones químicas, emplear distintos reactores o usar temperaturas diferentes. Las capas se suelen depositar a temperaturas relativamente bajas, menores de 500 °C, haciendo reaccionar silano, dopantes y oxígeno. La reacción química para óxidos dopados con fósforo es



La deposición se puede llevar a cabo a presión atmosférica en reactores continuos o a baja presión en reactores LPCVD (Fig. 10.2). La principal ventaja de las reacciones con oxígeno y silano es la baja temperatura de deposición,

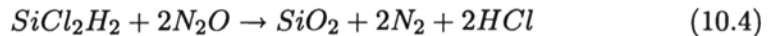


**Figura 10.2:** a) Reactor CVD continuo; y b) reactor LPCVD.

que permite depositar capas sobre metalizaciones de aluminio. Por ello, estas capas pueden emplearse para pasivar las superficies o para aislar capas conductoras de aluminio. Como desventaja, la reacción silano-oxígeno da una cobertura mala de la superficie.

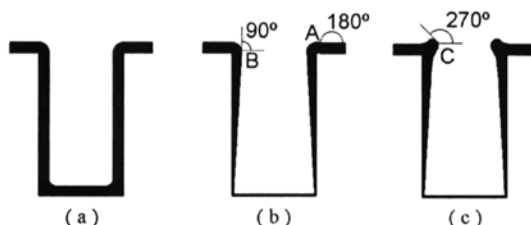
El dióxido de silicio también puede obtenerse por descomposición del tetraetilortosilicato ( $Si(OC_2H_5)_4$ ) a temperaturas que van de los 650 a los 750 °C. Este compuesto, conocido como TEOS, se evapora desde una fuente líquida, y su uso más común es para formar capas de aislantes sobre puertas de polisilicio, ya que su alta temperatura de deposición impide su aplicación sobre aluminio. Las ventajas del empleo de deposiciones desde TEOS son las buenas características de las capas, tanto en uniformidad y cobertura como en propiedades eléctricas.

Finalmente, las capas de  $SiO_2$  se pueden obtener a temperaturas de 900°C aproximadamente y en condiciones de baja presión por reacción del diclorosilano con óxido nitroso:



Las características de las capas depositadas a estas temperaturas son excelentes, empleándose para formar capas aislantes sobre polisilicio. Sin embargo, estas capas de óxido presentan pequeñas cantidades de cloruros, que pueden reaccionar con el polisilicio y causar roturas en la capa.

Las capas de óxidos dopados se forman añadiendo pequeñas cantidades de dopantes (fosfinas, arsinas o diboranos) durante la deposición. Debido a la toxicidad que presentan los hidruros mencionados, es frecuente el empleo de otras fuentes de dopantes.



**Figura 10.3:** Grados de cobertura: a) Uniforme; b) no uniforme por escasa migración en superficie cuando la región de reacción de las moléculas del gas es mucho mayor que las dimensiones de la vía; y c) no uniforme por escasa migración en superficie cuando la región de reacción de las moléculas del gas es mucho menor que las dimensiones de la vía.

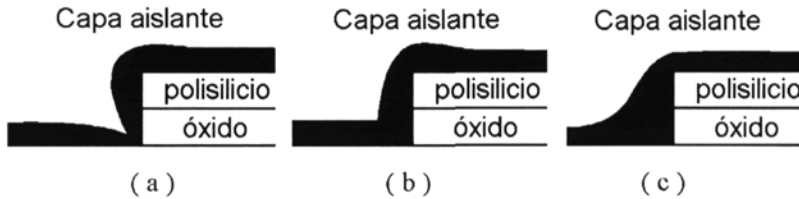
### 3.2 Cobertura

Las distintas técnicas de deposición de dióxido de silicio generan tres niveles diferentes de cobertura. La Fig. 10.3 muestra una cobertura uniforme (*conformal step coverage*), en la que se puede observar como el espesor es constante tanto en las paredes como en el fondo de la vía.

Esta uniformidad se consigue cuando los materiales absorbidos por la superficie migran rápidamente sobre ésta, antes de su definitiva reacción y deposición. Si no existe esta migración, o es escasa, la tasa de deposición será proporcional al ángulo de llegada de las moléculas del gas, que dependerá del tamaño de la región en la que pueden reaccionar las moléculas de los reactivos. Así, cuando el tamaño de dicha región es grande, en la superficie sobre la vía (Fig. 10.3.b) el ángulo de llegada es de  $180^\circ$  (punto A) y en los bordes verticales de la vía será de  $90^\circ$  (punto B). Esta diferencia se acentúa conforme se baja por los bordes verticales, disminuyendo el espesor depositado. Aún peor puede ser la cobertura cuando la región de reacción de las moléculas es pequeña, pues en ese caso, en la zona superior de los bordes verticales el ángulo es de  $270^\circ$  (punto C), con lo que aparecen unas protuberancias por exceso de deposición que pueden dificultar la deposición en el fondo de la vía.

### 3.3 Deposición de óxido de silicio dopado con fósforo

El óxido de silicio dopado con fósforo se usa generalmente como aislante entre las puertas de polisilicio y las metalizaciones ubicadas sobre ellas. La forma que adopta dicho terminal hace especialmente difícil depositar sobre él la capa de aislante. En estas situaciones, lo que se suele hacer es depositar óxido



**Figura 10.4:** Deposición de dióxido de silicio dopado con fósforo sobre un terminal de puerta a  $1100^{\circ}\text{C}$  durante 20 min y distintos porcentajes de fósforo: a) 0 % de P; b) 2.2 % de P; y c) 7.2 % de P.

de silicio dopado con fósforo que, posteriormente, se calienta hasta que fluye homogéneamente sobre el terminal (Fig. 10.4).

El proceso de recubrimiento implica el uso de temperaturas de entre  $950$  y  $1100^{\circ}\text{C}$ , y concentraciones de fósforo en el óxido de entre el 6 y el 8 %. Si el dopaje es menor se necesitan temperaturas mayores para que se recubra correctamente el terminal. Si la concentración de fósforo en el óxido (*P-glass*) es mayor del 8 %, el óxido podría corroer el aluminio que se deposite sobre él. Para tratar de reducir la temperatura del proceso, se puede añadir boro y fósforo al óxido (*BPSG, borophosphosilicate glass*). Este material fluye a temperaturas de entre  $850$  y  $950^{\circ}\text{C}$ , con concentraciones del 1 al 4 % de boro y del 4 al 6 % de fósforo. Sin embargo, este material tiene el problema de que pueden aparecer, en la capa de óxido de silicio depositado, concentraciones localmente elevadas de óxidos de fósforo o cristales de boro.

### 3.4 Propiedades del dióxido de silicio

La Tabla 10.1 presenta algunas de las propiedades más importantes de los óxidos depositados usando distintos métodos, incluyendo la deposición asistida por plasma. En general, los óxidos depositados a altas temperaturas tienen características muy similares al óxido crecido térmicamente. Sin embargo, estos óxidos no pueden depositarse sobre el aluminio y, por ello, no pueden emplearse para pasivación final o para aislamiento entre capas de aluminio. Debido a ello, en muchas ocasiones se emplea óxido de silicio dopado con fósforo a temperaturas bajas, a pesar de su peor grado de cobertura a estas temperaturas. A continuación se analizan algunas de estas características separadamente.

### 3.4.1 Composición

El dióxido de silicio depositado a temperaturas bajas contiene hidrógeno. Este hidrógeno interfiere en los enlaces silicio-oxígeno, originando compuestos como el silanol ( $SiOH$ ), hidruros ( $SiH$ ) o agua ( $H_2O$ ). Las capas de dióxido de silicio obtenidas a partir del TEOS a 700 °C aproximadamente, o por reacción de  $SiCl_2H_2$  y  $N_2O$  a 900 °C, no contienen hidrógeno. Sin embargo, estos óxidos obtenidos a partir del diclorosilano contienen cloruros; que pueden llegar a reaccionar con el silicio del sustrato durante el proceso de deposición.

### 3.4.2 Estructura

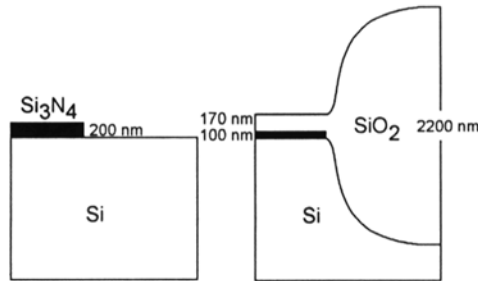
El óxido de silicio depositado presenta una estructura amorfa que consiste en tetraedros de  $SiO_2$ . La densidad de estas capas amorfas varía entre los 2.0 y los 2.2  $gr/cm^3$ . A menor temperatura de deposición, menor densidad presenta la capa. Para aumentar esta densidad se puede calentar el óxido, lo cual disminuye el espesor y paralelamente aumenta la densidad. Este proceso de aumento de la densidad no recristaliza el óxido depositado, aunque si lo hace más regular y similar al óxido térmico.

## 4 Nitruro de silicio

El nitruro de silicio ( $Si_3N_4$ ) se usa para pasivar dispositivos de silicio debido a que actúa como una barrera bastante buena para evitar la difusión de agua o sodio. Estas impurezas pueden corroer las metalizaciones del dispositivo o volverlo inestable. También se usa para fabricar máscaras para la oxidación

**Tabla 10.1:** Propiedades del dióxido de silicio

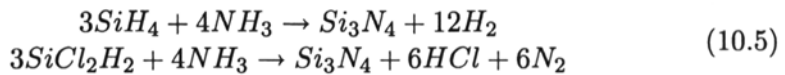
	Plasma	$SiH_4$	TEOS	$SiCl_2H_2$	Óxido térmico
Temperatura	200 °C	450 °C	700 °C	900 °C	1000 °C
Composición	$SiO_{1.9}(H)$	$SiO_2(H)$	$SiO_2$	$SiO_2(Cl)$	$SiO_2$
Cobertura	No unif.	No unif.	Unif.	Unif.	Uniforme
Densidad ( $gr/cm^3$ )	2.3	2.1	2.2	2.2	2.2
Índice refracción ( $\lambda = 632.8$ nm)	1.47	1.44	1.46	1.46	1.46
Tensión ruptura ( $10^6$ V/cm)	3 6	8	10	10	11



**Figura 10.5:** Crecimiento de  $SiO_2$  sobre sustrato protegido por máscaras de nitruro.

selectiva del silicio, ya que este material se oxida muy lentamente y previene que el silicio bajo el nitruro lo haga (Fig. 10.5).

El nitruro de silicio se deposita químicamente haciendo reaccionar silano y amoníaco a presión atmosférica y temperaturas entre 700 y 900°C, o haciendo reaccionar diclorosilano y amoníaco a baja presión y temperaturas inferiores (700-800°C). Las reacciones que ocurren son



La técnica de usar bajas presiones tiene la ventaja de conseguir capas uniformes. El nitruro de silicio depositado químicamente forma capas de dieléctrico que contienen hidrógeno en pequeñas proporciones. Este hidrógeno resulta perjudicial pues puede enlazarse con el nitrógeno o el silicio, y su cantidad final dependerá de factores como la proporción de reactivos y la temperatura de deposición.

Las capas de nitruro de silicio tienen un índice de refracción de 2.01. Este factor permite medir y comprobar la calidad del nitruro depositado. Si el índice de refracción fuera mayor, esto querría decir que la capa es excesivamente rica en silicio, y si es menor que existen impurezas de oxígeno.

El nitruro de silicio se utiliza también para crear máscaras de difusión para dopantes como el galio, aluminio o zinc, los cuales no pueden ser retenidos por el óxido de silicio, al difundir bien en él. Las capas de nitruro de espesor menor a los 2000 Å pueden romperse ya que tienen un coeficiente de tensión mecánica muy alto. La resistividad a temperatura ambiente es de  $10^{16} \Omega \cdot cm$ , su permitividad relativa es de 6 y el campo máximo que soportan de  $10^7$  V/m.

# 11

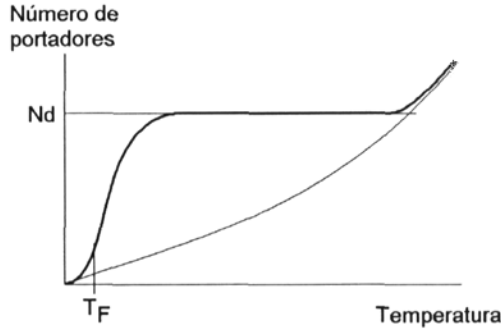
## Introducción de dopantes

---

### 1 Introducción

La introducción de dopantes en un circuito integrado tiene multitud de aplicaciones, que van desde la formación de terminales de base y emisor en tecnología bipolar, o terminales de fuente y drenador en tecnología MOS, hasta la fabricación de resistencias o dopaje de capas de polisilicio. La idea de emplear técnicas de difusión para alterar el tipo de conductividad en silicio o germanio fue patentada en 1952 por Pfann. Desde entonces se han desarrollado multitud de métodos, cuyo objetivo es conseguir que la introducción de dopantes genere una distribución controlada, tanto en perfil como en concentración, uniforme y reproducible. Las técnicas de introducción de dopantes más empleadas se agrupan en difusiones o métodos de implantación iónica.

Las técnicas de difusiones más empleadas introducen los átomos de impurezas en la estructura del semiconductor partiendo de una fuente gaseosa a altas temperaturas, una fuente sólida (óxido) fuertemente dopada o desde una capa implantada iónicamente. La implantación iónica consiste en inyectar en el cristal semiconductor los átomos de impurezas en forma de iones. Para ello, los iones son acelerados hasta que alcanzan los valores de energía cinética adecuados para que, al incidir sobre el semiconductor, se ubiquen en la posición adecuada. A continuación se analizan en dos apartados distintos las características y sistemas asociados a los procesos de difusión e implantación iónica.



**Figura 11.1:** Variación de la conductividad con la temperatura en un material semiconductor dopado.

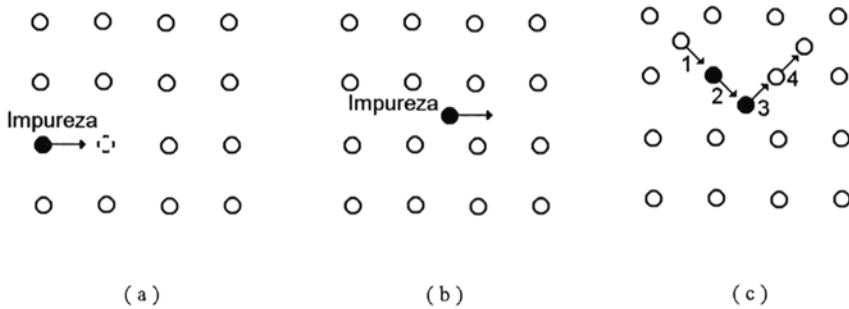
## 2 Difusión

Básicamente, la difusión es un proceso que introduce impurezas en un sustrato semiconductor, bien en toda su superficie o bien en zonas determinadas del mismo. Estas impurezas cambian el comportamiento eléctrico del semiconductor, pues supone la introducción en el mismo de una cantidad de portadores de carga, huecos o electrones, que pasan muy fácilmente a la banda de conducción. Así, si se añaden  $N_d$  átomos de impurezas por  $\text{cm}^3$ , existe una temperatura mínima a la cual éstos se ionizan, aumentando bruscamente la conductividad. El número de portadores de carga que adquieren entonces suficiente energía como para pasar a la banda de conducción sufre un brusco aumento (Fig. 11.1). Si se sigue aumentando la temperatura, se producen más roturas de enlaces en el semiconductor y pasan más electrones a la banda de conducción. Sin embargo, mientras que la temperatura no aumente excesivamente, el número de portadores seguirá siendo prácticamente  $N_d$ .

Los materiales típicos empleados en el dopaje del silicio son el boro, que aporta huecos (material tipo p) y el arsénico o fósforo, que aportan electrones (material tipo n). Para el arseniuro de galio, el estaño, telurio o silicio son dopantes tipo n, mientras que el zinc y el berilio son dopantes tipo p.

### 2.1 Análisis del mecanismo de la difusión

Cuando se aumenta la temperatura en un sustrato monocristalino, la densidad de defectos puntuales, como vacantes o átomos en posición intersticial, aumenta paralelamente. Si en contacto con dicho sustrato existe una con-



**Figura 11.2:** Mecanismos de difusión de impurezas: a) sustitucional, b) intersticial, y c) *interstitialcy mechanism*.

centración importante de átomos de impurezas, existe una tendencia natural de éstos a fluir a las zonas donde la concentración es menor (dentro del sustrato). Esta introducción de dopantes o impurezas se verá favorecida por las condiciones del entorno. En las Figs. 11.2 a-b se muestran los dos mecanismos de difusión más comunes. En la difusión sustitucional, el aumento de temperatura origina que los átomos incrementen la vibración en torno a sus posiciones de equilibrio en la estructura cristalina. Ocasionalmente, alguno de los átomos adquiere suficiente energía como para abandonar su posición en la red y origina una vacante. Este hueco puede ser ocupado por cualquier átomo, impureza o no, originando un proceso de difusión. Para que se produzca un desplazamiento del átomo de impureza, en lugar de una simple oscilación entre dos posiciones de la red, el átomo deberá moverse a una segunda vacante que esté próxima a la recientemente abandonada, o la vacante deberá desplazarse, evitando así el proceso de oscilación. Si el átomo se mueve de una posición a otra sin ocupar una determinada posición aparece la denominada difusión intersticial. Los átomos de impurezas que presentan un peso mayor que el de los átomos de la red y que no tienden a formar enlaces covalentes con éstos presentan a veces este tipo de comportamiento. Las energías de activación necesarias para llevar a cabo un proceso de difusión intersticial son menores que las empleadas en un proceso sustitucional.

Estos dos mecanismos son los dominantes en el dopaje por difusión del silicio. Así, el boro y el fósforo se difunden usando ambos mecanismos, siendo el proceso intersticial dominante <sup>3</sup>. El arsénico y el antimonio difunden

<sup>3</sup>Este proceso intersticial, que se da en el boro o el fósforo, es ligeramente distinto del

predominantemente usando el mecanismo sustitucional.

## 2.2 Ecuaciones unidimensionales de Fick

En 1855, Fick publicó su teoría sobre la difusión, basada en la analogía existente entre la transferencia de materia en una solución y la transferencia de calor por conducción. Fick asume que, tanto en un líquido diluido como en una solución gaseosa, en ausencia de procesos de convección, la transferencia de átomos por unidad de área, asumiendo que el flujo sea unidimensional, se puede describir por la siguiente ecuación:

$$J = -D \frac{\delta C(x, t)}{\delta x}, \quad (11.1)$$

donde  $J$  es la velocidad de transferencia del material soluble por unidad de área o flujo de difusión,  $C$  es la concentración de material (se asume que sólo depende de  $x$  y de  $t$ , que son la coordenada del flujo y el tiempo, respectivamente), y  $D$  es el coeficiente de difusión.

La Ec. (11.1) se conoce como primera ley de Fick y establece que la velocidad de transferencia es proporcional al gradiente de concentración, estando el factor de proporcionalidad definido por la constante de difusión. Dado que la materia fluye en dirección contraria al gradiente de concentración, el signo de la expresión es negativo.

Para que se cumpla la ley de conservación de la materia, el cambio de la concentración con el tiempo debe ser el mismo que la disminución local del flujo de difusión (siempre que no exista una fuente de material). Esta ley se puede expresar, en este caso, como

$$\frac{\delta C(x, t)}{\delta t} = -\frac{\delta J(x, t)}{\delta x} \quad (11.2)$$

Si se sustituye la Ec. (11.1) en la Ec. (11.2) se obtiene la segunda ley de difusión de Fick:

$$\frac{\delta C(x, t)}{\delta t} = \frac{\delta}{\delta x} \left[ D \frac{\delta C(x, t)}{\delta x} \right] \quad (11.3)$$

---

comentado. Básicamente, consiste en el desplazamiento del átomo de impureza por la red al ser desalojado de las posiciones que llega a adquirir sólo temporalmente (Fig.11.2.c).

### 2.2.1 Resolución de la segunda ecuación de Fick

Cuando la concentración de dopantes es baja, la constante de difusión a una temperatura determinada se puede considerar constante (difusión intrínseca). En ese caso se cumple que

$$\frac{\delta C(x, t)}{\delta t} = D \frac{\delta^2 C(x, t)}{\delta x^2} \quad (11.4)$$

En fabricación de circuitos integrados, la resolución de la segunda ley de Fick resulta especialmente interesante en dos casos o situaciones distintas: cuando la concentración superficial del material a difundir se puede considerar constante, y cuando la cantidad total a difundir se supone constante.

#### Concentración superficial constante

La condición inicial en  $t$  igual a cero es  $C(x, t)$  igual a cero, y las condiciones de contorno son  $C(0, t) = C_s$  y  $C(\infty, t) = 0$ . La solución de la segunda ley de Fick que cumple estas condiciones es:

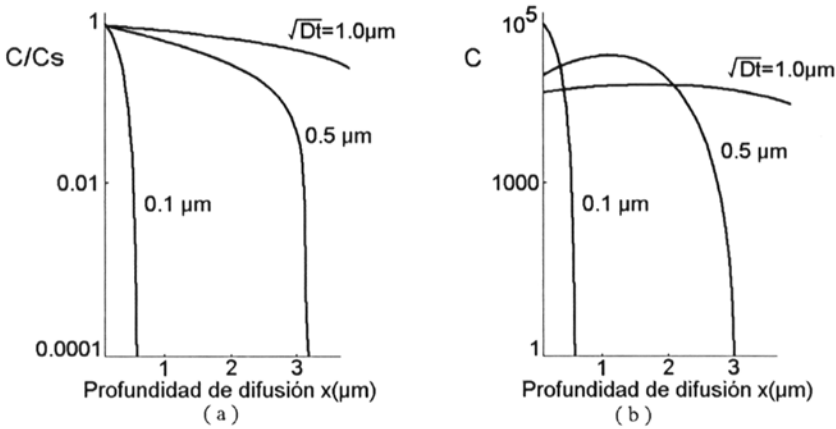
$$\begin{aligned} C(x, t) &= C_s \operatorname{erfc}\left(\frac{x}{2\sqrt{Dt}}\right) \\ C(x, t) &= C_s \left(1 - \frac{2}{\sqrt{\pi}} \int_0^{\frac{x}{2\sqrt{Dt}}} e^{-y^2} dy\right) \end{aligned} \quad (11.5)$$

Siendo  $C_s$  la concentración (en átomos/cm<sup>3</sup>),  $D$  la constante de difusión (en cm<sup>2</sup>/s),  $x$  la distancia (en cm),  $t$  el tiempo de difusión (en s) y  $\operatorname{erfc}(x)$  la función de error complementaria.

En la Fig. 11.3.a se pueden observar los resultados de tres procesos de difusión llevados a cabo bajo condiciones de concentración superficial constante. Los procesos de difusión se realizan a una misma temperatura, pero sus duraciones de tiempo son distintas.

#### Concentración total constante

Si se supone que se deposita una fina capa de dopantes sobre la superficie del silicio con una cantidad de dopante constante  $Q_T$  por unidad de área, y que esta cantidad de dopantes difunde sólo en el silicio (es decir, no se pierden átomos de impurezas), entonces se trabajará en condiciones de concentración total de dopante constante. La condición inicial será  $C(x, 0) = 0$ , y las condiciones de contorno  $\int_0^\infty C(x, t) dx = Q_T$  y  $C(\infty, t) = 0$ .



**Figura 11.3:** a) Resultados de tres procesos de difusión con concentración superficial constante realizados a la misma temperatura y con duraciones de tiempo distintas; y b) resultados de tres procesos de difusión con concentración total constante realizados a la misma temperatura y con duraciones de tiempo distintos.

La solución de la segunda ley de Fick en este caso será:

$$C(x, t) = \frac{Q_T}{\sqrt{\pi Dt}} e^{-\frac{x^2}{4Dt}}, \quad (11.6)$$

que se corresponde a un comportamiento de distribución gaussiana. Si se hace  $x$  igual a 0, se obtiene la concentración en superficie en este caso:

$$C_s = C(0, t) = \frac{Q_T}{\sqrt{\pi Dt}} \quad (11.7)$$

donde  $Q_T$  es, como se ha comentado, la cantidad total de impurezas en átomos/ $\text{cm}^2$ .

En la Fig. 11.3.b se pueden observar tres procesos de difusión con concentración total constante y duraciones de tiempo distintas.

### 2.2.2 Difusión extrínseca

Cuando las concentraciones de impurezas son elevadas, aunque las condiciones de trabajo sean de concentración constante en superficie o de concentración total constante, los perfiles de impureza se desvían de las soluciones obtenidas anteriormente para la segunda ley de Fick. Este comportamiento se puede, a

veces, modelar usando un coeficiente de difusión  $D$  que dependa de la concentración de dopante, lo que se denomina difusión extrínseca.

Así, en estas condiciones la segunda ley de Fick puede ser resuelta, por ejemplo, usando un método de aproximación, asumiendo que la constante de difusión es de valor:

$$D = 2D_i \left( \frac{C}{n_i} \right)^r \quad (11.8)$$

donde  $D_i$  es la constante de difusión intrínseca,  $n_i$  la concentración intrínseca de portadores del material semiconductor, y  $r$  una constante.

La solución aproximada a la segunda ley de Fick sería:

$$C(x, t) = t^\alpha C(y) \quad y = \frac{x}{t^\beta} \quad (11.9)$$

donde los valores de  $\alpha$ ,  $\beta$  y  $C(y)$  se determinan a partir de las condiciones inicial y de contorno.

### 2.2.3 Dependencia de la difusión con la temperatura

Del estudio del comportamiento de la constante de difusión dentro del rango de temperaturas de difusión se puede deducir que ésta obedece a una ley del tipo:

$$D = D_0 e^{-\frac{E_a}{KT}} \quad (11.10)$$

siendo  $D_0$  el denominado factor de frecuencia (en  $\text{cm}^2/\text{s}$ ),  $E_a$  la energía de activación (en eV),  $T$  la temperatura (en  $^\circ\text{K}$ ) y  $K$  la constante de Boltzmann (en  $\text{eV}/^\circ\text{K}$ ).

Para un proceso de difusión intersticial,  $E_a$  se relaciona con la energía para mover el átomo de una posición a otra. En la difusión sustitucional, por otro lado,  $E_a$  se relaciona con la suma de la energía necesaria para mover el átomo de dopante de una posición a otra, más la empleada en formar la vacante. Por tanto, se justifica que el proceso que sea predominantemente intersticial sea más rápido que el sustitucional.

## 2.3 Predeposición y redistribución

Los procesos de difusión empleando concentración superficial constante o concentración total constante en superficie son los dos métodos empleados para

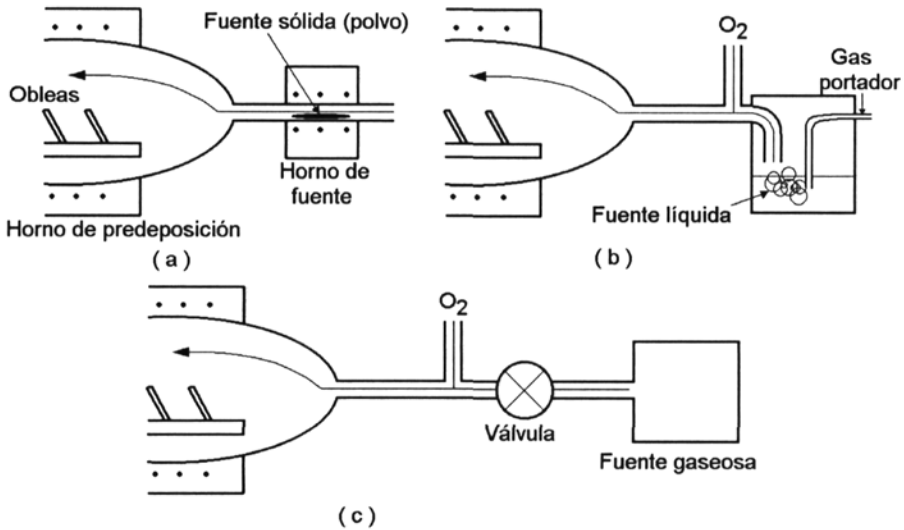
introducir dopantes en substratos semiconductores. La introducción de dopantes empleando una concentración en superficie constante permite obtener perfiles de impurezas de caída abrupta y altas concentraciones (siempre que el tiempo y la temperatura de difusión sean las adecuadas). Este proceso se conoce como predeposición.

Si el proceso de difusión se lleva a cabo partiendo de una fina capa dopada, cuya concentración de impurezas será empleada como fuente para llevar a cabo la posterior difusión, se trabajará en condiciones de concentración total constante. El perfil de impurezas obtenido en estas circunstancias se ajusta al de la distribución gaussiana (siempre que las condiciones de tiempo y temperatura sean adecuadas). El proceso se conoce como redistribución, pues se trata generalmente de cambiar o redistribuir el perfil de impurezas logrado con una difusión previa por predeposición.

## 2.4 Equipos para difusión

Antes de llevar a cabo el proceso de predeposición, se debe limpiar cuidadosamente la superficie del substrato, para así evitar que se introduzcan impurezas no deseadas. A continuación, la oblea se sitúa en un horno en el cual se dispone del dopante a introducir en las cantidades suficientes. Las temperaturas a las que se realizará el proceso de difusión son altas, de entre 800 y 1200°C en *Si*, y de 600 a 1000°C en *GaAs*.

Los sistemas de predeposición pueden obtener el dopante de fuentes sólidas, líquidas o gaseosas (Fig. 11.4). Si el dopante proviene de una fuente sólida, existen dos métodos básicos de deposición. El primero consiste en calentar substrato e impurezas, haciendo que un gas portador arrastre los átomos volatilizados desde el dopante al substrato. En el segundo método se deposita sobre el substrato una capa de  $SiO_2$  dopado, de manera que, al elevar la temperatura, las impurezas pasan al substrato. Este último método funcionará en determinadas impurezas y con distinto grado de eficiencia, en función de la relación de su solubilidad en substratos o en el  $SiO_2$ . Se emplean como fuentes sólidas el  $As_2O_3$  para el arsénico o el  $P_2O_5$  para el fósforo. Cuando se emplea una fuente líquida, los átomos de impurezas se obtienen de un burbujeador. Al flujo generado desde la fuente se le une una cierta cantidad de  $O_2$  para que el dopante alcance la superficie del substrato en forma de óxido, ya que se ha demostrado experimentalmente que favorece el proceso. Ejemplos de fuentes líquidas son el  $AsCl_3$  para el arsénico o el  $BO_3$  para el boro. Finalmente, la predeposición usando fuente gaseosa puede ser el sistema más intuitivo, pues el dopante se encuentra ya en fase gaseosa. Sin embargo, la toxicidad e inesta-



**Figura 11.4:** Sistemas de predeposición: a) fuente sólida, b) fuente líquida y c) fuente gaseosa.

bilidad de los gases empleados en este proceso hacen que el empleo de fuente gaseosa presente serios inconvenientes. Al igual que cuando se usaba fuente líquida, en este caso se añade  $O_2$  al proceso. Las fuentes empleadas son, por ejemplo,  $AsH_3$  para el arsénico o  $B_2H_6$  para el boro.

En cuanto a la redistribución, el proceso consiste típicamente en un calentamiento del sustrato donde se ha implantado una cantidad fija de impurezas usando predeposición o implantación iónica. Para evitar la pérdida de impurezas de la capa previamente depositada, se cubre el sustrato con una capa de aislante ( $SiO_2$  ó  $N_4Si_3$ ), cuyo grosor dependerá del tiempo y composición de la atmósfera que rodea a la muestra. Esta capa permite, también, que no penetren en el sustrato otras impurezas.

### 3 Implantación iónica

Los métodos de difusión, descritos en el apartado 2 del presente capítulo, pueden generar unos perfiles de impurezas muy limitados. Para tratar de paliar este problema, durante la década de 1960 se desarrolló la implantación iónica, método que trabaja de forma completamente distinta a la difusión. Su mejor calidad, y los altos grados de control y reproducibilidad alcanzados, han convertido esta técnica en la elegida en VLSI en los últimos años.

Básicamente, la implantación iónica consiste en vaporizar, acelerar y dirigir los átomos de impurezas hacia el sustrato de silicio. Estos átomos penetran en la estructura del cristal, colisionan con los átomos del silicio, y pierden energía gradualmente, quedando en reposo finalmente, a una cierta profundidad dentro del sustrato. La profundidad media a la cual quedan los átomos puede ser controlada ajustando la energía de aceleración. Los principales efectos laterales que podrían generarse por las colisiones entre los átomos de impureza y los del silicio se pueden eliminar por posteriores calentamientos.

Las energías de implantación iónica varían desde 1 KeV hasta 1 MeV, por lo que las distribuciones iónicas presentan profundidades medias que van de los 100 Å a los 10 μm. Las dosis de dopantes introducidas varían entre los  $10^{12}$  y los  $10^{18}$  iones por centímetro cuadrado.

### 3.1 Análisis del proceso

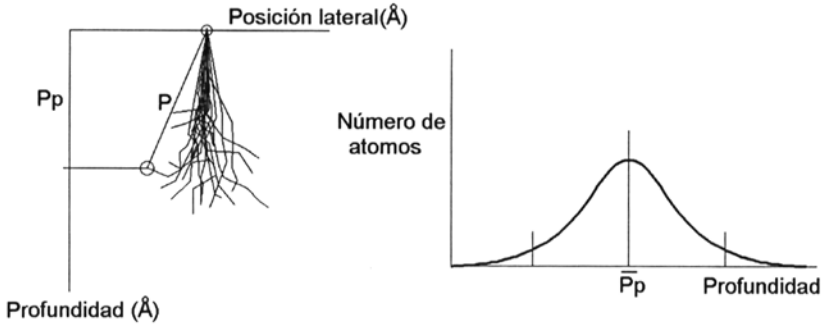
Cuando cada ión penetra en el sustrato sufre una serie de colisiones con los átomos del sustrato hasta que finalmente se para a una determinada profundidad.

Dada la gran energía que trae el ión, de unos 100 KeV, con respecto a las energías de enlace de la estructura cristalina, de 10 a 20 eV, no deben existir problemas para que el ión penetre fácilmente en la estructura, sólo presentando variaciones en su trayectoria por colisiones directas entre átomos. Por tanto, para un haz de iones lanzados con un determinado valor de energía, unos penetrarán más y otros menos. En la Fig. 11.5 se representa esta idea. Si  $P$  es la distancia que hay entre el punto de entrada del ión en la red y el punto donde finalmente se detiene, y  $P_p$  es su proyección en la dirección de incidencia, la distribución típica de los iones introducidos obedecerá a una gaussiana de media igual a  $\bar{P}_p$  y dispersión típica  $\sigma_p$ .

$$N(x) = \frac{Q}{\sqrt{2\pi}\sigma_p} e^{-\frac{(x-\bar{P}_p)^2}{2\sigma_p^2}} \quad (11.11)$$

siendo  $Q$  la dosis de iones por unidad de superficie. Los valores de  $\bar{P}_p$  y  $\sigma_p$  dependerán de factores como la masa de los iones o la velocidad inicial de éstos.

En principio, por tanto, el único perfil que se podría conseguir con este tipo de técnica sería el gaussiano. Sin embargo, dado que la implantación iónica permite repetir sucesivamente el proceso con distintas energías (y, por ello, distintos valores de  $\bar{P}_p$  y  $\sigma_p$ ), se podría conseguir prácticamente cualquier tipo de perfil (Fig. 11.6).

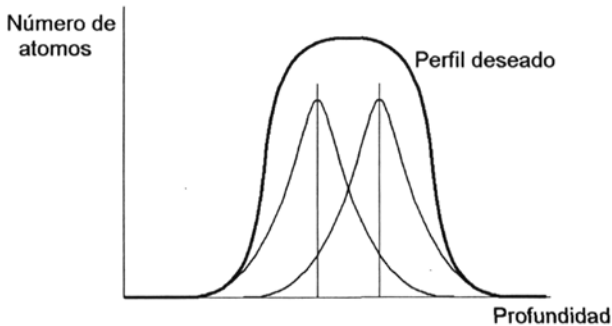


**Figura 11.5:** Penetración de iones en el sustrato.

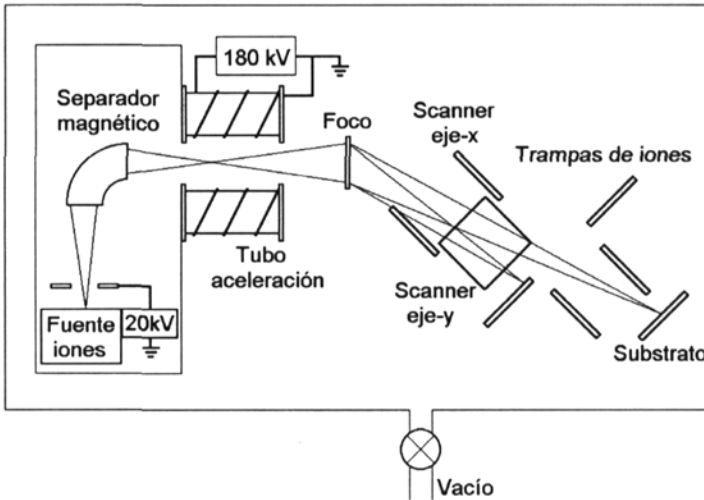
### 3.2 Sistemas de implantación iónica

El esquema típico de un sistema de implantación iónica se muestra en la Fig. 11.7. Puede observarse como todo el proceso se lleva a cabo en condiciones de vacío, que permiten que el haz de iones no colisione con ninguna de las partículas presentes en una atmósfera normal, y que el proceso se realice sin la interferencia de ninguna partícula no deseada, que podría contaminar el sustrato.

El primer bloque del sistema lo constituye la fuente de iones y el separador magnético, que desvía  $90^\circ$  aquellos iones que poseen la carga y masa adecuadas, es decir, aquellos con los que se pretende dopar el sustrato. Una



**Figura 11.6:** Obtención de un determinado perfil usando procesos sucesivos de implantación.



**Figura 11.7:** Esquema del sistema de implantación iónica.

vez seleccionadas las partículas adecuadas, el tubo de aceleración aumenta la energía cinética de los iones, y los lanza sobre el sustrato. El segundo bloque del sistema lo forma todo el equipo encargado de dirigir correctamente el haz sobre la oblea, de manera que se obtiene un dopaje uniforme de la misma, haciendo un barrido con el haz de iones de toda la superficie a dopar. Además, para conseguir que la incidencia de los iones sea prácticamente perpendicular en cualquier zona de la oblea, ésta se situará a una distancia apreciable del tubo de aceleración.

Para determinar la zona del sustrato donde se realiza la implantación y proteger al resto de su superficie, se emplean unas máscaras de fotorresina, que resultan más baratas y fáciles de depositar que las de dióxido de silicio.

# 12

# Metalización

---

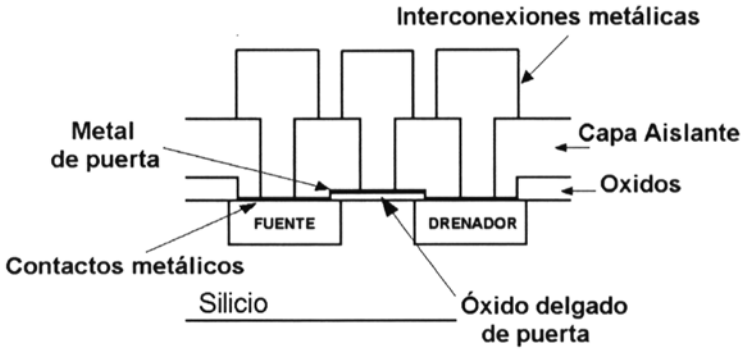
## 1 Introducción

La metalización es el proceso mediante el cual se depositan las capas conductoras. Básicamente, estas capas son necesarias para interconectar los dispositivos entre sí, así como para conectarlos con el exterior. Pero, además, las capas conductoras o metalizaciones tienen otras funciones.

En la Fig. 12.1 se muestra el esquema simplificado de un transistor MOSFET. Se puede observar como el metal puede tener distintas aplicaciones, no sólo para interconectar dispositivos, sino también para proporcionar contactos entre metal y semiconductor, cuyas características influirán enormemente en el comportamiento eléctrico del transistor, o como conexiones de puerta, cuyo comportamiento será distinto e igualmente importante.

Las metalizaciones de interconexión serán generalmente iguales a las de puerta, y suelen fabricarse con capas de polisilicio. Los contactos entre metal y semiconductor, así como las interconexiones de segundo nivel que conectan los dispositivos con el exterior, serán generalmente fabricadas de aluminio.

Con la continua evolución de la escala de integración y la consecuente reducción del tamaño de los dispositivos, se siguen desarrollando nuevas técnicas y materiales para tratar de conseguir metalizaciones con características cada vez mejores, tanto a nivel de estabilidad frente a procesos de fabricación posteriores (oxidaciones, pasivaciones, ...) como de adherencia o uniformidad de la



**Figura 12.1:** Esquema simplificado de un transistor MOSFET.

capa. Además se debe conseguir un proceso de metalización fácil de implementar y económico. En la Tabla 12.1 se enumeran algunas de las características exigibles a un proceso de metalización en circuito integrado.

## 2 Aplicaciones de las metalizaciones

### 2.1 Puertas e interconexiones

Las metalizaciones de puerta y las interconexiones influyen en dos cuestiones fundamentales. Así, en primer lugar, determinan la velocidad de transmisión de las señales por el circuito, ya que la frecuencia máxima con la que pue-

**Tabla 12.1:** Características de la metalización en circuitos integrados

Contacto de baja resistencia
Metal de alta conductividad
Buena adherencia
Definición fácil del patrón
Fácil de atacar
Compatibilidad con el resto de procesos
Uniformidad en la deposición
Resistente a corrosión
Fácil conexionado con el exterior
No afectable por la electromigración
No debe reaccionar con el semiconductor

de transmitirse una determinada señal será inversamente proporcional a la constante  $R \cdot C$  de la pista que atraviesa. El valor de esta constante será:

$$R \cdot C = \frac{R_s L^2 \epsilon_{ox}}{d_{ox}} = \frac{\rho_{metal}}{d_{metal}} \cdot \frac{L^2 \epsilon_{ox}}{d_{ox}} \quad (12.1)$$

siendo  $\rho_{metal}$  la resistividad superficial del metal que forma la pista,  $d_{metal}$  y  $L$  el espesor y longitud de la pista, respectivamente, y  $\epsilon_{ox}$  y  $d_{ox}$  la constante dieléctrica y el espesor del óxido de silicio sobre el que se sitúa la pista. Así, por ejemplo, la constante  $R \cdot C$  de una interconexión de polisilicio dopado de 1 cm de longitud que corra sobre un óxido de silicio de 1  $\mu\text{m}$  de espesor ( $\epsilon_{ox}/\epsilon_0=3.9$ ;  $\epsilon_0=8.86 \cdot 10^{-14}$  Farads/cm), si el polisilicio tiene un espesor de 5000 Å, y una resistividad  $\rho$  de 1000  $\mu\Omega \cdot \text{cm}$ , será:

$$R \cdot C = \frac{\rho_{metal} L^2 \epsilon_{ox}}{d_{metal} d_{ox}} = 70 \text{ ns} \quad (12.2)$$

Interesará siempre que esta constante de tiempo sea mínima, para lo cual el valor de  $R_s$  deberá ser lo más pequeño posible.

Por otro lado, estas metalizaciones tienen otra importante función, controlando el denominado voltaje de banda plana, que hace balancear las diferencias de potencial entre metal y semiconductor, de manera que las condiciones del semiconductor se mantengan estables y su comportamiento eléctrico sea igualmente estable.

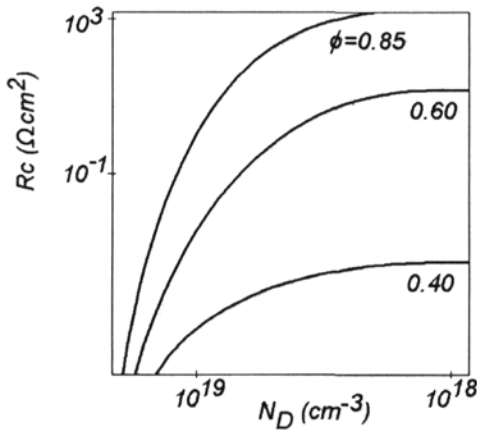
## 2.2 Contactos óhmicos

Un buen contacto óhmico, formado por la deposición de un metal sobre un semiconductor, no debe perturbar las características del dispositivo, y debe ser estable tanto eléctrica como mecánicamente. El contacto tiene una resistencia que deberá ser despreciable frente a la resistencia del dispositivo. La resistencia específica del contacto,  $R_c$ , se define como:

$$R_c = \left( \frac{dV}{dJ} \right) \Big|_{V=0} \quad (\Omega \cdot \text{cm}^2) \quad (12.3)$$

donde se observa como dicha resistencia se obtiene de la relación entre la densidad de corriente ( $J$ ) y el voltaje ( $V$ ) en  $V$  igual a cero.

El valor de  $R_c$  está relacionado con el voltaje de barrera Schottky ( $\phi_B$ ) y el dopaje  $N_D$  o  $N_A$  del semiconductor. La Fig. 12.2 muestra la relación entre  $R_c$ ,  $\phi_B$ , y  $N_D$  para contactos en un sustrato de silicio tipo n.



**Figura 12.2:** Relación de la resistencia de contacto,  $R_c$ , con el potencial de barrera ( $\phi_B$ ) y el dopaje del material ( $N_D$ ).

Si se desea formar un buen contacto óhmico, el valor del potencial de contacto del metal deberá ser similar al del semiconductor. Además, el valor de  $R_c$  deberá ser pequeño. Así, en la Fig. 12.2 se aprecia como si  $N_D$  es muy alto, la resistencia del contacto será generalmente muy baja, y entonces, en teoría, casi cualquier metal serviría para obtener un buen contacto óhmico. Para conseguir esta capa fuertemente dopada, que puede ser simplemente superficial, se usan metalizaciones con aleaciones que lleven el dopante del sustrato en su propia composición (proceso de deposición del metal y recocido), o implantaciones iónicas o predeposición (proceso de dopaje, metalización y recocido).

### 2.3 Otras aplicaciones

Las metalizaciones tienen otras aplicaciones, entre las que se incluyen la interconexión final a los terminales externos, que será muy distinta de las interconexiones internas tanto por el espesor de la capa como por las características eléctricas, o la obtención de rectificadores o diodos Schottky, formados por un contacto metal-semiconductor de determinadas características.

## 3 Elección de la metalización

En la Tabla 12.1 se enumeran las propiedades deseables para una metalización en circuito integrado. Actualmente, ningún metal cumple todas estas

características. Incluso el aluminio, que cumple la mayoría de ellas, tiene la limitación de tener un punto de fusión excesivamente bajo, y de sufrir el problema de la electromigración <sup>4</sup>.

De cualquier forma, los problemas que pueda tener un determinado material para ser empleado en metalizaciones de circuitos integrados pueden solventarse simplemente con el paso del tiempo, ya que el circuito integrado es un dispositivo en continua evolución. Así, por ejemplo, la reducción de dimensiones ha llevado a que las temperaturas de fabricación sean actualmente menores a los 900° C, por lo que algunas aleaciones o metales que, en un determinado momento, fueron rechazados por su bajo punto de fusión, pueden ser actualmente válidos.

Estos mismos argumentos son extensibles a otras características. Así, por ejemplo, el cobre ha sido un metal tradicionalmente descartado para metalizaciones en circuitos integrados debido a su facilidad para difundir en el silicio. Actualmente, sin embargo, el uso de pistas de resolución tan pequeña como 250-180 nanómetros, ha originado que compañías como IBM o Motorola estén usando cobre en las metalizaciones. En estas pistas tan estrechas, las malas características eléctricas del aluminio (una resistividad relativamente alta y, sobre todo, la electromigración) hacen imposible su uso. Las características del cobre son perfectas aunque, si se usa cobre en las metalizaciones, es fundamental evitar su difusión en el silicio, y para ello se usan barreras de difusión, que se sitúan entre el silicio y el cobre (se suele usar tantalito o aleaciones de este mismo material).

### 3.1 Metales o aleaciones

La Tabla 12.2 muestra posibles aleaciones o elementos empleados para metalizaciones. De entre ellos, para las conexiones de puerta se prefiere el polisilicio. Sólo recientemente se han reemplazado el polisilicio por contactos bicapas de polisilicio y compuestos de silicio como el  $MoSi_2$ ,  $TaSi_2$ , o el  $WSi_2$ .

Para los contactos óhmicos se ha preferido tradicionalmente el aluminio por tres razones: i) facilidad de deposición; ii) capacidad del aluminio para reducir la formación de óxidos de silicio no deseados, generados siempre que la oblea de silicio se pone en contacto con una atmósfera normal; y iii) baja resistividad. Sin embargo, aunque el aluminio es el metal más empleado en tecnología de circuitos integrados, su uso está limitado por su bajo punto de fusión. Así,

---

<sup>4</sup>Básicamente, el problema de la electromigración consiste en el desplazamiento de los átomos del metal en conductores con alta densidad de corriente, que puede dar lugar a zonas vacías de portadores en la pista conductora.

**Tabla 12.2:** Materiales usados en metalizaciones de CIs.

Aplicación	Materiales
Puertas, interconexiones	Polisilicio, aluminio, siliciuros, boruros, carburos, y combinaciones de dos o más de los anteriores
Barreras de difusión	Nitruros, boruros, y aleaciones $Ti - W$
Niveles de interconexión superiores	$Al$ , $Au$ , $Au - Zn$
Metalizaciones selectivas sólo sobre silicio	$Tu$ , $Al$ , o algunos siliciuros

tras su deposición, los posteriores pasos del proceso de fabricación no deberán superar los  $450\text{ }^{\circ}\text{C}$  aproximadamente. Además, el aluminio presenta otros problemas. El más importante de ellos es el de la electromigración, originado por las altas densidades de corriente en conductores de reducido tamaño o al aumento de la temperatura en el circuito integrado.

Para la metalización de los contactos se han planteado distintas soluciones, que tratan de hacer frente a los problemas de cobertura deficiente, penetración del metal en el semiconductor, o la alta resistencia de contacto. Entre estas soluciones cabe destacar las aleaciones de  $Si - Al$ , las capas de polisilicio, o las deposiciones selectivas de tungsteno. Una cuarta solución es el uso de siliciuros, pero emplear este tipo de materiales implica usar una barrera de difusión, para proteger el siliciuro del aluminio usado en los niveles superiores de interconexión, ya que ambos materiales pueden interactuar si se someten a temperaturas de entre  $200$  y  $500^{\circ}\text{C}$ . Como barreras de difusión se usan nitruros, carburos o boruros.

Un último factor importante es la adherencia del metal al silicio o  $SiO_2$ . Los metales que reducen estos materiales, reaccionando con ellos, tienen una gran adherencia. Por ello, materiales como el  $Ti$  son usados generalmente como una especie de pegamento, que hace de interfaz entre el material base ( $Si$  o  $SiO_2$ ) y la metalización. Otros metales, como el tungsteno o el molibdeno, que no reducen el  $SiO_2$ , no deben emplearse directamente sobre este tipo de superficies.

### 3.2 Propiedades

La resistividad de los metales como el aluminio, molibdeno o wolframio es muy baja, muy inferior a la de los siliciuros ( $MoSi_2$ ,  $TaSi_2$ ,  $WSi_2$ ) o nitruros ( $ZrN$ ,  $TiN$ ,  $TaN$ ). Sin embargo, el punto de fusión de metales como el

*Al* (600°C) es excesivamente bajo, tanto frente a otros metales como el *Mo* (2620°C) o el *W* (3410°C), como frente a otros siliciuros, nitruros, carburos o boruros. Finalmente, los materiales como el aluminio son también menos estables al ser depositados sobre el silicio que los siliciuros, cuya composición contiene silicio.

## 4 Deposiciones de metales

La metalización se suele llevar a cabo usando dos esquemas de deposición. Por un lado, la deposición química por vapor (CVD) tiene las ventajas de cubrir excelentemente la superficie a metalizar y su baja temperatura de proceso. La CVD de baja presión ha sido satisfactoriamente empleada para depositar tungsteno o molibdeno. Otros materiales, como el  $WSi_2$ ,  $MoSi_2$ ,  $TiSi_2$  o el  $TaSi_2$ , también se depositan por LP-CVD. La CVD selectiva o activada por láser son técnicas en desarrollo que pueden llegar a ser de gran utilidad. Por otra parte, la reducción del ancho de las pistas (200-100 nm) está obligando a emplear procesos de implantación iónica, fundamentales tanto para depositar el metal como para ubicar las posibles barreras de difusión.



# 13

## Tecnologías de Circuitos Integrados

---

### 1 Introducción

En este capítulo se describen los procesos de fabricación en tecnología de circuitos integrados de los tres tipos de transistores elementales: el bipolar, el JFET o el MOSFET. Además de presentar las estructuras físicas de estos dispositivos se describen los pasos más importantes relacionados con su fabricación. Cada uno de estos pasos (difusiones, epitaxias, oxidaciones, etc) han sido descritos en capítulos anteriores.

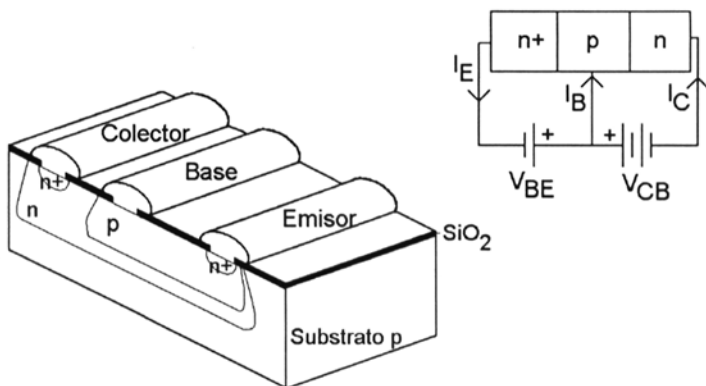
### 2 Tecnología bipolar

#### 2.1 Introducción a la tecnología bipolar

En la Fig. 13.1 se puede observar la estructura elemental de un transistor bipolar, así como la representación esquemática asociada al mismo. En este caso, se ha representado un transistor npn, cuya distribución de corrientes implica que:

$$I_E = I_B + I_C \quad (13.1)$$

En esta estructura se pueden distinguir cuatro modos de funcionamiento:

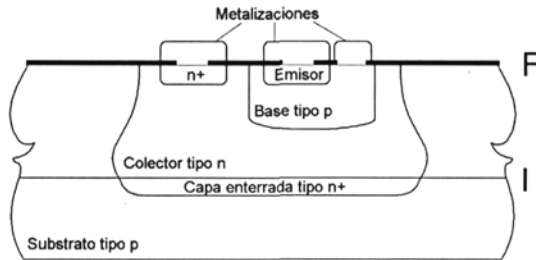


**Figura 13.1:** Estructura básica de un transistor bipolar npn.

- **Activa.** En este modo de funcionamiento la unión base-emisor está polarizada en directa y la base-colector en inversa, caracterizándose el dispositivo porque la corriente  $I_C$  está controlada por el valor de la corriente de base,  $I_B$ .
- **Saturación.** En este caso, las dos uniones se polarizan en directa, quedando la corriente de colector controlada por el circuito externo al transistor, y no por la corriente de base.
- **Corte.** En este modo ambas uniones se polarizan en inversa, siendo la corriente de colector prácticamente nula.
- **Inversa.** Este modo de funcionamiento es similar al de activa, pero en este caso el emisor pasa a hacer de colector y viceversa. Por lo tanto, la unión base-colector estará polarizada en directa y la emisor-base en inversa. Debido al proceso de fabricación, el hecho de emplear esta configuración degenera en unas malas ganancias, pues el colector presenta características físicas muy distintas del emisor.

## 2.2 El transistor bipolar

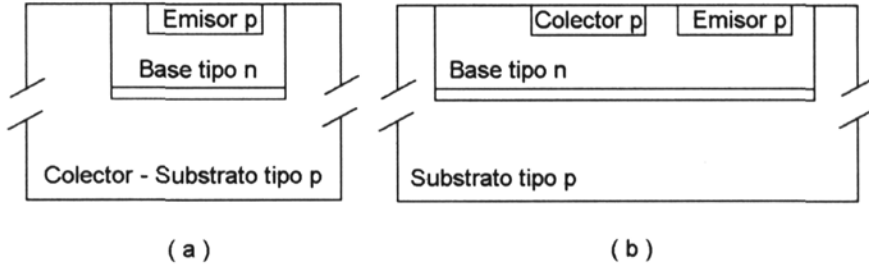
En este apartado se describe el proceso de fabricación de un transistor bipolar npn cuya estructura final se representa en la Fig. 13.2. Partiendo inicialmente



**Figura 13.2:** Esquema de un transistor bipolar npn.

de un sustrato tipo p que alcanza la altura  $I$  marcada en la figura, los pasos a seguir serían los siguientes:

- Predeposición de la capa n+ denominada capa enterrada. La misión de esta capa es intentar que el flujo de corriente en el dispositivo sea lo más perpendicular posible a las partes de las uniones paralelas a la superficie. De esta manera se evita que el flujo se concentre en los bordes de estas uniones. Al estar fuertemente dopada, esta capa supone un camino de menor resistencia para la corriente que fluye por el contacto de colector y atraviesa la base.
- Crecimiento epitaxial tipo n. Este crecimiento aumenta el sustrato y proporciona el colector del transistor. El sustrato alcanza ahora la altura marcada como  $F$  en la Fig. 13.2.
- Difusiones tipo p de aislamiento del transistor. Para lograr aislar unos dispositivos de otros, se realizan unas difusiones tipo p en la capa epitaxial que deben alcanzar la altura inicial  $I$  del sustrato.
- Difusión tipo p del terminal de base. Este terminal presentará un dopaje más alto que el terminal de colector, y puede realizarse usando un proceso combinado de predeposición y redistribución, o mediante implantación iónica.
- Predeposición tipo n+ del terminal de emisor y del contacto óhmico de colector.
- Recubrimiento con una capa de óxido de silicio (aislante) de toda la superficie del transistor. Sobre esta capa aislante se abren, mediante



**Figura 13.3:** Transistores bipolares pnp: a) vertical; y b) lateral.

proceso fotolitográfico, unas ventanas sobre los contactos de emisor, base y colector.

- Deposición de la metalización de los distintos contactos, generalmente usando aluminio.

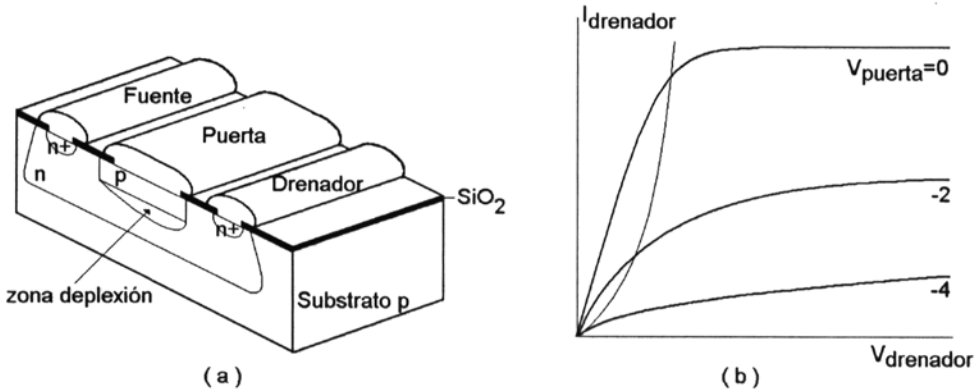
Para la fabricación de transistores bipolares pnp existen dos estructuras que emplean sustratos iniciales tipo p. La primera estructura se conoce como pnp vertical (Fig. 13.3.a), y en ella coinciden colector y sustrato, por lo que todos los transistores fabricados sobre este sustrato estarán cortocircuitados por colector. La otra estructura se denomina pnp lateral (Fig. 13.3.b), y en ella, tanto el colector como el emisor se generan dentro del terminal de base mediante dos difusiones tipo p.

### 3 El transistor de efecto de campo (JFET)

El transistor de efecto de campo (JFET), aunque tiene una filosofía de funcionamiento completamente distinta de la del transistor bipolar, se fabrica con técnicas complementarias y compatibles con las de éste, en el mismo sustrato si es necesario. Así, por ejemplo, el JFET de canal n de deplexión se fabrica con los mismos procesos tecnológicos que el bipolar.

La estructura de este tipo de dispositivos se aprecia en la Fig. 13.4.a. El transistor JFET de canal n estará formado por:

- Zona tipo n (igual al colector bipolar NPN).



**Figura 13.4:** a) Esquema de un transistor JFET canal n; y b) curvas de funcionamiento del dispositivo.

- Zona tipo p (igual a la base bipolar NPN).
- Zona tipo n+ (igual al emisor bipolar NPN).

La zona tipo p está más dopada que la zona tipo n (esta zona se consigue con procesos de difusión). Si la unión p-n se polariza en inversa, casi toda la zona de carga de espacio caerá del lado n. Así, la aplicación de un voltaje negativo en puerta tiende a reducir la anchura de la zona n útil para la conducción de corriente entre drenador y surtidor, llamada canal. Esto se refleja en las curvas del dispositivo (Fig. 13.4.b), donde la corriente disminuye conforme el voltaje de puerta se hace más negativo.

La tensión de puerta no es la única responsable del estrechamiento del canal. Si se considera que la corriente entra por el drenador y sale por el surtidor, la zona más cercana al drenador se encuentra más en inversa, teniendo una zona de depleción más ancha. Por ello, debido a las tensiones de puerta y drenador puede ser que el canal se cierre sólo en las proximidades del drenador. Cuando se cierra el canal, la corriente que circule por él permanece prácticamente constante (situación de *pinch-off*).

## 4 Tecnología MOS

### 4.1 Introducción a la tecnología MOS

El transistor MOSFET es el dispositivo más usado en circuitos integrados de muy alta escala de integración (VLSI), debido a que sus dimensiones se pueden reducir mucho sin que cambien sus características. El MOSFET pertenece a la familia de transistores de efecto de campo que completan el JFET (FET de unión) y el MESFET (metal-semiconductor). Otros términos con los que se conoce al MOSFET son IGFET, MISFET o MOST. La tecnología MOSFET se divide en N-MOS (canal n) y C-MOS (canales p y n complementarios en el mismo sustrato), estando la tecnología P-MOS en desuso dada la escasa movilidad de los semiconductores tipo p. El transistor MOSFET se basa en la conducción de portadores mayoritarios por un canal, controlada por un electrodo aislado llamado puerta.

### 4.2 El transistor MOSFET

El transistor consiste en un sustrato tipo p en el que se formarán dos regiones n+ (fuente y drenador). Entre estas dos regiones se crece un óxido delgado sobre el que se realiza una metalización (generalmente, usando polisilicio muy dopado). Este último constituye el terminal de puerta.

Los parámetros más importantes del MOSFET son:

- Longitud de canal ( $L$ ).
- Anchura de canal ( $Z$ ).
- Espesor de óxido ( $d$ ).
- Profundidad de la unión ( $r_j$ ).
- Dopaje del semiconductor ( $N_D$ ).

El electrodo puerta será una capacidad metal-óxido-semiconductor (MOS), que se supondrá en el resto del apartado como ideal. La estructura del dispositivo se muestra en la Fig. 13.5.

A continuación se analiza el comportamiento del MOSFET en diferentes regiones de funcionamiento. El voltaje en surtidor será tomado como tensión de referencia, en drenador se aplica una tensión positiva y la de puerta se varía según convenga.

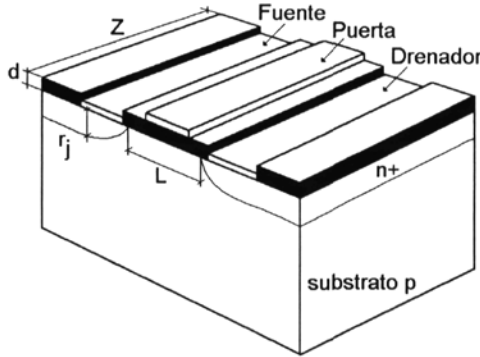


Figura 13.5: Esquema de un transistor MOSFET canal n.

### 4.2.1 Región de corte

En esta región, la tensión de puerta es menor que la tensión umbral. No se crea canal, y la corriente que circula entre drenador y fuente,  $I_D$ , se puede estudiar como la de un transistor bipolar lateral (n+ - p - n+).

$$I_D = e^{\frac{q(V_G - V_T)}{K \cdot T}} \quad (13.2)$$

donde  $q$  es la carga del electrón,  $K$  la constante de Boltzman,  $T$  la temperatura en grados kelvin,  $V_G$  la tensión de puerta y  $V_T$  la tensión umbral.

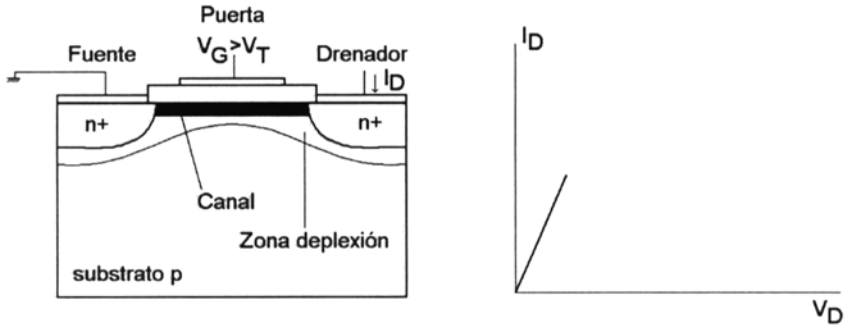
### 4.2.2 Región lineal

Cuando la tensión de puerta es mayor al umbral, se crea un canal tipo n entre fuente y drenador. Por este canal puede ahora circular la corriente  $I_D$  de mayoritarios (electrones). Mientras que la tensión en drenador,  $V_D$ , sea mucho menor que  $(V_G - V_T)$ , o sea, la tensión en drenador tenga un valor pequeño, se cumplirá que:

$$I_D \approx \frac{Z}{L} \mu_n C_o (V_G - V_T) V_D \quad (13.3)$$

En estos casos, la principal aplicación del MOSFET será para la fabricación de resistores MOS. El valor de la resistencia es:

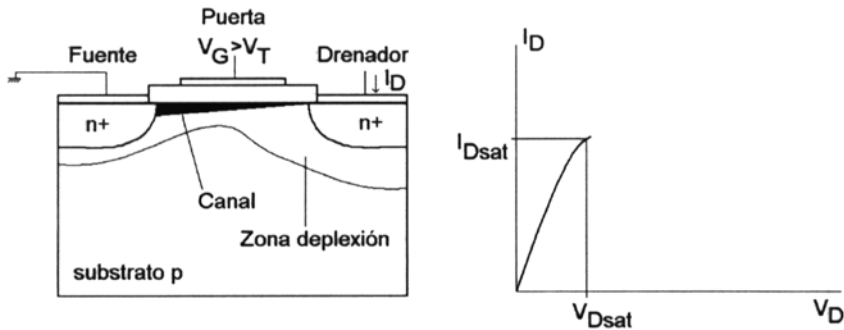
$$R_{MOS} = \frac{1}{g_o} = \frac{\delta V_D}{\delta I_D} |_{V_G = cte} = \frac{Z}{L} \mu_n C_o (V_G - V_T) \quad (13.4)$$



**Figura 13.6:** Transistor MOSFET en la región lineal.

Si se varía  $V_G$  se pueden obtener resistencias en márgenes muy amplios.

Conforme aumenta  $V_D$ , el campo eléctrico se hace más fuerte cerca del drenador, y el estrechamiento del canal también es más intenso en esta zona. Llega un momento en el que el canal se estrangula ( $V_D = V_{Dsat}$ ), y entonces se dice que el drenador se ha saturado. En esta situación  $I_D$  alcanza un valor de saturación,  $I_{DSS}$ , prácticamente constante aunque se varíe  $V_D$ .



**Figura 13.7:** Transistor MOSFET en el punto de saturación.

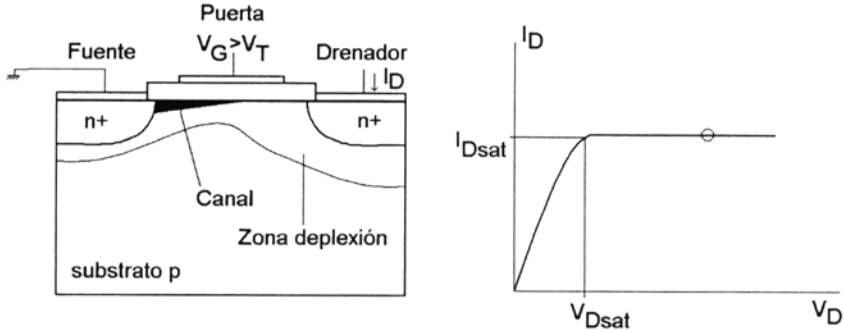


Figura 13.8: Transistor MOSFET en la región de saturación.

### 4.2.3 Región de saturación

Si, una vez estrangulado el canal, se sigue aumentando  $V_D$ , la corriente de drenador alcanzada con  $V_D$  será:

$$I_{Dsat} \approx \frac{Z}{L} \mu_n C_o (V_G - V_T)^2 / 2, \tag{13.5}$$

que se mantendrá prácticamente constante, pese al aumento de  $V_D$ .

La frecuencia de transición se define como aquella para la cual se cumple que  $i_D(out)/i_G(in)$  es igual a uno en pequeña señal. Para valores de  $v_D$  menores de  $v_{Dsat}$  será:

$$f_T = \frac{\mu_n V_D}{2\pi L^2} \tag{13.6}$$

### 4.3 Tipos de MOSFET

Básicamente, hay cuatro tipos de transistores MOSFET, que se nombran dependiendo del tipo de canal que posean. Si el sustrato es de tipo p, se formarán los llamados MOSFET de canal n. En las ecuaciones presentadas anteriormente para un MOSFET canal n se ha empleado un valor de  $V_T$  mayor que cero, con lo que cuando la tensión  $V_G$  es cero, el canal no existe. Este tipo de MOSFET se denomina de canal n de acumulación.

Sin embargo, existen otros MOSFET en los que  $V_T$  es menor que cero, y cuando  $V_G$  es cero el canal ya existe, pudiendo disminuirse su tamaño aplicando tensiones negativas en puerta. Este tipo de transistores se conoce como canal

n en deplexión, y en ellos no se habla de  $V_T$ , sino de tensión de *pinch-off* ( $V_p$ ). De igual modo, si el sustrato es tipo n, existen MOSFET de canal p de acumulación o deplexión. En este caso, tanto las tensiones como las intensidades son de signo contrario.

### 4.4 Parámetros de optimización

Los parámetros que se pueden cambiar para mejorar las prestaciones del MOSFET son, entre otros, el voltaje umbral y la longitud del canal.

#### 4.4.1 Voltaje umbral ( $V_T$ )

El voltaje umbral depende fundamentalmente del espesor del dieléctrico, a través de  $C_o$ , y del dopaje del sustrato:

$$Area \cdot C_o = Area \cdot \frac{\epsilon_{oxido}}{espesor_{sustrato}} = \frac{Q_m}{V_T}, \tag{13.7}$$

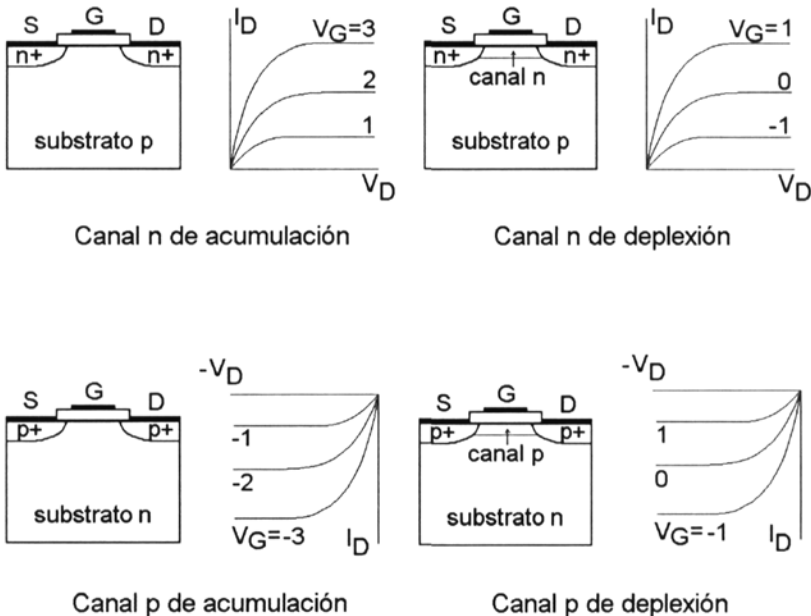


Figura 13.9: Tipos de transistores MOSFET.

siendo  $Q_m$  la carga acumulada. El control de la  $V_T$  se realiza fundamentalmente por implantación iónica, pues esta técnica permite la introducción de impurezas con precisión. Por ejemplo, en un MOSFET canal n, el boro (aceptor) aumenta el dopaje del sustrato en la interfaz y  $V_T$  se incrementa. También se puede aumentar  $V_T$  variando el espesor de óxido en puerta, pues si se aumenta el espesor se aumenta  $V_T$ . De cualquier forma, el espesor de óxido será generalmente mucho menor en puerta que en el resto, ya que interesarán valores de  $V_T$  pequeños. De esta manera, se consigue además que nunca se cree un canal bajo la zona que no sea de puerta.

#### 4.4.2 Frecuencia de transición

La frecuencia de transición aumenta a medida que disminuye la longitud del canal. Actualmente, valores de longitud del canal,  $L$ , típicos son de 1 a 2  $\mu\text{m}$ , reduciéndose continuamente este valor debido a la mejora del proceso tecnológico.

### 4.5 Miniaturización del MOSFET

El aumento de la escala de integración conlleva la miniaturización del transistor, produciéndose el efecto de canal corto. Este efecto consiste en que las zonas de deplexión pueden ser comparables en tamaño a la longitud  $L$  del canal, entrando en contacto y perdiendo la puerta el control de la corriente,  $I_D$ . Para evitar este efecto se introduce un factor de proporcionalidad  $K$ , que afecta tanto a las dimensiones del transistor como a las tensiones a aplicar, evitando así la aparición del efecto de canal corto.

### 4.6 Técnicas de fabricación

La fabricación de un MOSFET de canal n se lleva a cabo siguiendo distintas etapas:

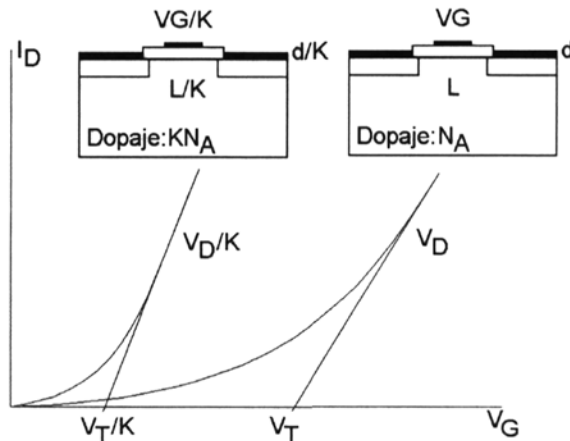
1. Partiendo de un sustrato tipo p (orientado según la dirección  $\langle 100 \rangle$  que reduce los problemas de cargas), se crece sobre éste un óxido térmico (500 Å) y se deposita nitruro de silicio (1100 Å). El conjunto se cubre con resina, de la cual se conservará sólo la zona que queda sobre el área del sustrato ocupada por el dispositivo (Fig. 13.11.b).
2. Se realiza una implantación iónica con boro ( $B$ ) para crear una capa fuertemente dopada, tipo p, en la zona del sustrato próxima a la su-

perficie, alrededor del área del dispositivo (capa *chanstop*). La misión de esta capa será servir de aislamiento entre dispositivos.

3. Se elimina el nitruro de la zona no cubierta por la resina.
4. Tras eliminar el resto de resina, se realiza el crecimiento del óxido de campo, con un grosor entre 0.5 y 1  $\mu\text{m}$ , en la zona no cubierta de nitruro (Fig. 13.11.c). El calor empleado para oxidar la superficie permite redistribuir el boro introducido por implantación.
5. Se elimina el óxido y el nitruro del área activa, creciendo una fina capa de óxido en la futura puerta del dispositivo. Si el dispositivo es de acumulación, se aumenta el dopaje de *B* con una nueva implantación.
6. Deposición de polisilicio altamente dopado, metal o siliciuros para formar el electrodo de puerta (Fig. 13.11.d).
7. Se implanta arsénico para formar la fuente y el drenador, sirviendo como máscara la propia puerta (Fig. 13.11.e).

Los siguientes procesos se llevan cabo a baja temperatura, evitando las difusiones de dopantes:

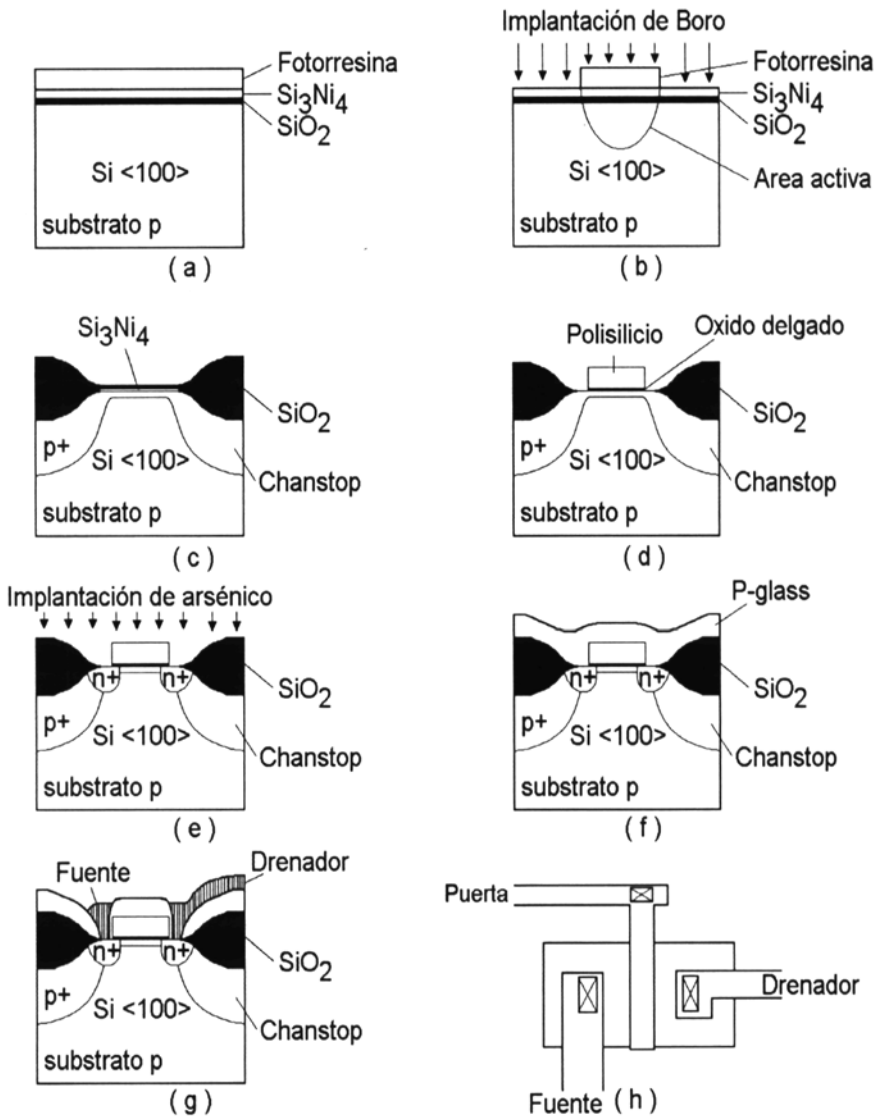
8. Deposición de óxido dopado con fósforo (*P-glass*) sobre toda la oblea (Fig. 13.11.f).



**Figura 13.10:** Efecto de la reducción de escala en un transistor MOSFET.

9. Se abren las ventanas para los contactos óhmicos. Se deposita la metalización de aluminio. El contacto de la puerta se hace fuera del área activa del dispositivo, para evitar daños en el óxido de la puerta (Fig. 13.11.h).

El proceso NMOS tiene seis procesos de formación de capas, cuatro litografías, tres implantaciones iónicas y cuatro ataques. Se ahorran, respecto a la tecnología bipolar, dos litografías y una implantación. La tecnología MOS complementaria (CMOS) tiene más procesos, pero el consumo y la disipación de potencia son menores.



**Figura 13.11:** a-h) Secuencia del proceso de fabricación de un transistor NMOS.

# 14

## Tecnología de empaquetado del circuito integrado

---

### 1 Introducción

Uno de los factores que más influencia tiene en el diseño y disposición de componentes en la placa de circuito impreso es el patrón de terminales de los distintos elementos que alberga. Especialmente, resulta importante en el caso de los circuitos integrados, ya que éstos, al poder tener un elevado número de conexiones, determinarán la densidad de pistas de los substratos, influyendo enormemente en la aparición de puntos o zonas especialmente calientes.

Obligados por la necesidad de mejorar tanto el coste como la calidad, la complejidad de los circuitos integrados aumenta constantemente. Así, la densidad de puertas en un chip crece actualmente en un 75 % por año aproximadamente, con lo que el conjunto de terminales de entrada/salida se incrementa en un 40 % por año. Este crecimiento del número de terminales genera una importante demanda de nuevos métodos de empaquetado e interconexión. La placa de circuito impreso no sólo tiene que poder soportar esta gran densidad de conexiones y disipar un volumen de calor cada vez mayor, sino que además tiene que disminuir su tamaño, pues así lo exigen las necesidades de mercado. Esta disminución, paralela a la que sufren los propios circuitos integrados, se consigue en el caso del circuito impreso con distintas técnicas, entre las que se encuentra la reducción de la anchura de pistas. Esta reducción,

aunque permite una mayor densidad de conexiones, se refleja en un aumento del precio de la placa, del calor a disipar, etc.

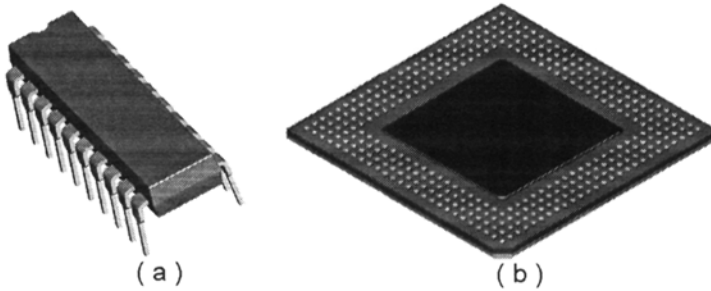
Por todas estas razones, la forma de empaquetar al circuito integrado, que es la que finalmente determinará el número de terminales por unidad de área, resulta un factor muy importante dentro del diseño e implementación de la placa de circuito impreso. Así, no será lo mismo una placa que contenga simples encapsulados DIPs y resistencias, que una placa que albergue complejos empaquetados *pin grid array* o *pad array carrier*. En este capítulo se presentan los distintos tipos de empaquetados en los que se puede presentar el circuito integrado.

## 2 Evolución del empaquetado de circuitos integrados

Desde su invención, los circuitos integrados se han empaquetado en cerámica o plástico. Hasta la década de 1980, todos los empaquetados poseían terminales en forma de patillas que, a través de las vías abiertas en la placa, se soldaban a la misma (tecnología *thru-hole*). Con el paso del tiempo, la mayoría de los circuitos han cambiado la forma de sus terminales para que ahora sean simplemente colocados sobre el sustrato (tecnología SMT), forma de trabajar que va siendo finalmente adoptada prácticamente por todas las empresas de empaquetado de circuitos integrados.

Los últimos avances en el diseño y fabricación en todos los campos de la tecnología del semiconductor han supuesto una revolución en el terreno de la industria electrónica. Básicamente, esta revolución ha supuesto un incremento constante en la funcionalidad (instrucciones por segundo) y una reducción paralela en el precio por instrucción. Evidentemente, todo este proceso ha afectado también a las técnicas de empaquetado del semiconductor, que han tenido que evolucionar en función de los nuevos planteamientos. De cualquier forma, los parámetros involucrados finalmente en el diseño físico y electrónico del empaquetado del circuito integrado han sido siempre los siguientes:

- Selección de los materiales apropiados para terminales, fijación o molde.
- Características eléctricas de las conexiones.
- Condiciones térmicas.
- Dimensiones físicas del dispositivo.



**Figura 14.1:** a) Distribución periférica de terminales; y b) distribución en *grid-array*.

Dado que los componentes encapsulados se ensamblan finalmente en una placa de circuito impreso, se puede afirmar que la evolución electrónica actual llega inmediatamente al circuito impreso a través del progreso en las técnicas de empaquetado.

### 3 Tipos de empaquetados

Existen una gran variedad de formas o técnicas de empaquetado, tanto para tecnología PTH como para SMT. Si se pretendiera su clasificación, posiblemente la mejor forma de hacerlo sería atendiendo a la distribución de terminales de entrada/salida:

- Periféricos, en los que los terminales se sitúan en los bordes del chip (Fig. 14.1.a).
- *Grid-array*, donde los terminales se localizan en toda la superficie inferior del chip (Fig. 14.1.b).

Hoy día, la mayoría de los circuitos integrados se empaquetan siguiendo el primero de los métodos. Esto hace que, aunque la distancia mínima entre terminales sea de 0.3 mm, si un gran circuito llega a poseer hasta 500 terminales, habrá que permitir que el dispositivo ocupe un área importante de la placa de circuito impreso. La tecnología *grid-array* distribuye todos estos terminales bajo su superficie inferior, por lo que puede ocupar un área, en principio, mucho más reducida.

Por otro lado, la técnica *grid array* ofrece otra ventaja adicional ya que, al ofrecer una respuesta eléctrica mejor al existir una menor separación entre el circuito integrado y el punto de conexión, se reducen las interferencias

en operaciones de alta velocidad. De todo esto, se puede esperar que con el tiempo aquellos dispositivos que tengan menos de 150 ó 200 terminales continuarán usando terminales periféricos, pero para aquellos circuitos con más terminales, la idea de usar técnicas *grid-array* resulta sumamente atractiva. Evidentemente, la nueva tecnología *grid-array* sólo se podrá llevar a la práctica con el desarrollo de nuevas técnicas de soldadura, tanto para tecnología de circuitos integrados como para la implementación de los denominados módulos multichip (MCM). Actualmente, existen distintos métodos de soldadura, que se emplean en función del tipo de conector externo del dispositivo: *pad grid* (grid de 1 mm de separación), *land grid* (1.27 mm) o *ball grid arrays* (1.5 mm).

Así, como conclusión, se puede observar que el empleo de *grid arrays* tiene una gran cantidad de beneficios. El más importante de ellos es el empleo de un área de interconexión con el sustrato menor, pero también ofrece una respuesta eléctrica mejor gracias a que reduce las interferencias en operaciones de alta velocidad. Además es fácil de ensamblar, a pesar de que no permite un control visual del mismo.

Además de los empaquetados propios de las tecnologías PTH y SMT, que se estudian con mayor nivel de detalle en el apartado 4, se han desarrollado otros tipos de tecnologías para ubicar el circuito integrado sobre la placa de conexión, tratando siempre de reducir el área ocupada. A continuación se analizan, brevemente, las técnicas de inserción directa y las que emplean un zócalo auxiliar entre el integrado y la placa.

### 3.1 *Direct chip attachment*

La continua presión por reducir el tamaño, peso y volumen de los productos electrónicos, ha aumentado el interés por los métodos en los que se inserta directamente el chip sobre el sustrato (DCA) (Fig. 14.2). Los principales ejemplos de la técnica de inserción directa son las tecnologías de ensamblado *chip-on-board* (COB) y los módulos multichip (MCM, *MultiChip Module*). Como se muestra en el esquema de empaquetado de la tecnología COB (Fig. 14.3), el método de inserción directa constará de distintas etapas, siendo especialmente importantes la de fijado del chip y la de conexión de los terminales del integrado a las pistas del sustrato.

Los tres métodos de inserción directa del chip al sustrato más usados son:

- Fijado y enlazado por cable (*die bond/wire bond*). Es el método más antiguo y flexible, empleado actualmente en más de un 90 % de los casos. Básicamente consiste en fijar el chip usando un adherente e interconec-

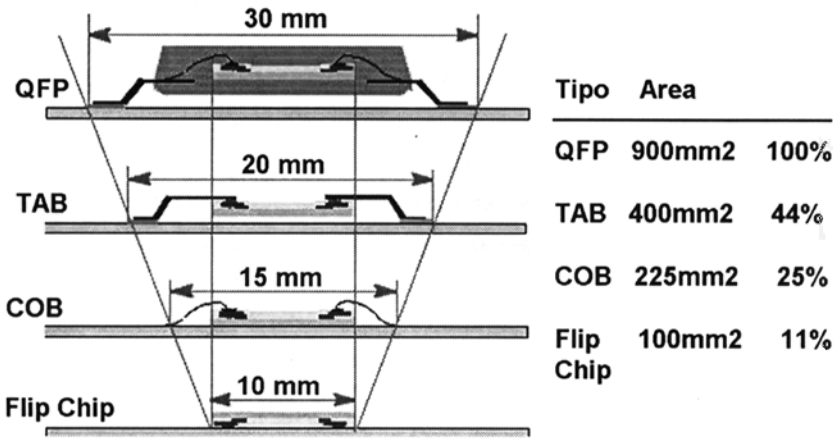


Figura 14.2: Reducción del área del CI en función del tipo de tecnología.

tar mediante un enlace *ball-wedge*, empleando hilo de oro. El principal problema de este método es que resulta difícil de reparar un fallo en la conexión, especialmente si el chip es posteriormente encapsulado.

- Enlazado *tape-automated* (TAB). Es más caro que el anterior, y puede necesitar un área auxiliar alrededor del chip insertado mayor. Básicamente, consiste en realizar la conexión mediante una pequeña pieza de cobre. Resulta práctico cuando los terminales de E/S son pequeños, permitiendo además la comprobación del chip antes del ensamblado.

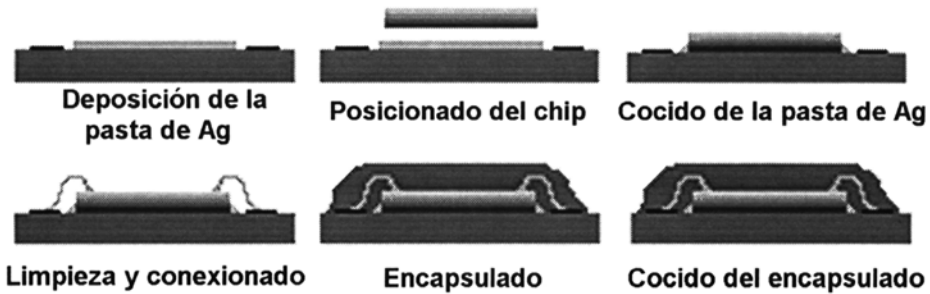


Figura 14.3: Proceso de montaje y empaquetado de la tecnología COB.

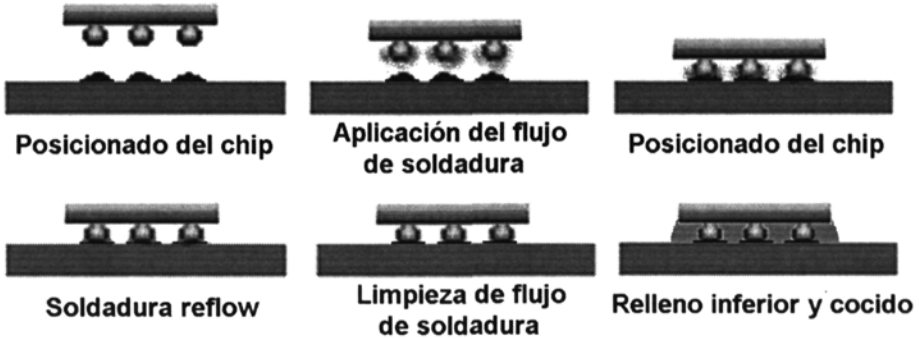


Figura 14.4: Proceso de *flip chipping* C-4 de IBM.

- *Flip chipping*. Usado por lo compacto del ensamblado y por mejorar las características eléctricas, la forma de fijado y conexión sigue la misma filosofía que el *grid-array*. Un ejemplo típico de aplicación es el C-4 de IBM (Fig. 14.4).

El principal problema que aparece cuando se insertan chips de silicio directamente sobre el sustrato laminado del circuito impreso, es el de la diferencia del coeficiente térmico de expansión (TCE) de sustrato y chip. Como muestra el último paso del proceso mostrado en la Fig. 14.4, dicho problema ha sido finalmente eliminado usando una técnica de encapsulado de la zona que queda debajo del chip, que emplea resinas epoxy.

Finalmente, comentar que, pese a que aquellos chips que precisan de montaje *flip-chip* o en array -es decir, los que tienen un número mayor de patillas- son los CIs de mayor crecimiento y evolución actualmente, aún hoy día representan un pequeño porcentaje del total de circuitos empleados.

### 3.2 *Chip scale packages*

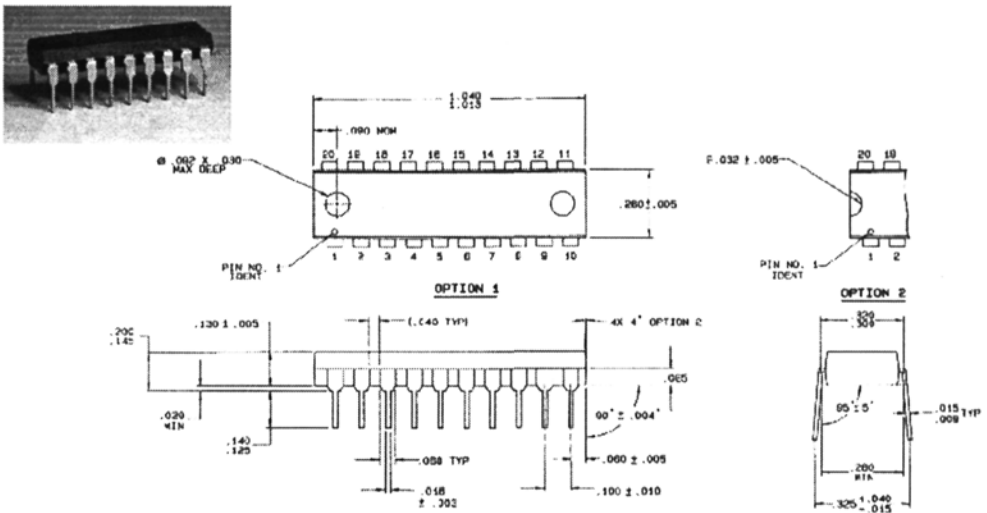
Cuando se ensamblan chips no encapsulados sobre los sustratos de la placa impresa, no siempre es posible tener la certeza de que el ensamblado se haya realizado correctamente. Una de las formas de resolver este problema consiste en el desarrollo de un conjunto de pequeños zócalos, sólo ligeramente mayores que el propio chip, que protegen a éste y que redistribuyen los terminales a un *grid array* (Fig. 14.5). Además, estos zócalos pueden permitir la comprobación de los chips antes de su ensamblado final. En la Fig. 14.6 se muestra el



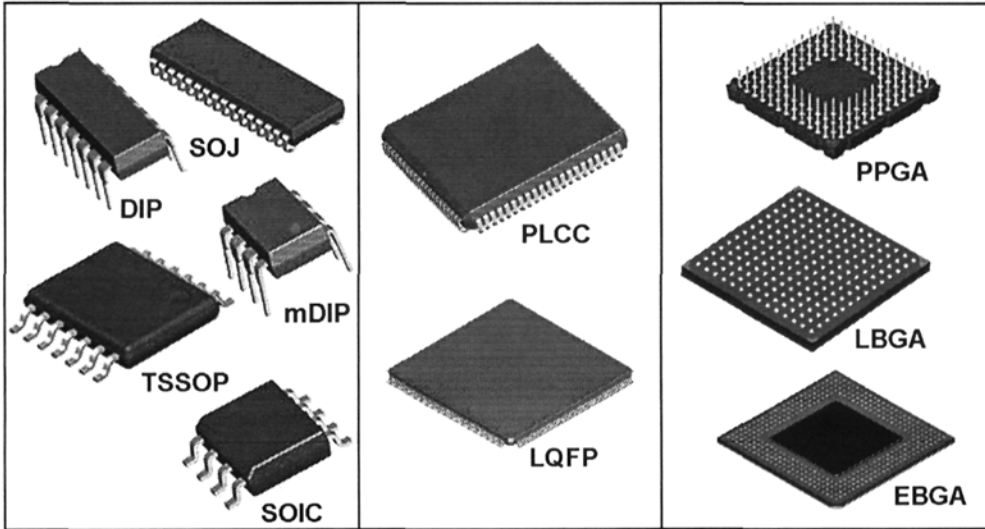
conductor era el denominado *dual-in-line* (DIP). Como muestra la Fig. 14.7, este encapsulado presenta una forma rectangular con patillas dispuestas a lo largo de los dos lados de mayor tamaño. En estas dos últimas décadas, con el desarrollo de la tecnología SMT y el aumento en la densidad en la placa de circuito impreso, han aparecido numerosos formatos de empaquetado en el mercado. La Fig. 14.8 muestra algunos de estos encapsulados, agrupados en tres familias. Así, por un lado se tienen los formatos que componen los típicos empaquetados periféricos, con patillas en sólo dos lados del mismo (DIP, SOP, SOJ,...). Por otro lado, los modelos *plastic leaded chip carriers* (PLCCs) o *quad flat packages* (QFPs) se caracterizan por tener terminales a todo lo largo del perímetro. Finalmente, la última familia la forman los encapsulados en array, como el *pin grid array* (PGA) o el *land grid array* (LGA).

#### 4.1 Encapsulados periféricos con terminales en dos lados

Aún hoy día, el encapsulado más empleado de este tipo es el *dual-in-line*. El DIP es un empaquetado propio de la tecnología PTH, que consiste en un cuerpo cerámico o plástico rectangular con las patillas situadas a lo largo de los dos lados mayores. El chip se conecta a las patillas mediante hilos de oro, siendo posteriormente rodeado por el molde de plástico. Los formatos DIPs



**Figura 14.7:** Esquema físico del empaquetado MDIP 20L de *National Semiconductor*.

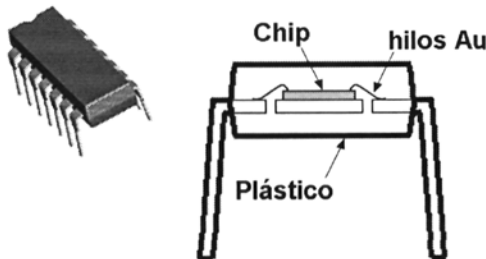


**Figura 14.8:** Tipos de formatos de empaquetados individuales.

tienen, generalmente, un máximo de 64 terminales.

El desarrollo de la tecnología SMT ha originado el nacimiento de una gran variedad de nuevos empaquetados similares al DIP. Estos empaquetados se diferencian entre sí no sólo por su tamaño o cantidad de terminales, sino también por la forma de éstos. Así, existen hasta cuatro tipos de encapsulados en función de la forma de sus terminales, cuyos esquemas se muestran en la Fig. 14.10.

Este tipo de encapsulados se emplean para el empaquetado de dispositivos de tamaño pequeño y medio, como simples transistores o memorias DRAM



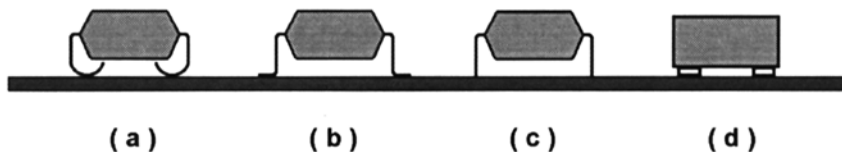
**Figura 14.9:** Estructura interna del encapsulado DIP.

y SRAM. En la Fig. 14.11 se muestran algunos ejemplos de encapsulados de este tipo.

## 4.2 Encapsulados periféricos con terminales en todos los lados

Para mejorar la relación entre el tamaño del encapsulado y el número de conectores externos del dispositivo de dispositivos como el DIP o el SOIC, se desarrollaron los encapsulados cerámicos portadores de chip sin patillas (*lead-less ceramic chip carriers*, LCCC). Como dice su nombre, este tipo de encapsulados no posee auténticos terminales externos, sino que dispone de *pads* donde soldar la conexión, por lo cual, la distancia entre conectores externos podía disminuir apreciablemente, mejorando en gran medida la relación entre tamaño y número de conectores. El problema pasaba a ser ahora el ensamblado correcto del dispositivo. En la Fig. 14.12 se muestran la apariencia y esquema físico de un empaquetado sin patillas externas de conexión. En este caso, se trata de un LLP de *National Semiconductor* con 44 *pads* de conexión.

Con la mejora del proceso tecnológico, los LCCC han sido sustituidos por encapsulados con patillas externas de menor tamaño y, por tanto, la misma relación tamaño/número de conectores. La importancia que ha adquirido la tecnología de montaje en superficie, ha permitido el desarrollo de numerosas técnicas de empaquetado plástico para este tipo de montaje. Entre estos encapsulados destaca el *plastic quad flat package* (PQFP), que consiste en un cuerpo metálico que soporta al circuito integrado conectado a patillas que sobresalen por toda la periferia del encapsulado. La conexión entre las entradas y salidas del integrado y las patillas externas se suele hacer usando el método de termocompresión. Finalmente, una vez realizadas estas conexiones, el conjunto se recubre en plástico, y se da la forma definitiva a las patillas (Fig. 14.13).



**Figura 14.10:** Tipos de terminales SMT: a) terminales *J*, b) terminales *gull*, c) terminales *butt*, y d) usando *pads*.

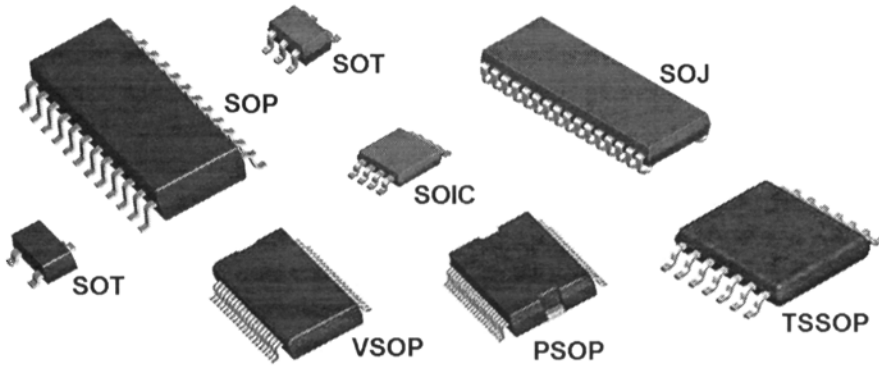


Figura 14.11: Ejemplos de encapsulados para tecnología SMT.

Existen otros encapsulados propios de la tecnología SMT. Por ejemplo, el *plastic lead chip carriers (PLCC)* se diferencia del PQFP por la forma de las patillas, que son en forma de J en el PLCC y dobladas hacia fuera en el PQFP (Fig. 14.14). Estos tipos de encapsulados, con patillas en toda su periferia, tienen una alta relación tamaño/número de patillas, y se usan para empaquetar dispositivos complejos, como pueden ser los microprocesadores.

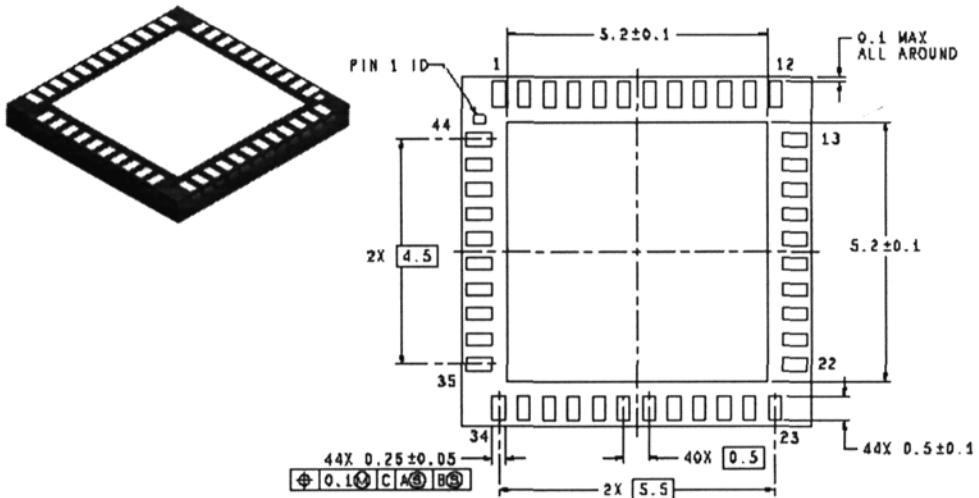
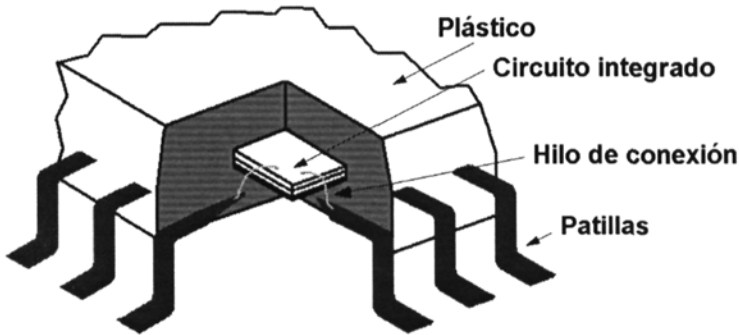


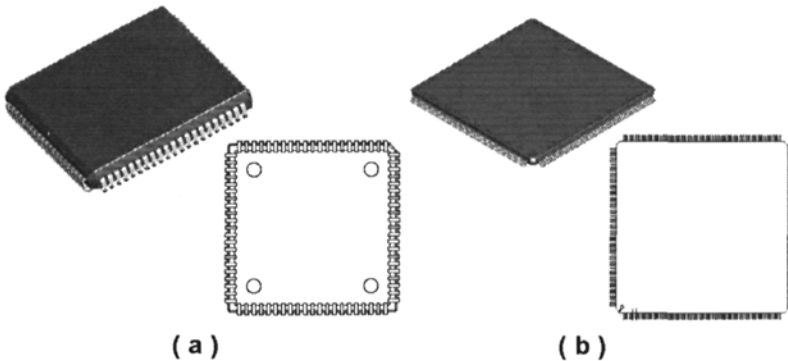
Figura 14.12: Esquema físico del empaquetado LLP 44L de *National Semiconductor*.



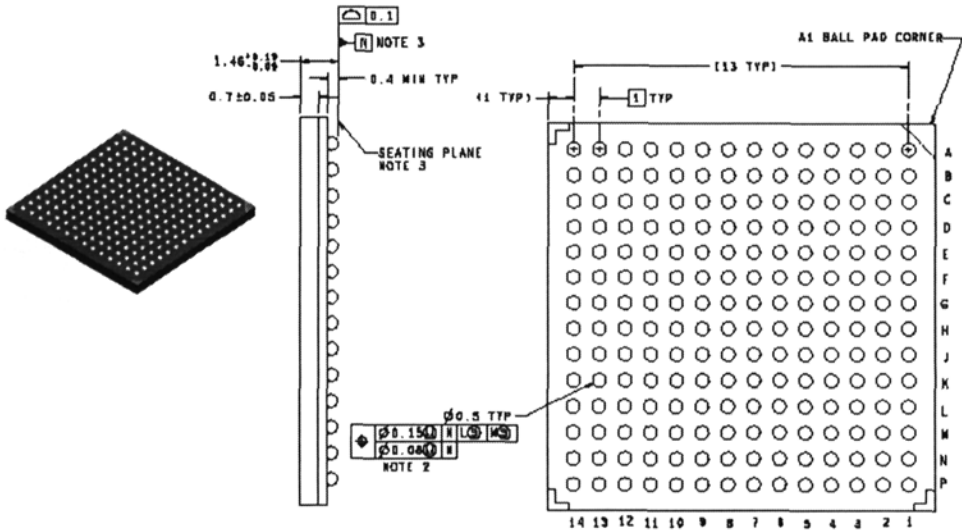
**Figura 14.13:** Conexión del circuito integrado con las patillas externas (PQFP).

### 4.3 Encapsulados en *grid-array*

El principal problema de los encapsulados PQFP y PLCC es que sólo pueden tener conexiones en la periferia del encapsulado, con lo cual el número de conexiones por unidad de área está siempre limitado. Para aumentar el número de conexiones por área se han desarrollado encapsulados con conexiones distribuidas en array por toda su superficie inferior. Como se puede observar en las Figs. 14.14 y 14.15, si se compararan las plantas de estos tres tipos de encapsulados, la ventaja en cuanto a conectores por área del encapsulado *grid-array* es enorme. Además, si se reduce el tamaño de las patillas en los PQFPs



**Figura 14.14:** a) Aspecto y planta de un PLCC, y b) aspecto y planta de un PQFP.



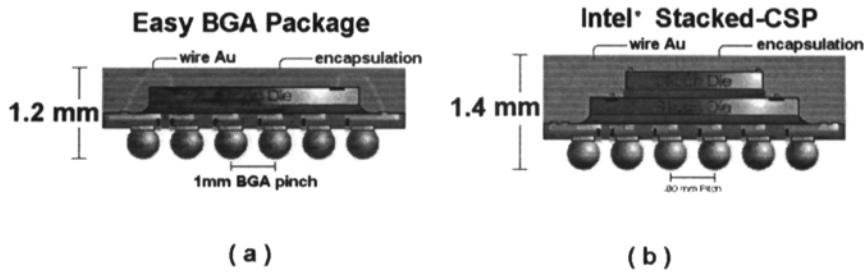
**Figura 14.15:** Esquema físico del empaquetado LPGA 196L de *National Semiconductor*.

y PLCCs, para tratar de tener más conexiones por área, llega un momento en que el proceso de ensamblado y soldado posterior se hace impracticable.

En los encapsulados en *pad array* o *ball grid array*, la cantidad de conexiones es tan elevada que éstos pueden estar más distanciados y tener un tamaño que facilite su ensamblado y soldadura. Por tanto, las ventajas de este tipo de encapsulados son:

- Facilidad de ensamblado.
- El empaquetado ofrece una gran densidad de conexiones.
- Mejor comportamiento térmico.
- El encapsulado se puede emplear en encapsulados multichip (MCM).
- Debido al menor tamaño relativo de los conectores, el encapsulado *ball-grid array* presenta un mejor comportamiento eléctrico.

Finalmente, en la Fig. 14.16 se muestran las secciones de dos empaquetados de *Intel*®. En este caso, los encapsulados permiten la inserción directa sobre ellos de cualquier circuito integrado, comportándose por tanto como zócalos auxiliares CSP.



**Figura 14.16:** Secciones de los empaquetados *Easy BGA* y *Stacked-CSP* de Intel<sup>©</sup>.

# 15

## Módulos multichip

---

### 1 Introducción

Los módulos multichip (MCMs) son circuitos integrados especializados, cuya tecnología de diseño y empaquetado les permite ser empleados en multitud de aplicaciones. Un módulo multichip se puede definir como un empaquetado que contiene múltiples circuitos en una estructura o sistema donde se define un único nivel de interconexión. El sistema resultante será, por tanto, capaz de realizar por sí mismo una función compleja. Para conseguir la existencia de este único nivel de interconexión, los componentes internos del MCM se ensamblan sin encapsular, conectándose al substrato que los mantiene usando técnicas de *wire bonding*, TAB o *flip chip*. Una vez realizadas las conexiones, el módulo se encapsula usando algún tipo de plástico. Este módulo se ensambla en la placa de circuito impreso como lo hacen los empaquetados QFP o BGA.

Originalmente, los MCMs fueron desarrollados para aumentar la calidad en aplicaciones de alta velocidad y mejorar globalmente la calidad de las señales que circulan por la placa de circuito impreso. Así, los módulos multichip ofrecen un importante conjunto de ventajas sobre el resto de componentes PTH o SMT ensamblados en el circuito impreso:

- Factores de forma menores, debido, entre otras causas, a realizarse las conexiones entre circuitos directamente y presentar el módulo menos

conexiones de entrada/salida externas que el conjunto de circuitos que alberga.

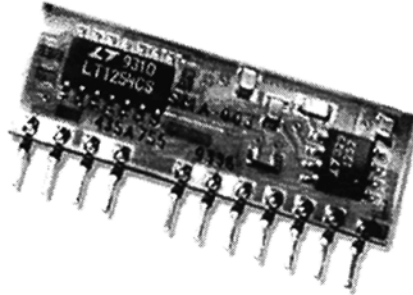
- Alta calidad en las señales que circulan entre circuitos integrados. Entre las características eléctricas que pueden ser mejoradas por la implementación MCM se incluyen la reducción del tiempo de vuelo, la mejora de los tiempos de subida o bajada, y la reducción del ruido en el sistema.
- Tiempos de salida del producto al mercado más rápidos que los que se tendrían si se construyera un circuito integrado a medida (ASICs).
- Simplificación del proceso de fabricación de la placa de circuito impreso donde se montan, pues muchos de los errores de ésta se eliminan al venir toda una función compleja integrada en un único empaquetado.

Así, aunque existen muchas buenas razones para el empleo de MCMs, también existen muchas desventajas y dificultades, que surgen principalmente del hecho de que se trata de una tecnología relativamente reciente. Por ello, se puede esperar que, con el tiempo, encontrar en el mercado los circuitos integrados sin empaquetar (*bare die*) que se emplean o el elevado coste asociado al producto, dejen de ser un problema.

En este capítulo se ofrecerá una introducción general a la tecnología de fabricación de los módulos multichip, incluyendo algunas cuestiones como criterios de selección o diseño. Los apartados 2 y 3 contemplan aspectos generales de los MCMs, mientras que los apartados 4, 5 y 6 se dedican al estudio de los tres procesos tecnológicos distintos implicados en su fabricación: obtención del substrato, conexionado interno de los circuitos, y empaquetado.

## 2 Orígenes del módulo multichip

Desde sus inicios, el factor que más ha evolucionado dentro de la tecnología de empaquetado del semiconductor ha sido el llamado factor de forma. Así, desde muy temprano, cuando se empleaba únicamente la tecnología PTH, la evolución natural desde el encapsulado DIP originó el empaquetado PGA (*pin-grid-array*), el dispositivo PTH con mayor número de terminales por unidad de área. La tecnología SMT, extendida a mediados de los ochenta, cuenta con un tipo de encapsulado similar en grado de evolución al PGA, el QFP, pero que, al ser ensamblado con tecnología SMT, posee un factor de forma aún menor. A mediados de los noventa, ambas tecnologías van siendo sustituidas, en aquellas aplicaciones en que resultan rentables, por dispositivos basados



**Figura 15.1:** Circuito híbrido desarrollado por Dupont (*Smart Video Filter*).

en *chips-on-boards* (COBs) o módulos multichip (MCMs). Estos dos tipos de tecnologías de empaquetado disponen todo un subsistema, que puede poseer varios circuitos integrados, en un mismo encapsulado. Por ello, además de las ventajas que esto supone en factor de forma y calidad en las señales eléctricas entre circuitos, supone eliminar al menos un nivel de interconexión, el que une al circuito integrado con los terminales del empaquetado.

Los módulos multichip se utilizan en campos que van desde las telecomunicaciones al militar, empleados en aplicaciones que sean críticas debido a la alta velocidad de proceso o al escaso área. El origen de esta tecnología se encuentra en los circuitos híbridos (Fig. 15.1). La tecnología de circuitos híbridos integra, en placas impresas de gran calidad, distintos circuitos integrados ya empaquetados, dispositivos pasivos, etc. La ventaja que ofrecen los MCMs sobre estos híbridos es que, al no encapsular los circuitos integrados, eliminan un nivel de interconexión, mejorando todas las características de diseño.

### 3 Características de los MCMs

A la hora de elegir un determinado MCM, se deberán estudiar distintos parámetros. Entre estos parámetros se encuentran su comportamiento en alta frecuencia, grado de miniaturización, características térmicas y, como no, su coste.

#### 3.1 MCMs vs ASICs

El mejor argumento que se puede esgrimir para elegir tecnología MCM en lugar de ASIC es el tiempo requerido para sacar el producto al mercado, que es mucho menor en tecnología MCM. Este factor será especialmente importante

para el diseño de prototipos o productos competitivos para demandas puntuales. Cuando el producto fabricado va a mantenerse en el mercado durante mucho tiempo, el empleo de dispositivos ASICs resultará normalmente más rentable que el uso de MCMs.

### 3.2 Alta frecuencia

La calidad eléctrica de un empaquetado viene determinada, principalmente, por su geometría y materiales empleados. Si el comportamiento en alta frecuencia es importante, se debe elegir para el empaquetado dieléctricos con una constante dieléctrica baja y con bajas pérdidas. Asimismo, la estructura metálica (terminales y cuerpo) debe tener una conductividad que permita unas pérdidas bajas. Además, dado que en alta frecuencia la conducción se realiza principalmente en la superficie de las pistas, se tendrá que cuidar con mucha atención la terminación de las mismas. Estas dos cuestiones implican que tanto el substrato como las capas dieléctricas depositadas tengan una superficie suave, que mejore la geometría de las pistas de conexión y las propias características de las capas dieléctricas.

### 3.3 Propiedades térmicas

Para algunas aplicaciones las características térmicas son muy importantes. El primer paso para mejorar el comportamiento térmico es elegir un substrato con una conductividad térmica buena, como pueden ser ciertas cerámicas (óxido de berilio o nitruro de silicio), o algunos substratos metálicos. Si el substrato no es capaz de eliminar por sí mismo todo el calor generado, habrá que recurrir al empleo de vías de disipación térmica, o a estructuras externas de refrigeración.

### 3.4 Miniaturización

Si la miniaturización del circuito es un aspecto fundamental, los parámetros importantes pasarán a ser el ancho de pista, el espaciado entre éstas o las dimensiones de las vías. El tipo de conexión entre circuitos y substrato también influye, pues no consume igual área un conexionado TAB que un *wire bonding* o un *flip chip*.

### 3.5 Coste

En muchas aplicaciones, el coste es el factor más importante. Al evaluarlo, habrá que tener en cuenta el volumen de producción y los costes asociados a la

puesta en el mercado del producto. La reparabilidad o los problemas asociados con tener una calidad *known good die* (KGD) <sup>5</sup> también son importantes.

## 4 Tipos de substratos

El substrato constituye la base del MCM y es la parte de éste que ha recibido mayor atención en la evolución seguida por esta tecnología. Debido a ello, existen multitud de tipos de substratos distintos, cada uno de los cuales presenta distintas ventajas e inconvenientes. Para clasificar este conjunto de técnicas, los diferentes tipos de substratos se han dividido en tres grupos en función del proceso de fabricación. Estos grupos, cuyas características se describen a continuación, son los substratos laminados, cerámicos y de deposición.

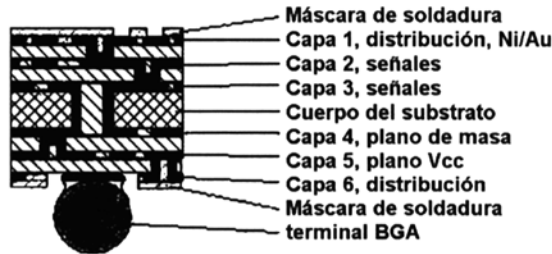
### 4.1 Substratos MCM de laminación (MCM-L)

Aunque los substratos englobados en este grupo presentan numerosas variaciones, su fabricación es la que guarda más similitud con la de los substratos de circuito impreso. Son, por tanto, substratos que presentan en su composición distintos materiales dieléctricos laminados, prensados y cocidos a las temperaturas adecuadas. Las pistas se definen con material conductor, pudiendo existir distintos niveles de interconexión. Así, y siempre guardando las distancias, los MCM-L son como placas de circuito impreso en miniatura. Debido a su bajo coste y alta densidad de conexiones, los MCM basados en substratos laminados se emplean en muchas aplicaciones. En la Fig. 15.2 se muestra un esquema de las distintas capas de un módulo MCM-L de Kongsberg Ericsson Communication, que integra 12 circuitos integrados sobre un substrato MCM-L de seis capas, con 314 pines de entrada/salida en formato BGA.

Las principales ventajas de los MCM-L son, por tanto, su bajo coste, y su densidad de empaquetado media o alta. Como desventajas principales se podrían enumerar el alto coeficiente relativo de dilatación térmica de este tipo de substratos, que puede causar problemas cuando sobre él se ensamblan circuitos integrados de silicio con un tamaño relativamente elevado, así como su baja conductividad térmica, que obliga, en ciertas ocasiones, al uso de estructuras de refrigeración o vías de disipación térmica.

---

<sup>5</sup>Known Good Die: Los circuitos integrados no encapsulados deben estar totalmente comprobados antes de salir de la planta de producción. Además, su calidad debe ser tan buena o mejor que sus circuitos equivalentes encapsulados.



**Figura 15.2:** Corte lateral del módulo MCM-L de Kongsberg Ericsson Communication, mostrando la terminación en formato BGA.

## 4.2 Substratos MCM cerámicos (MCM-C)

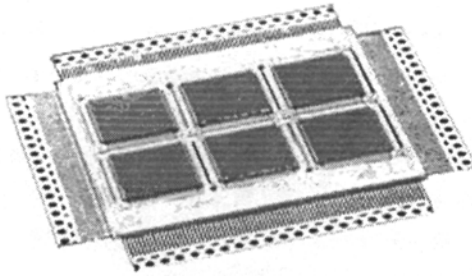
Los módulos multichip de sustrato cerámico se pueden fabricar usando tres tipos de procesos tecnológicos: depositando capas gruesas, empleando cerámicas de altas temperaturas de cocción (HTCC) y empleando cerámicas de bajas temperaturas de cocción (LTCC).

### 4.2.1 MCM-C por deposición de capas gruesas

Las distintas capas que forman pistas y planos aislantes (conductores y dieléctricos) se añaden individualmente usando tecnología de capa gruesa (véanse capítulos 9 y 10). Después de la impresión de cada capa sobre el sustrato cerámico, el sustrato se pasa por una etapa de secado, donde se elimina gran parte del disolvente de la pasta depositada, y otra de cocido, a una temperatura de 800°C aproximadamente.

La principal ventaja del proceso de capa gruesa es la relativa simplicidad del proceso y el bajo precio de los materiales empleados. Al usarse un proceso de impresión por pantalla, el tamaño de pista mínimo que puede emplearse es de aproximadamente 100  $\mu\text{m}$ . Si se necesitan pistas más estrechas, se puede combinar el proceso de impresión por pantalla con técnicas fotolitográficas. El hecho de emplear temperaturas de cocción bajas permite que se puedan usar una gran variedad de pastas metálicas, con un amplio rango de conductividades.

Las principales ventajas de la MCM-C de capa gruesa son: i) que tiene

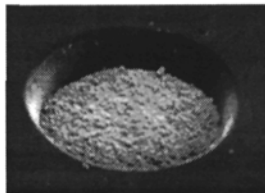


**Figura 15.3:** Circuito MCM-C desarrollado por Dupont para Dassault (*High Speed Signal Processor -6 ASICs-*).

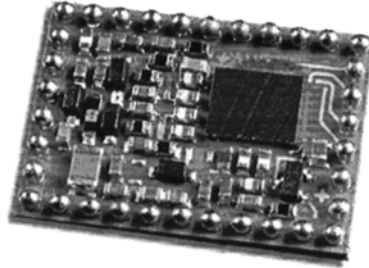
un precio de mercado aceptable, incluso para volúmenes bajos de producción; ii) que su coeficiente de dilatación térmico es reducido, compatible con el ensamblado de circuitos de silicio; y iii) que su conductividad térmica se puede considerar como media o alta, permitiendo un diseño térmico muy simple. Como desventajas se pueden destacar su baja densidad de empaquetado y el hecho de que las vías que atraviesan el substrato son relativamente grandes, debiendo ser iniciadas por láser (Fig. 15.4).

#### 4.2.2 MCM-C de cerámicas cocidas a alta temperatura (HTCC)

En este tipo de técnicas, todas las capas se cuecen al mismo tiempo usando altas temperaturas (aproximadamente a  $1600^{\circ}\text{C}$ ). Este método es de los más empleados en tecnología cerámica y su principal aplicación son los empaquetados de un único circuito integrado con un número de terminales de entrada/salida alto y montado en conexionado *pin grid array* (PGA) o *ball grid array* (BGA). Sin embargo, existen pocos metales que soporten las altas temperaturas del proceso de cocción, por lo que prácticamente sólo se usa el



**Figura 15.4:** Aspecto de una vía de taladrado mediante láser en una capa de dieléctrico.



**Figura 15.5:** Placa LTCC del módulo de radio *Bluetooth* de Ericsson.

tungsteno. Este metal posee una conductividad eléctrica relativamente baja, por lo que no es especialmente bueno para el interconexión entre circuitos. La alta temperatura del proceso de cocción también hace difícil la fabricación de pistas estrechas.

El trazado de pistas e isletas se pasa al dieléctrico usando la misma técnica que en capa gruesa, la impresión por pantalla (*screen printing*), después del punzonado de las vías. Estas vías se rellenan totalmente en el proceso de metalización. Una vez que todas las capas se han depositado, se someten a un proceso de presionado y secado, siendo posteriormente cocidas a la mencionada temperatura de 1600°C.

Las ventajas de este tipo de substratos son su bajo precio, el gran número de capas que pueden emplearse, que permite una terminación fácil en formatos PGA, BGA o CQFP, su buen comportamiento térmico y su coeficiente de dilatación térmico relativamente bajo, compatible con el silicio. Las desventajas son su elevado peso, su alto coste de mecanizado, la baja conductividad de las pistas conductoras empleadas y la alta constante dieléctrica de los materiales empleados como aislantes ( $\epsilon_r \approx 10$ ).

#### 4.2.3 MCM-C de cerámicas cocidas a baja temperatura (LTCC)

Como indica su propio nombre, se trata de substratos fabricados usando el mismo proceso que con HTCC, pero ahora las capas se cuecen, también todas a la vez, a una temperatura muy inferior (del orden de 800°C). Esta baja temperatura de cocción permite el uso de metales preciosos como capas conductoras. El dieléctrico presenta, además, una menor constante dieléctrica. Como ejemplo, la Fig. 15.5 muestra la placa interna al módulo de radio *Bluetooth*, de Ericsson, desarrollado por Dupont *GreenTape*<sup>TM</sup> usando tecnología LTCC.

Las ventajas de este tipo de sustratos son similares a las HTCC, es decir, bajo precio, gran número de capas, terminación fácil en formatos PGA, BGA o CQFP, y coeficiente de dilatación térmico relativamente bajo, compatible con el silicio. Las desventajas también son similares: elevado peso, alto coste de mecanizado, y alta constante dieléctrica de los materiales empleados como aislantes ( $\epsilon_r \approx 10$ ). Como principal diferencia, en los sustratos cocidos a baja temperatura el comportamiento térmico empeora y mejoran la conductividad de las pistas conductoras y la constante dieléctrica de los aislantes.

### 4.3 Sustratos de deposición (MCM-D)

Los MCM de deposición (MCM-D) se fabrican depositando una fina capa de material conductor sobre todo el sustrato, generalmente cerámico. Esta deposición se realiza usando técnicas de evaporación en vacío o de pulverización (véase capítulo 24). Una vez que se ha depositado la capa metálica, se dibujan sobre ésta las pistas e isletas empleando técnicas litográficas con resinas fotosensibles. Trás conseguir un nivel de conexiones, se deposita una capa de dieléctrico y se puede definir un nuevo nivel de conexiones. Si este dieléctrico es orgánico, se puede depositar por spray, si es no-orgánico se deposita por CVD (*Chemical Vapour Deposition*). Las vías en el dieléctrico se abren por un proceso fotolitográfico similar al anterior, pudiéndose añadir nuevas capas.

#### 4.3.1 Deposición usando técnicas clásicas de capa delgada

La tecnología híbrida de capa delgada clásica se basa en una capa de pistas delgadas de oro depositadas sobre un sustrato de alúmina. Los cruces se hacen usando *wire bonding*. La cara inferior del sustrato puede ser recubierta de una fina capa de oro para que pueda ser empleada como plano de masa.

Las ventajas de este tipo de sustratos son que se pueden emplear pistas muy estrechas, que las pérdidas de las capas de dieléctrico son bajas, y que la conductividad térmica es muy buena. Además, dado que tanto resistores como condensadores se pueden fabricar usando capa delgada, estos dispositivos pasivos quedan perfectamente integrados en la placa.

Como desventaja más importante está el hecho de usar una única capa de conductor, con lo cual las posibilidades de diseño son más bien limitadas. Además, el precio de este tipo de sustrato es caro.

### 4.3.2 Tecnología de capa delgada sobre silicio

Este tipo de sustratos emplean un proceso de fabricación muy similar a la tecnología de circuitos integrados, donde las capas de conductor son de aluminio, y están aisladas por capas de dióxido de silicio. A veces, el dióxido de silicio se sustituye por capas de polímeros. Las ventajas de este tipo de circuitos radican principalmente en el empleo de estas capas conductoras tan finas. Asimismo es destacable el hecho de que el ensamblaje con los circuitos integrados en silicio es casi perfecto, pues el sustrato también es de silicio, por lo que ambos poseen el mismo coeficiente de dilatación térmica. Finalmente, el comportamiento térmico es excelente.

Como desventaja está el hecho de no poder diseñar vías que atraviesen el sustrato, por lo que todos los pads de conexión deben estar en la cara superior del sustrato. Además, este tipo de tecnología es sumamente cara.

### 4.3.3 Tecnología de capa delgada usando polímeros

Esta técnica de deposición de capas delgadas emplea polímeros como dieléctricos y cobre, depositado tras el proceso fotolitográfico, como material conductor. Los sustratos empleados suelen ser de silicio o alúmina. Como en todos los sustratos de capa delgada, el tamaño de pistas y vías será extremadamente pequeño. Como principal desventaja está el hecho de que este tipo de circuitos es caro. Además, en este caso en particular, debido a la pobre conductividad térmica de los polímeros, los circuitos implementados no pueden aplicarse en dispositivos de alta potencia.

## 5 Técnicas de conexionado

### 5.1 *Wire bonding*

La técnica de conexionado más empleada en MCM es la de *wire bonding*. En este caso, el circuito integrado es ensamblado sobre el sustrato con los *pads* de conexión situados en su cara superior. Los hilos de conexión, de oro o aluminio, se conectan inicialmente a la superficie del *pad* del chip, y, posteriormente, se remachan sobre el *pad* ubicado en el sustrato (Fig. 15.6).

Las ventajas de este tipo de método son su bajo coste para volúmenes de producción medios o bajos, y que es, posiblemente, el método de conexionado más cómodo, no precisando ninguna metalización especial en el chip y permitiendo cruces de conexiones si son necesarias. La desventaja más importante es

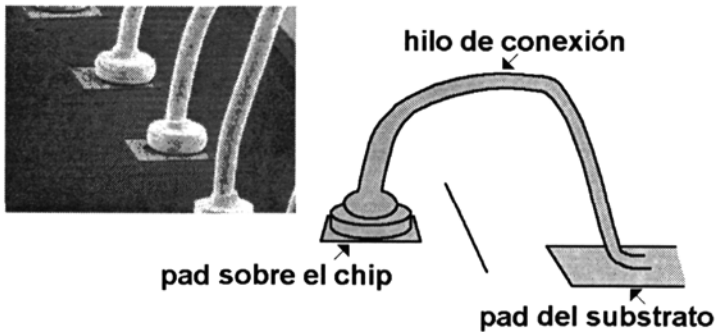


Figura 15.6: Conexión *wire bonding*.

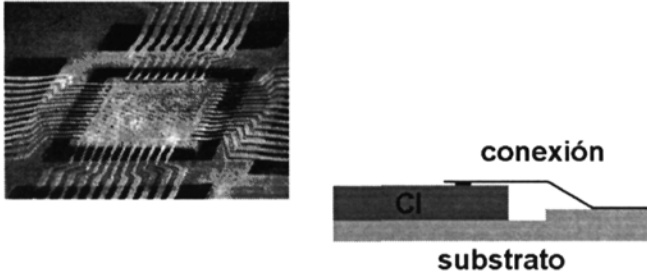
su lentitud de fabricación, pues se realizan las conexiones una a una. Además, la distancia entre circuitos vendrá limitada por el tamaño de las conexiones, que también limitan el uso en altas frecuencias.

## 5.2 *Tape Automated Bonding (TAB)*

En el método de conexión TAB (Fig. 15.7), el circuito integrado se ensambla inicialmente en un carrete donde se le conectan los hilos de conexión de cobre usando termocompresión. El proceso de conexión de estos hilos de cobre se realiza en una única operación (*gang bonding*). Sin embargo, dado que esta operación puede dañar la pasivación del circuito, a veces se conectan los terminales uno a uno para controlar mejor el conexionado.

En la planta de ensamblado, el carrete se corta de forma que la parte exterior de los terminales de conexión quede correctamente dispuesta para su conexión al sustrato. De esta forma, el circuito puede conectarse usando soldadura o adhesivos conductivos. Normalmente, este cortado y conexionado al sustrato se realiza en un único paso. En algunas aplicaciones, se usa un proceso denominado *flip-TAB*, en el cual los terminales quedan de cara al sustrato, lo que permite el empleo de terminales más pequeños y, por tanto, menor consumo de área y mejor comportamiento en frecuencia.

Debido a la gran automatización de este tipo de conexionado y a su rapidez, este tipo de técnicas están siendo cada vez más utilizadas cuando el volumen de producción es elevado. Como ventajas adicionales, el conexionado TAB permite la comprobación del circuito integrado en el mismo momento de la conexión de los terminales a éste.



**Figura 15.7:** Conexiónado *tape automated bonding*.

Las principales desventajas del método TAB están en el alto precio de las máquinas de conexionado y su poca estandarización, que obliga a usar distintos modelos en función de las dimensiones de las pistas del substrato.

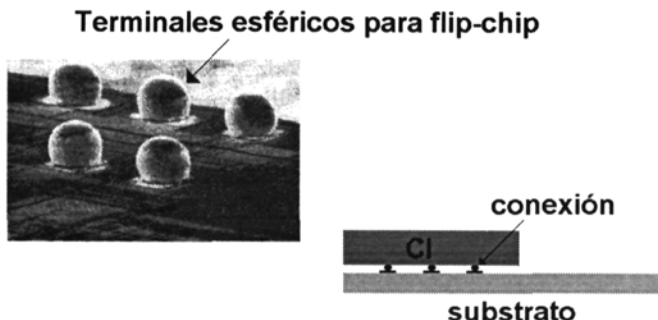
### 5.3 *Flip chip*

El método de conexionado *flip chip* es, en su filosofía de montaje, muy similar a la tecnología de montaje en superficie. Básicamente, el circuito integrado se sitúa sobre el substrato, haciéndose coincidir el patrón de *pads* de conexión de ambos, circuito y substrato. Por lo tanto, se trataría de un conexionado similar al de un empaquetado en *grid array*, y, como en éstos, se deben añadir al circuito integrado unos terminales de conexión, generalmente esféricos (Fig. 15.8).

Las ventajas del conexionado *flip chip* son numerosas, y entre ellas se podrían destacar que permite una alta densidad de terminales de entrada/salida, una reducción del área ocupada por el circuito, y un menor ruido en aplicaciones de alta frecuencia. Además, su realización se puede acoplar fácilmente en las líneas de ensamblado SMT. Su principal desventaja es la difícil comprobación del circuito después del ensamblado.

## 6 Técnicas de encapsulado

Una vez ensamblados los circuitos integrados sin encapsular sobre el substrato del MCM, habrá que proteger todo el sistema de los posibles ataques



**Figura 15.8:** Conexionado *flip chip*.

físicos y químicos procedentes del exterior. Entre estos ataques, los más importantes serán los originados por agentes externos corrosivos (oxidación) y los puramente mecánicos. Evidentemente, la dureza de estos ataques y su peligrosidad estarán íntimamente relacionados con la aplicación a la que se destine el MCM.

### 6.1 *Dam moulding*

Esta técnica consiste en rodear el borde del módulo con una especie de dique de contención, formado por un material de encapsulado de gran viscosidad. Una vez creado este dique, se rellena el resto del módulo con material de menor viscosidad. Una vez recubierto todo el módulo, se curan los materiales depositados.

Las ventajas de este tipo de encapsulado son su facilidad y simplicidad, y el bajo coste de la maquinaria asociada al proceso. Además, se acopla adecuadamente a empaquetados tipo BGA. Como problemas están la lentitud del proceso, que lo hace inviable para producciones elevadas, y su alta resistencia térmica.

### 6.2 *Transfer Moulding*

Este método de encapsulado es el más empleado. Básicamente, consiste en cubrir el MCM con un molde plástico inyectado a alta temperatura y presión. Por lo tanto, para poder encapsular el componente habrá que disponer de un molde del mismo, que será distinto para cada tipo de dispositivo. Este molde

protege los terminales, evitando que queden dentro del encapsulado.

Para acelerar el proceso de encapsulado, es normal que se disponga de un molde que permita encapsular varios MCMs conjuntamente. Esto, junto a lo barato de los materiales empleados, son las principales ventajas del método. Por otro lado, la maquinaria y moldes necesarios son caros, por lo que resultan poco adecuados para volúmenes de producción pequeños. Asimismo, la propia filosofía del proceso la hace poco propicia para componentes con un número elevado de terminales.

### 6.3 *Hermetic Casing*

Esta técnica trata de sellar el MCM en una caja hermética. Este proceso es costoso, el encapsulado es pesado y, generalmente, no se usa para MCMs con alta densidad de terminales. Además, es un proceso delicado, que ha de llevarse a cabo en una atmósfera rica en nitrógeno, y en el que hay que tener especial atención de no dañar los terminales.

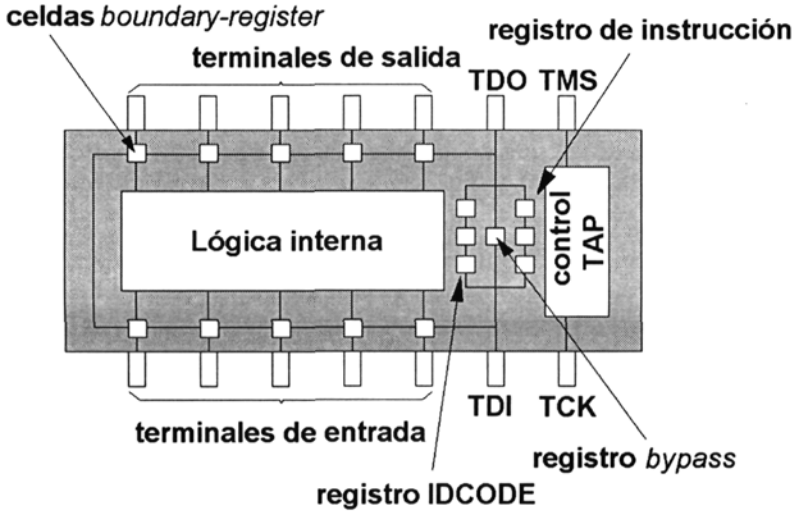
## 7 Métodos de comprobación

Los métodos de chequeo y verificación del MCM deben ser analizados cuidadosamente antes de comenzar el diseño del mismo, pues, posteriormente, su alta densidad de conexiones, dificultará este proceso.

### 7.1 *Boundary scan*

El método de verificación IEEE 1149.1 *Test Access Port and Boundary Scan Architecture* fue propuesto para su uso en circuitos impresos. En la Fig. 15.9 se muestra la estructura básica que impone este estándar. Se puede observar que los elementos de memoria que constituyen la cadena de verificación se sitúan a lo largo de todos los *pads* periféricos de cada circuito integrado, ubicados entre los terminales y el circuito en sí. A cada circuito se le añade un pequeño controlador (control *test access port*, TAP), con el cual el usuario puede seleccionar qué circuito comprobar, y cuatro terminales con distintas funciones:

- TDI - datos de entrada
- TDO - datos de salida
- TCK - reloj



**Figura 15.9:** Estructura simplificada del circuito con estándar de verificación 1149.1.

- TMS - selección de modo

Todos los dispositivos IEEE 1149.1 tienen un registro de *bypass*, que permite cortocircuitar, si se desea, toda la cadena de registros periféricos. La idea del *Boundary scan* (B-Scan) es desarrollar chequeos de verificación que permitan que el patrón pase de un circuito a otro, conectando las señales TDI y TDO de los distintos circuitos. Finalmente, la figura muestra la existencia de un registro de instrucciones y de IDCODE. Este último registro es opcional, y permite identificar el circuito integrado, fabricante y revisión. Este método de verificación permite un fácil control de las partes a chequear y acceso a distintas áreas del MCM. Además, permite otras funciones, como cargar programas en FPGAs.

La desventaja más importantes del B-Scan es que se ejecuta a baja velocidad, no resultando práctico para comprobar dispositivos complejos. Además, requiere que todos los dispositivos empleados tengan integrada la posibilidad B-Scan.

## 7.2 Autocomprobación (*Built-In Self Test*)

El método de autocomprobación (BIST) se diseñó inicialmente para circuitos integrados, aunque también resulta práctico para tecnología de circuito im-

preso y de módulos multichip. Básicamente, consiste en emplear registros de desplazamiento como generadores de patrones pseudo-aleatorios y un trazador de señales. La semilla del generador de patrones se puede cargar empleando el método del B-Scan. La función del trazador de señales es comprimir la respuesta en una palabra, que es desplazada por el circuito, por ejemplo, usando B-Scan. De esta forma, el BIST permite que los patrones de comprobación se generen en el circuito, permitiendo que la verificación se haga a la velocidad misma del sistema, por lo que es mucho más rápida que la verificación B-Scan. Permite además comprobar zonas aisladas del dispositivo, como memorias integradas en el circuito. Sin embargo, para su ejecución es necesario añadir componentes extras al circuito, registros y trazador, que consumen área del sustrato.

# Bibliografía

## Tecnología del semiconductor y circuito integrado

---

- E. Calleja, J.M. Herrero, E. Lapeña y E. Muñoz, *Introducción a los circuitos integrados*, Servicio de Publicaciones de la ETSI Telecomunicación: Madrid, 1988
- S.K. Ghandhi, *VLSI Fabrication Principles*, John Wiley & Sons: Chichester, 1994
- S.J. Harrold, *An introduction to GaAs IC design*, Prentice Hall: Londres, 1993
- M.J. Howes y D.V. Morgan, *Gallium Arsenide: materials, devices and circuits*, John Wiley & Sons: Chichester, 1986
- W.S. Ruska, *Microelectronic Processing*, McGraw-Hill Inc.: Nueva York, 1987
- Siemens semiconductor group, *Semiconductor technical product information*, Siemens AG, 1996
- S.M. Sze, *VLSI Technology*, McGraw-Hill Inc.: Nueva York, 1988



**Parte III**

**Tecnología Optoelectrónica**



# 16

## Dispositivos optoelectrónicos

---

### 1 Introducción

El espectro de radiaciones electromagnéticas se extiende desde unos pocos Hz hasta  $10^{24}$  Hz. En esta enorme extensión, la banda comprendida entre los 430 THz y los 750 THz pasaría totalmente inadvertida si no fuera porque en ella se comunica más información al ser humano que en cualquier otra. Esta banda constituye el espectro luminoso que el ojo humano es capaz de percibir y está comprendido entre una longitud de onda de 400 nm hasta 700 nm.

En el campo de la electrónica existe un conjunto de dispositivos basados en semiconductores que son sensibles a la luz, transformando la energía eléctrica en energía lumínica o viceversa. Dentro de este conjunto de dispositivos se pueden definir dos grupos:

#### 1. Dispositivos electroluminescentes:

La electroluminescencia es una propiedad intrínseca de algunos materiales que consiste en que éstos emiten luz (visible o no) cuando son sometidos a un campo eléctrico. Dentro de este grupo, los dispositivos semiconductores más representativos son:

- Diodos LED (*Light Emitting Diodes*)
- Diodos iRED (*Infrared Emitting Diodes*)

- Emisores de Conjuntos Optoacoplados

## 2. Dispositivos fotosensibles:

En este caso, la energía lumínica es transformada en energía eléctrica. Los elementos semiconductores más representativos son, en este caso, los fotodiodos, los fototransistores y los receptores de Conjuntos Optoacoplados.

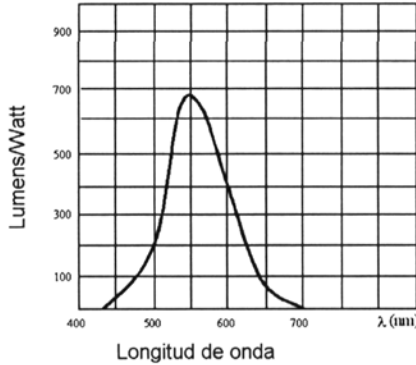
En la electrónica industrial estos dispositivos se utilizan para un gran número de aplicaciones. Las más representativas son:

- Información luminosa para indicar distintas situaciones: lámparas / pilotos (de varios colores), diodos led, etc
- Indicadores de panel, instrumentos de medida digitales: displays alfanuméricos
- Aislamiento galvánico entre dos etapas: conjuntos optoacoplados
- Control remoto: conjuntos emisores/receptores de infrarrojos
- Comunicaciones ópticas

## 2 Conceptos básicos de fotometría

El uso de dispositivos optoelectrónicos implica una cierta familiarización con la terminología utilizada en el campo de la óptica y, específicamente, de la fotometría. Por un lado, las propiedades físicas de la luz y de las fuentes lumínicas se miden en unidades radiométricas. Por otro lado, los atributos psicofísicos atribuidos a la luz se miden en unidades fotométricas. La correlación entre ambas la establece el CEI (Comité Electrotécnico Internacional), utilizando como patrón el estándar de ojo humano, y estableciendo en base a éste la función estándar de luminosidad. La forma que adopta esta función estándar de luminosidad coincide con la función de transferencia de un filtro que se aproxima al comportamiento del ojo humano medio bajo buenas condiciones de luz.

Básicamente, el ojo responde a la cantidad de energía radiante que cae sobre la retina y a la longitud de onda de éstas. Así, para una determinada densidad de flujo radiante, expresada en  $\text{Watts/m}^2$ , y de longitud de onda,  $\lambda$ , existe una cantidad fotométrica asociada, que se expresa en  $\text{Lumens/m}^2$ .



**Figura 16.1:** Función estándar de luminosidad según el CEI

Por lo tanto, la función estándar de luminosidad es un diagrama en el que se relacionan los Lumens/Watt en función de la longitud de onda. Esta función tiene un valor máximo de 680 Lumens/Watt a 555 nm (correspondiente al color verde) y el punto de media potencia se sitúa entre los 510 nm y los 610 nm. (Fig. 16.1).

Por lo tanto, el flujo lumínico total emitido por una fuente lumínica en todas las direcciones se puede medir en Lumens. En algunos casos, no interesa tanto orientarlo en una dirección determinada, como saber la forma en que se distribuye el flujo en el espacio inmediato a la fuente. Si se considera la fuente lumínica como un punto, se puede dividir el espacio alrededor de la misma en elementos de ángulos sólidos ( $dw$ ) y determinar el flujo lumínico ( $dF$ ) contenido en cada elemento de ángulo sólido ( $dF/dw$ ). La cantidad resultante se mide en Lumens/esteroradianes y se denomina Intensidad lumínica ( $I$ ). La unidad de intensidad lumínica es la Candela. Dichas unidades se relacionan como muestran la Fig. 16.2 y las siguientes ecuaciones:

$$dw = \frac{dA}{dr^2} \tag{16.1}$$

$$I = \frac{dF}{dw} \tag{16.2}$$

Dado que el espacio que rodea a un punto es de  $4\pi$  estereoradianes, es evidente que una fuente lumínica isotrópica de una candela de intensidad emite un total de  $4\pi$  Lumens de flujo luminoso. Ninguna fuente de luz real es isotrópica, por lo que es bastante común ver gráficos en los que se representa la intensidad lumínica en función del ángulo respecto del eje.

### 3 Principio de funcionamiento de los dispositivos optoelectrónicos electroluminiscentes

#### 3.1 Diodos LED

Los diodos LED (*Light Emitting Diodes*) funcionan en base al principio de inyección luminescente. A través de una unión *pn* polarizada en directa existe un movimiento de portadores mayoritarios, que se desplazan entre ambas regiones y dan lugar a procesos de recombinación. En los diodos LED, algunos de estos procesos de recombinación pueden producir la emisión de fotones (recombinaciones radiantes). La energía asociada a cada uno de estos fotones es:

$$hv = hc/\lambda \leq E_g \quad (16.3)$$

siendo  $h$  la constante de Planck,  $v$  la frecuencia,  $c$  la velocidad de la luz,  $\lambda$  la longitud de onda, y  $E_g$  el salto entre bandas de energía. La Fig. 16.3.a muestra el diagrama de energía de una unión *pn* en equilibrio, mientras que la Fig. 16.3.b muestra la misma estructura pero aplicando una fuente de tensión externa que polariza en directo la unión.

La probabilidad de una recombinación radiante depende esencialmente de la estructura de bandas del correspondiente material semiconductor. Así, en el caso de semiconductores de *gap* directos, como el *GaAs*, cuando un electrón cae desde la banda de conducción a un estado libre en la banda de valencia se libera una energía en forma de fotón. También será importante que la estructura cristalina del semiconductor sea perfecta, ya que los defectos del

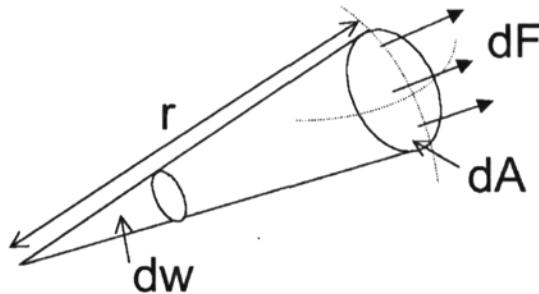
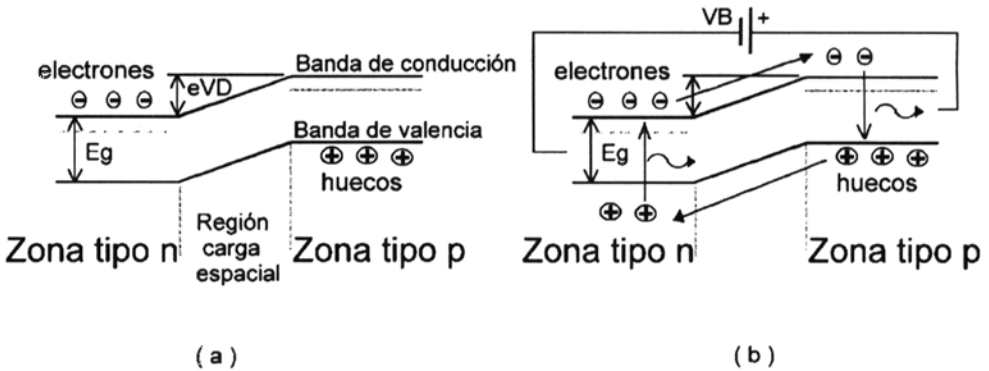


Figura 16.2: Ángulo sólido e intensidad lumínica.



**Figura 16.3:** Diagramas de energía de una unión pn: a) sin voltaje externo; y b) con voltaje externo.

crystal actúan como centros de recombinación no radiante. Por esta razón, las capas activas de los diodos LED se generan por crecimiento epitaxial a temperaturas muy inferiores al punto de fusión del material semiconductor, evitándose así la aparición de defectos.

### 3.2 Diodos infrarrojos

Los emisores de infrarrojos están basados en *GaAs* que tiene una banda prohibida de aproximadamente 1.43 eV, correspondiente a una emisión de aproximadamente 900nm. La Fig. 16.4 muestra el esquema del cuerpo de un diodo de infrarrojo de *GaAs* dopado con silicio. Las capas de semiconductor tipo *n* dopado con silicio y de tipo *p* se crecen epitaxialmente sobre el substrato de *GaAs* tipo *n*. El proceso de recombinación radiante se produce en la unión *pn* y, debido al dopado con silicio, la emisión se realiza en torno a los 950 nm. Como se observa en la Fig. 16.4, parte de la radiación abandona el cuerpo del diodo en camino directo hacia la superficie. Sin embargo, otra parte de esta radiación es emitida en dirección del substrato. Para utilizar también esta radiación, en el reverso del cuerpo del diodo se coloca un espejo que se utiliza como superficie reflectante.

## 4 Encapsulados

La mayoría de los dispositivos optoelectrónicos actuales vienen encapsulados en plástico. Existen dos grandes variantes:

- Encapsulado plástico con patillas largas para montaje tradicional *thru-hole* (tecnología TH).
- Encapsulado plástico para montaje superficial (tecnología SMT).

El uso de un modelo u otro depende esencialmente de la aplicación, aunque también de otros factores como el coste, el tiempo de ensamble, etc. Las Figs. 16.5.a y 16.5.b representan las dimensiones mecánicas de los encapsulados tipo *thru hole* y de montaje superficial, respectivamente.

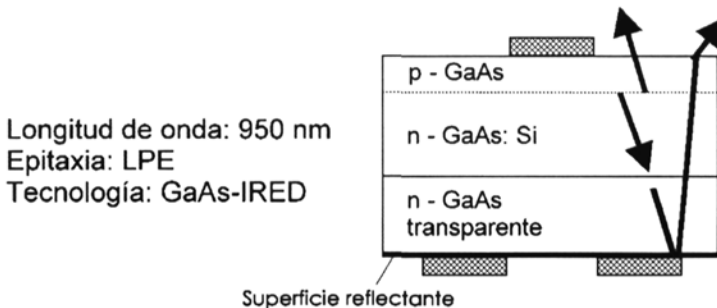
## 5 Proceso de fabricación de un diodo LED para SMT

En la Fig. 16.6 se muestra, de forma simplificada, el diagrama del proceso de fabricación de un diodo LED para SMT. Las fases del proceso son las siguientes:

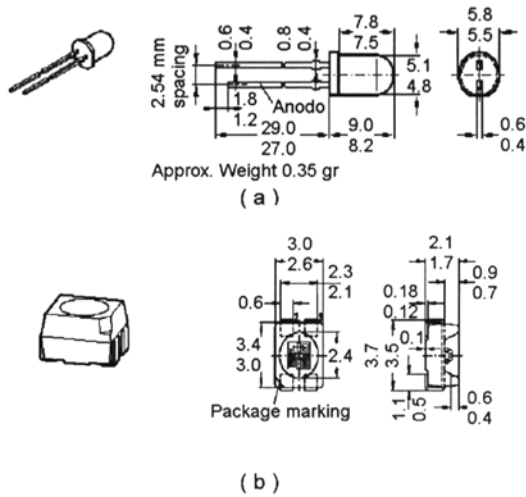
### 1. Proceso de colocación del dado o *chip* (*die*):

En esta fase, se llevan a cabo los procesos más delicados de unión del dado del diodo LED con el soporte metálico (alimentado de manera automática) que constituirán las patillas terminales. El proceso consta de los siguientes puntos:

- Fijación del dado: unión física del cuerpo del diodo LED con el soporte metálico usando el método de *pick & place*. Los dados, que



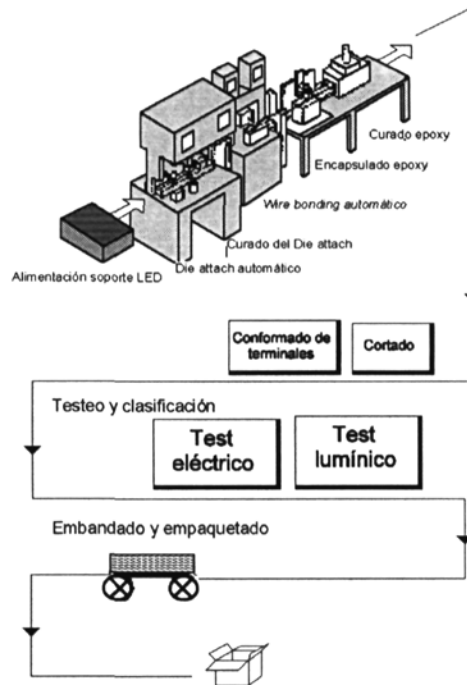
**Figura 16.4:** Estructura del cuerpo de un diodo de infrarrojos.



**Figura 16.5:** Dimensiones de los encapsulados: a) TH y b) SMT.

vienen en obleas o embandados, son cogidos de su posición o cavidad y colocados mediante un brazo controlado por ordenador en la posición que le corresponda sobre la estructura metálica. Esta operación es bastante delicada, pues ha de realizarse a la mayor velocidad posible para así disminuir los costes de fabricación, pero además con la suficiente suavidad para no dañar el dado del LED. A tal efecto, un brazo articulado con un chupón con extremo de caucho recoge el dado por vacío, lo coloca en las coordenadas correspondientes y lo deposita suavemente (Fig. 16.7.a).

- **Curado:** para unir el dado con el soporte metálico sobre el que se ha ubicado, se usan materiales adhesivos previamente depositados. Este material adhesivo requiere un "curado" posterior para adquirir las características mecánicas que se le exigen.
- **Wire bonding:** Esta etapa consiste en efectuar la unión eléctrica de los terminales del dado con el soporte mecánico. Este enlace eléctrico se lleva a cabo con hilos de oro o de aluminio que, mediante el procedimiento de termocompresión, unen el electrodo del dado del LED con una de las patillas.
- **Encapsulado epoxy:** Una vez obtenida la estructura electrónica, procede encapsular el conjunto con un material que le dote de pro-



**Figura 16.6:** Esquema del proceso de fabricación de un diodo LED.

tección mecánica, soporte para manipulación y medio de transferencia del calor generado en la unión *pn* semiconductor del diodo. Este encapsulado envuelve todo el conjunto de manera hermética, dejando tan sólo a la vista la ventana superior por donde emanan las radiaciones lumínicas emitidas por el diodo y en la parte posterior los terminales que posteriormente serán soldados en la placa de circuito impreso (PCI).

- **Curado epoxy:** Una vez realizada la inyección envolvente del conjunto eléctrico, se procede a un curado del mismo por temperatura, lo cual le permite alcanzar la rigidez necesaria.

## 2. Cortado y conformado de patillas:

En esta fase, la estructura metálica que soporta el dado del LED, y que posteriormente constituirá las patillas, se recorta a las dimensiones adecuadas y se conforma para obtener la geometría final.

### 3. Test eléctrico:

El test eléctrico permite determinar si el conjunto funciona adecuadamente desde el punto de vista eléctrico. Mediante un sistema de verificación automática se comprueban los parámetros DC más comunes, produciéndose el rechazo inmediato de la unidad que no cumpla con las especificaciones. Este test se suele realizar por muestreo, ya que el test eléctrico más riguroso se realizó anteriormente, sobre la oblea. En este caso, el objetivo es esencialmente asegurar que el proceso de ensamble mecánico ha sido el adecuado y no ha deteriorado el dispositivo.

### 4. Test óptico:

El test óptico trata de verificar que el LED emite en la longitud de onda adecuada y con la intensidad lumínica especificada. Esta prueba también se realiza por muestreo, ya que de nuevo se trata de discriminar un fallo en el proceso de ensamble.

### 5. Embandado y empaquetado:

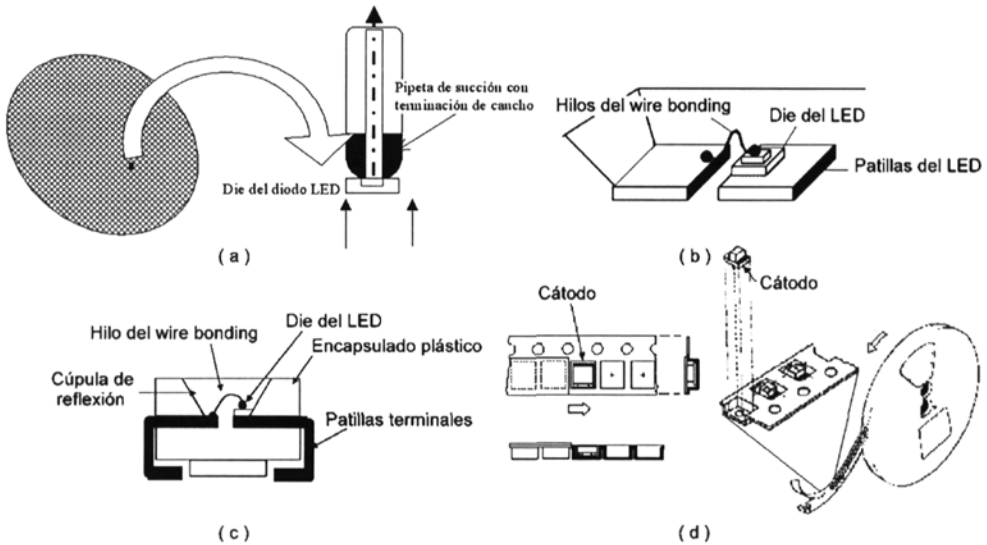
En esta última fase el fabricante ha de asegurar la integridad del producto en el transporte hacia el cliente, y, por supuesto, que el producto que envía realmente es el solicitado.

Con respecto al embandado, éste depende del tipo de encapsulado. Así, si se trata de LEDs de terminales tradicionales, el embandado se hace del tipo *ammopack*, mientras que para los de tipo SMT, estos van ubicados en unas cintas y enrollados en unos carretes con los tamaños adecuados para poder ser utilizados en máquinas de *pick & place* automáticas. La Fig. 16.7.d muestra un ejemplo de embandado en carrete de diodos LED para montaje superficial.

## 6 Encapsulado SMT-TOPLED

Este tipo de encapsulado es muy utilizado por los grandes fabricantes de diodos LED de montaje superficial, y prácticamente se está convirtiendo en un estándar. Corresponde con la caja de condensadores de tantalio B, recogida en las normas IEC 286, parte 3 y EIA IS28 (Fig. 16.5.b). Este encapsulado tiene las siguientes características:

- Dimensiones y forma de patillas estándar.



**Figura 16.7:** Esquema del proceso de fabricación de un diodo LED: a) *Pick & place* del cuerpo del LED; b) esquema del *wire bonding*; c) sección del encapsulado; y d) embandado en carrete de LEDs de SMT.

- Identificación del cátodo.
- Superficies superior y laterales planas para facilitar la manipulación con máquinas de *pick & place*.
- Encapsulado termoplástico de alta temperatura para soldadura por re-fusión.

## 6.1 Calidad y fiabilidad

El nivel de calidad de los componentes SMT-TOPLED suministrados en *tape & reel* ha de ser muy alto, con un porcentaje de defectuosos de pocas partes por millón (ppm) (inferiores a 10 ppm). Con el objeto de asegurar este objetivo, los departamentos de calidad, tanto del fabricante como del cliente, han de estar perfectamente coordinados, y la línea de fabricación deberá ser estable y controlada. Generalmente estas líneas están totalmente automatizadas, de manera que no hay prácticamente manipulación humana. Todas las decisiones se toman en base a datos estadísticos.

Al usar tecnología SMT, los requisitos de calidad y fiabilidad de los diodos

LED como producto terminado se incrementan. Para conseguir estos objetivos, los componentes han de ofrecer una elevada calidad inicial y una elevada fiabilidad a largo plazo. A tal efecto, el fabricante somete a sus LED a ensayos encaminados a evaluar la fiabilidad de los mismos. Los ensayos de fiabilidad incluyen el procesado previo de los mismos (aplicación de adhesivo en la placa de circuito impreso (PCI) de prueba, colocación de los mismos, soldadura según el proceso establecido, etc ). Una vez realizada esta fase, la placa de prueba con los diodos LED a cualificar es sometida a las distintas pruebas. Estos tests simulan y aceleran las condiciones normales de uso. Con esto, el fabricante garantiza la integridad del LED en el proceso de ensamble en la PCI, y su longevidad en las aplicaciones.

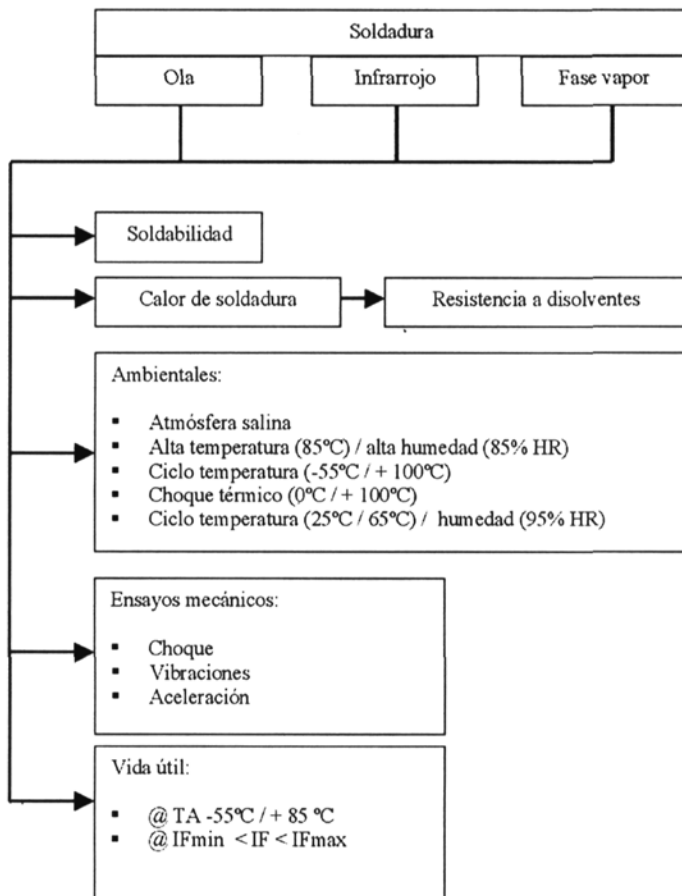
La Fig. 16.8 muestra el diagrama de flujo de los ensayos de cualificación a que son sometidos los diodos LED. La mayoría de los fallos de los diodos LED se produce por estrés térmico. Generalmente el chip del LED se monta sobre la estructura de patillas de contactos, posteriormente se realiza las conexiones con hilo (*wire bonding*) y el conjunto es encapsulado en *epoxy*. Los cambios térmicos originan que los distintos materiales se expandan y contraigan de manera diferente, produciendo las bajas temperaturas fallos estructurales, y las altas temperaturas una reducción de la vida útil, más que fallos inmediatos.

La temperatura interna de la unión del LED depende de la temperatura ambiente, de la potencia disipada en el LED y de la resistencia térmica entre la unión y el exterior. La degradación a largo plazo del chip del LED se produce cuando la temperatura de la unión y del encapsulado alcanzan los 125°C. Esto da lugar a una reducción de la intensidad lumínica y un efecto deteriorante en la ventana transparente, que se vuelve opaca, empeorando consecuentemente las condiciones de emisión.

## 7 Consideraciones de montaje de los diodos LED

En este apartado se indican las consideraciones de montaje más importantes con el objetivo de mantener los estándares de calidad necesarios, y asegurar la fiabilidad inicial de los diodos tanto para los de montaje convencional (patillas largas) como para los de SMT. Con el fin de evitar estar sometido a fuentes térmicas que pudieran aumentar indebidamente la temperatura de la unión, se recomienda:

- Permitir y facilitar la convección de aire alrededor del LED.



**Figura 16.8:** Ensayos de fiabilidad.

- Colocar los componentes que disipan más calor lejos de los LED, y en cualquier caso, nunca debajo de los mismos.
- Evitar que la temperatura de la unión alcance los 100 °C.

Es muy importante evitar el sobrecalentamiento de los LED durante el proceso de soldadura. Así, según indican los propios fabricantes, se recomienda que el tiempo de soldadura no supere los 3 segundos, a una distancia de 1.7 mm del encapsulado a 260 °C.

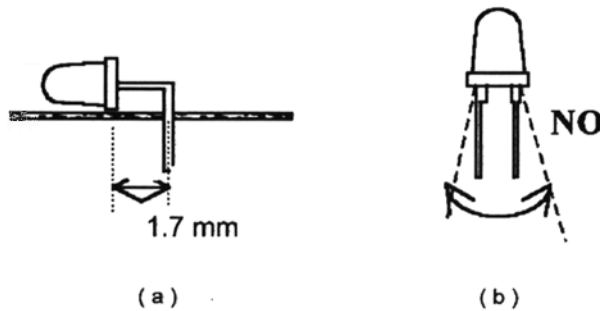


Figura 16.9: Condiciones de montaje de los diodos LED.

### 7.1 Diodos LED de montaje convencional (Patillas largas)

Existen varias formas de montaje de los diodos LED convencionales:

- Soldado en la PCI
- Insertado en zócalos
- Montado en paneles

El doblado de las patillas se puede realizar siempre y cuando se apliquen los siguientes criterios:

- No se pueden doblar a menos de 1.7 mm de la base del encapsulado (Fig. 16.9.a).
- No se puede ejercer ningún esfuerzo sobre el encapsulado al doblar las patillas.
- No deben insertarse en PCI's cuyos taladros no tengan el mismo paso que el LED (Fig. 16.9.b). En caso contrario, se generará un estrés mecánico sobre el encapsulado, lo cual originará la rotura del mismo.

### 7.2 Diodos LED de montaje en superficie

El uso de los LED de SMT ha dado lugar a que éstos se alejen del plano accesible por el usuario. Para solucionar este problema, se recurre al uso de los *light pipe*, es decir, canalizaciones de policarbonato que llevan la información luminosa al panel, acercándola al usuario (ver Fig. 16.10).

## 8 Consideración sobre diseño con diodos LED

En este apartado se analizan los aspectos fundamentales que han de tenerse en cuenta a la hora de diseñar aplicaciones con diodos LED. En el diseño de un circuito de control de un diodo LED, el objetivo es de obtener la mejor respuesta lumínica, la menor disipación y asegurar la fiabilidad y el mayor tiempo de vida útil. Las prestaciones de un diodo LED quedan recogidas en las especificaciones que el propio fabricante facilita. Así, en las hojas de datos, se facilitan tablas y gráficas con información relativa a las características ópticas y eléctricas del dispositivo, así como los valores máximos admisibles (que constituyen los máximos que puede soportar). Es, por lo tanto, importante, saber como utilizar correctamente dicha información, en aras de obtener un diseño óptimo.

### 8.1 Información de las hojas de características

Las hojas de características o datos del dispositivo ofrecen la siguiente información:

- Intensidad lumínica axial y ángulo de visión:

Esta tabla permite escoger el diodo LED que más se ajuste a los requisitos ópticos establecidos por el diseño. Normalmente se ofrecen los datos mínimo, típico y máximo.

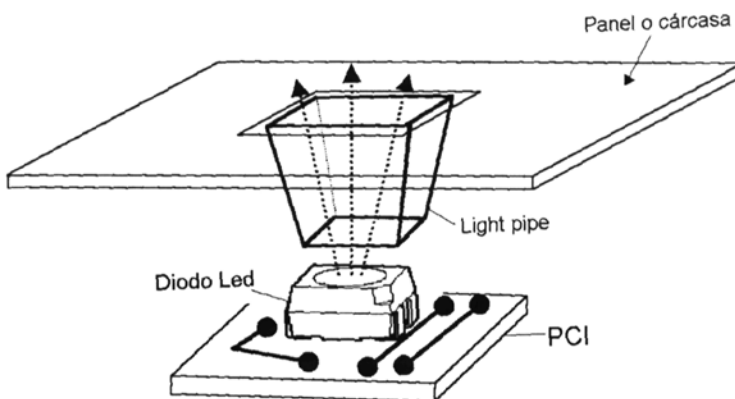


Figura 16.10: Utilización de los *light pipe*.

- Valores máximos admisibles a 25°C:

Contiene los valores máximos de los parámetros funcionales del diodo LED. Estos no pueden ser sobrepasados en ningún caso, y el diseño de la aplicación ha de ser tal que el diodo trabaje siempre lo más alejado posible de estos valores.

- Características electro-ópticas a 25 °C:

Esta tabla contiene los datos ópticos y eléctricos que permiten determinar las condiciones de funcionamiento del LED.

- Gráficas:

Las gráficas que normalmente se suelen incorporar son:

- Corriente directa / tensión directa del diodo
- Intensidad lumínica relativa / corriente DC directa
- Eficiencia relativa / corriente de pico del LED
- Corriente máxima de pico / ciclo de trabajo
- Intensidad lumínica / desplazamiento angular

## 8.2 Criterios de diseño

Los dos criterios que establecen los límites operativos son la corriente directa máxima ( $I_F$ ) establecida para asegurar la máxima vida operativa del mismo, y la temperatura máxima de la unión ( $T_{jmax}$ ), valor que depende del encapsulado y que bajo ninguna circunstancia se ha de superar.

### Resistencia térmica unión-ambiente ( $R_{\theta JA}$ ):

La temperatura de la unión del LED es la suma de la temperatura ambiente ( $T_A$  - °C), y el incremento de la temperatura de la unión por encima de la ambiente ( $\Delta T_j$  - °C), la cual es el producto de la potencia disipada en la unión del diodo ( $P_D$  - W), y la resistencia térmica entre la unión del LED y el ambiente ( $R_{\theta JA}$  - °C/W).

$$\begin{aligned} T_J &= T_A + \Delta T_j \\ T_J &= T_A + P_D \cdot R_{\theta JA} \end{aligned} \quad (16.4)$$

Las patillas del LED son el camino primario para disipación de calor entre la unión del diodo y el ambiente.

**Cálculo de la potencia máxima ( $P_{Dmax}$ ):**

La potencia máxima que se puede disipar en la unión de un diodo LED ( $P_{Dmax}$ ) viene determinada por el producto entre la tensión directa máxima ( $I_{DCmax}$ ) y la tensión directa ( $V_F$ ) para esa corriente:

$$P_{Dmax} = I_{DCmax} \cdot V_F \quad (16.5)$$

**Limitación de corriente:**

Un LED es un dispositivo que funciona por corriente, y por lo tanto suele emplear algún tipo de mecanismo de limitación de corriente. Generalmente se utiliza una resistencia serie intercalada con el LED. El valor de esta resistencia viene dado por la siguiente expresión:

$$R = \frac{V_{CC} - V_F}{I_{pico}} \quad (16.6)$$

donde  $V_{CC}$  es la tensión de la fuente de alimentación y  $V_F$  la tensión directa del diodo a la corriente  $I_{pico}$  (que es la corriente directa de pico a través del diodo).

**Intensidad lumínica:**

Por intensidad lumínica se define el valor de la intensidad lumínica a 25 °C, para unas condiciones determinadas de funcionamiento.

# 17

## Pantallas de cristal líquido

---

### 1 Introducción

En este capítulo se analizan los aspectos fundamentales relativos a las pantallas de cristal líquido. Se parte de los fundamentos físicos en los que se amparan para, posteriormente, analizar el proceso de fabricación de las pantallas y, finalmente, estudiar distintos aspectos de los productos existentes en el mercado.

### 2 Pantallas de cristal líquido

La aplicación más común de la tecnología de cristal líquido es la relativa a las pantallas de cristal líquido (LCD, *Liquid Crystal Displays*). Desde un reloj digital o una calculadora hasta una pantalla de ordenador VGA, estos dispositivos se han convertido en un elemento importantísimo de presentación de información actuando como interfaz con el usuario. Básicamente, una pantalla de cristal líquido consiste en una matriz de pequeños segmentos (llamados pixels) que pueden ser manipulados para presentar información.

Los aspectos más importantes que aportan los LCDs son:

- Tamaño y peso: sus reducidas dimensiones y peso frente a los tubos de rayos catódicos (TRC) tradicionales, han hecho de estos dispositivos

unos elementos muy utilizados en dispositivos electrónicos en los que el peso y tamaño constituyeran condicionantes importantes.

- Consumo de potencia: en general, los LCD consumen mucho menos potencia que su equivalente en prestaciones, los TRC. Algunas pantallas son reflexivas, por lo que utilizan la luz ambiente. Otras requieren una fuente de luz externa, pero incluso éstas consumen notablemente menos que los TRC.

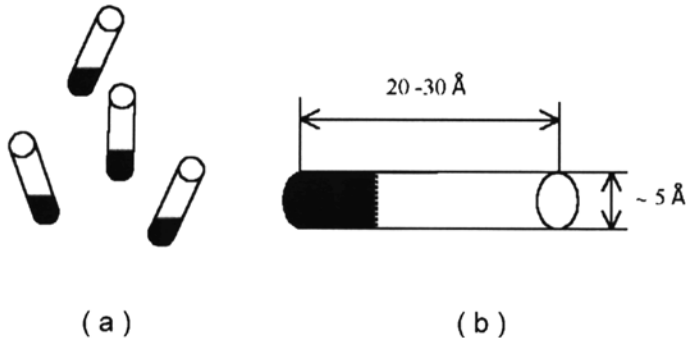
Por otra parte, los LCD también presentan algunos problemas, como su reducido ángulo de visión, su baja relación de contraste o su excesivo tiempo de respuesta.

### 3 Principios físicos

Si se analiza el término cristal líquido se puede llegar a la conclusión de estar empleando dos términos que, a priori, son antagónicos:

- Cristales: conceptualmente este término se asocia con materiales sólidos, indeformables, etc...
- Líquidos: exactamente lo opuesto; es decir, materiales blandos, deformables, etc...

Los tres estados comunes de la materia en la naturaleza, sólido, líquido y gaseoso son diferentes porque las moléculas en cada estado tienen un orden determinado. En el estado sólido (cristalino), existe un orden rígido de las moléculas que se mantienen en una posición y orientación fijas. Para mantener este ordenamiento, existen unas fuerzas muy elevadas que mantienen las moléculas en su sitio. Esto hace que un sólido sea difícil de deformar. En el estado líquido, las moléculas no tienen ni posición ni orientación fijas. De esta forma, las moléculas son libres de poder moverse de forma totalmente aleatoria. Esto quiere decir que las fuerzas de atracción intermolecular que mantenían a un sólido compacto, ahora tan sólo sirven para mantener las moléculas del líquido próximas unas a otras. Por lo tanto un líquido se puede deformar fácilmente. En el estado gaseoso, el movimiento aleatorio de las moléculas ha superado las fuerzas intermoleculares, y éstas tienden a ocupar todo el volumen del recinto que las contenga. En este caso, el orden de las moléculas es totalmente inexistente. La probabilidad de que las moléculas de una determinada región hayan adoptado un ordenamiento rígido con la misma



**Figura 17.1:** a) Moléculas de cristal líquido; y b) dimensiones de una molécula de cristal líquido.

orientación se puede utilizar para definir un orden posicional y orientacional, el cual es mayor en los sólidos y mínimo en los gases.

La diferencia entre los tres estados se puede atribuir a la temperatura de la sustancia. La temperatura es una medida del nivel de aleatoriedad en el orden de las moléculas, de manera que a mayor temperatura, menos orden existe. Por tanto, el incremento de temperatura originará la transición del estado sólido a líquido y, posteriormente, a gaseoso. Considerando lo expuesto, algunas sustancias adoptan un estado líquido cristalino a una temperatura que está entre el estado sólido y el líquido. En este estado, la sustancia presenta algunas propiedades de los sólidos y otras de los líquidos. Así, un cristal líquido es fluido como un líquido, pero anisotrópico<sup>6</sup> en sus características ópticas y electromagnéticas, al igual que los sólidos.

Los fluidos ordinarios son isotrópicos en la naturaleza: sus aspectos ópticos, magnéticos y eléctricos son aparentemente idénticos desde cualquier perspectiva. Aunque las moléculas que componen el fluido son anisométricas<sup>7</sup> en su forma, esta anisometría no influye excesivamente en el comportamiento anisotrópico. Sin embargo, existen muchas clases de moléculas anisométricas que ofrecen un comportamiento tecnológico relevante.

Los cristales líquidos están compuestos por moléculas de tamaño medio que tienden a tener una forma elongada (Fig. 17.1.a). Estas moléculas pueden considerarse como cilindros cuyas dimensiones se muestran en la Fig. 17.1.b.

<sup>6</sup>Isotropía: Dícese de los cuerpos cuyas propiedades respecto a los fenómenos físicos son independientes de la dirección en que se consideren los mismos.

<sup>7</sup>Isometría: Transformación geométrica que conserva las distancias.

Debido a su forma alargada, bajo las condiciones apropiadas, las moléculas pueden ofrecer un orden orientacional, de manera que todos los ejes se alineen en una dirección determinada. Como consecuencia, este orden rudimentario afecta de manera muy importante a la forma en que la luz y la electricidad influyen en el material. Así, si la dirección de la orientación varía en el espacio, la orientación de la luz (por ejemplo la polarización) también lo hace. Esta es la característica en la que se basan las pantallas de cristal líquido. La investigación a este respecto se ha centrado en el papel que juega la simetría en las fases de cristal líquido y en las transiciones a otras fases, así como su comportamiento ante campos eléctricos y magnéticos, y los efectos que se producen al confinarlos en espacios no mayores que las propias moléculas.

## 4 Tipos de cristales líquidos

El tipo de orden que presentan las moléculas define el estado de cristal líquido. Las principales fases que se pueden dar son:

- Fase nemática
- Fase esméctica
- Fase ferroeléctrica
- Fase colestérica

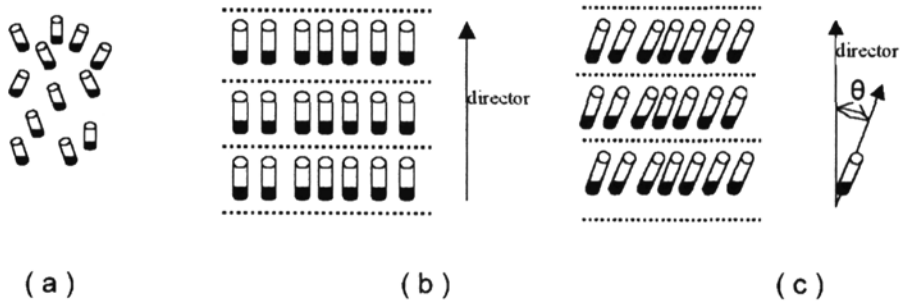
### 4.1 Cristales líquidos nemáticos

Este tipo de cristales utilizan el cristal líquido en la fase nemática. La fase nemática se caracteriza porque las moléculas tienen un orden preferencial según una dirección determinada, pero no presentan ordenación según un plano normal a dicha dirección. Esto es, los ejes de las moléculas se sitúan de forma aproximadamente paralela entre sí, pero sus posiciones relativas no están predeterminadas (Fig. 17.2.a).

La fase nemática aparece en los rangos altos de temperatura. Ofrecen una menor viscosidad, es decir, fluyen con bastante facilidad. Son los cristales líquidos utilizados en aplicaciones comerciales de bajo coste.

### 4.2 Cristales líquidos esmécticos

La fase esméctica se encuentra a una temperatura menor que la nemática. Está formada por varias capas de moléculas que pueden deslizar una sobre



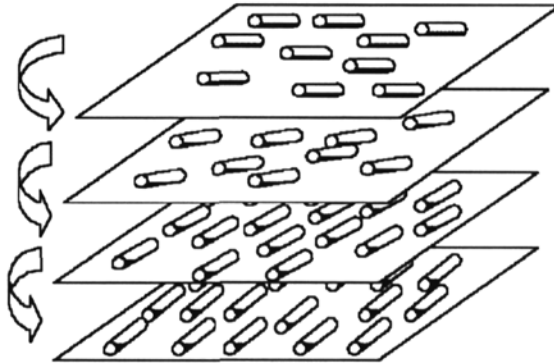
**Figura 17.2:** a) Cristal líquido en fase nemática; b) cristal líquido en fase esméctica A; y c) cristal líquido en fase esméctica C.

otra, como si se tratara de un gel. Dentro de esta fase, existen una decena de variantes. La diferencia entre las distintas fases esmécticas radica en la disposición de las moléculas dentro de las capas.

La esméctica **A** se caracteriza porque las moléculas están alineadas con respecto al eje director (Fig. 17.2.b). En el caso de la fase esméctica **C**, las moléculas presentan una desviación  $\theta$  respecto del eje director (Fig. 17.2.c). Esta ordenación hace que los cristales líquidos esmécticos estén mucho más próximos a los sólidos que los nemáticos, lo que se traduce en una gran viscosidad que ha dificultado cualquier aplicación dinámica de estos materiales, cuyo único uso comercial se centra en paneles cuasi-estáticos.

### 4.3 Cristales líquidos ferroeléctricos

La mayoría son esmécticos tipo **C** con un centro ópticamente activo que les confiere una distribución helicoidal. La ferroelectricidad se manifiesta como una polarización espontánea. En estas circunstancias, los dipolos eléctricos moleculares no se cancelan mutuamente, sino que permanecen paralelos. Además, cuando se trabaja con muestras de muy poco espesor (1-2 mm), presentan un comportamiento biestable en dicha polarización (estados estables en ON y OFF). Finalmente, los tiempos de conmutación entre estados son muy reducidos (muy inferior al de los nemáticos).



**Figura 17.3:** Orientación de las moléculas de un cristal líquido colestérico.

#### 4.4 Cristales líquidos colestéricos

Los cristales líquidos colestéricos proceden de compuestos naturales como el colesterol. Se caracterizan porque, al igual que los nemáticos, ofrecen un orden de largo alcance según una dirección y una sola fase. Sus moléculas tienen una estructura helicoidal que permite la reflexión selectiva de la luz. Es decir, la luz que incide sobre el cristal se verá reflejada preferentemente cuando su longitud de onda coincida con el paso de hélice (*pitch*). La Fig. 17.3 muestra la distribución de las moléculas.

Tal y como se puede ver en la Fig. 17.3, la dirección media que adoptan las moléculas de cristal líquido colestérico va describiendo una espiral a medida que se recorre la estructura de arriba abajo.

## 5 Fabricación de pantallas de cristal líquido

Las pantallas de cristal líquido (LCD) se elaboran a partir de dos superficies planas transparentes de vidrio, entre las que se deposita el cristal líquido, formándose un sandwich. Anteriormente, se condiciona la orientación del cristal líquido haciendo un tratamiento químico superficial de las caras internas de los vidrios. Estos son:

- Homogéneo: las moléculas se orientan paralelamente a la cara. Son las más usadas en las aplicaciones comerciales. Se obtienen depositando so-

bre la superficie un material que después de ser procesado, se transforma en polímero.

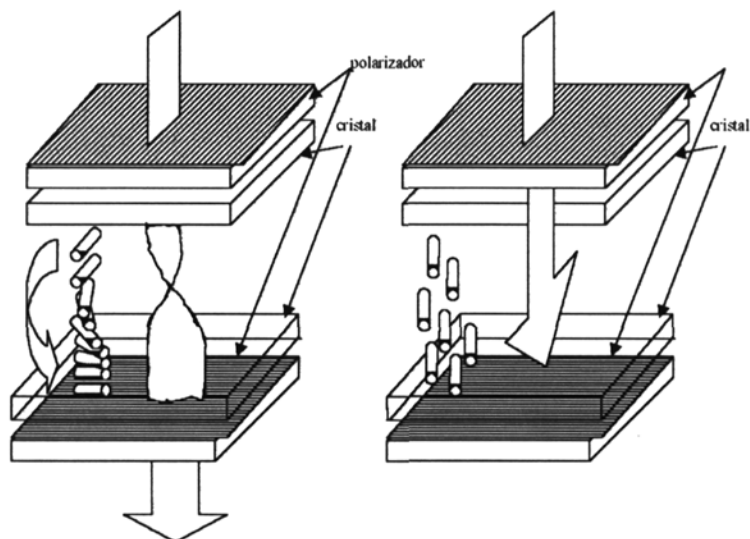
- Homeotrópico: las moléculas se orientan perpendicularmente a la cara. El tratamiento se basa en detergentes que convierten la superficie en hidrófoba.

Las moléculas no se depositan de forma exactamente paralela a la cara del vidrio, sino que forman un pequeño ángulo.

Una vez acondicionadas las superficies, el dispositivo se construye uniendo dos caras tratadas, interponiendo entre ambas un separador que establece la distancia deseada entre las superficies, es decir, el espesor de cristal líquido necesario. Al asociar dos caras homeotrópicas, la orientación global del cristal líquido también será perpendicular a las caras. Dos caras homogéneas paralelas, por su parte, producen una orientación paralela de toda la muestra. Existe una tercera posibilidad de gran interés tecnológico: si se asocian dos caras homogéneas con las direcciones de tratamiento perpendiculares entre sí y se introduce un cristal líquido nemático, el material se orienta de acuerdo con la dirección de cada cara en sus proximidades: en la parte central, las moléculas giran paulatinamente intentando adaptarse a la vez a ambas condiciones de contorno. El resultado es una estructura llamada *twist*, en la que el eje director, manteniéndose paralelo a las caras, sufre un giro de  $90^\circ$  al pasar de una cara a otra (Fig. 17.4).

El espesor del cristal líquido entre las láminas de cristal es de aproximadamente  $10 \mu\text{m}$ . El conjunto se construye de tal forma que, sin tensión aplicada, las moléculas de cristal líquido adoptan una estructura helicoidal (*twisted*). Esta configuración hará que el plano de luz polarizada atraviese el polarizador superior. En el momento en que se aplique el nivel de tensión adecuado, las moléculas rotarán para apuntar en la dirección del campo eléctrico, destruyendo la estructura helicoidal y, por lo tanto, la posibilidad de guiar la luz. La luz polarizada que atraviesa el conjunto no puede superar el polarizador inferior. Por lo tanto, el conjunto se comporta como un obturador de luz; sin tensión aplicada, transmite la luz, mientras que si se aplica una pequeña tensión, (generalmente del orden de un voltio), la luz deja de transmitirse.

Además, la cara interna de los vidrios debe estar recubierta de electrodos transparentes (óxido de estaño e indio) que permitan la orientación del cristal líquido con señales eléctricas. Los electrodos se preparan con un procedimiento fotolitográfico, con el que se elige la forma de los segmentos numéricos o alfanuméricos que presentará finalmente el visualizador. Además, se incluyen las



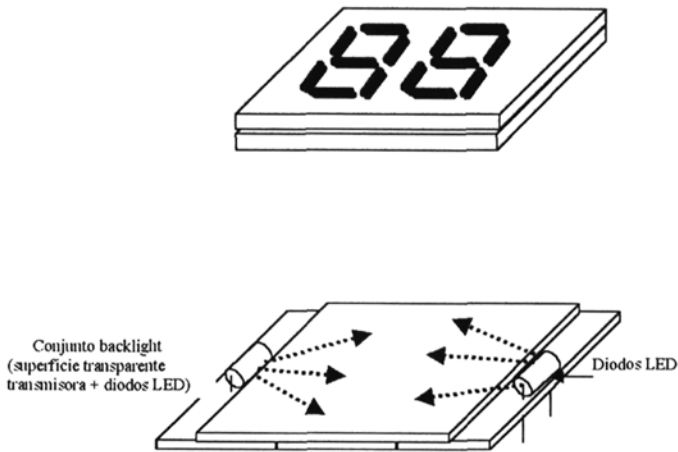
**Figura 17.4:** Funcionamiento de un LCD nemático.

conexiones hasta los bordes de la placa, donde se colocan conectores metálicos en una etapa posterior.

En las caras exteriores se colocan polarizadores con orientaciones predefinidas. Si el dispositivo debe funcionar con luz ambiente por reflexión, el conjunto se completa con un recubrimiento especular (se obtiene un espejo) en la cara trasera. Si el funcionamiento es por transmisión, se incluye un sistema de iluminación posterior (*backlight*) (Fig. 17.5).

## 6 Parámetros característicos de las pantallas de cristal líquido

En este apartado se definen y especifican los parámetros característicos más importantes de los LCD. Esto permitirá fijar sus limitaciones y posibilidades de uso en diferentes aplicaciones. Los parámetros indicados corresponden a



**Figura 17.5:** Conjunto *backlight* más pantalla.

pantallas monocromas (blanco y negro).

- Margen de temperatura:

Si bien el factor temperatura es fundamental en el comportamiento del cristal líquido, los materiales y mezclas utilizados hoy en día permiten asegurar un comportamiento perfecto en los rangos comprendidos entre los  $0^{\circ}\text{C}$  y  $50^{\circ}\text{C}$  (rango comercial) y entre  $-20^{\circ}\text{C}$  y  $70^{\circ}\text{C}$  (rango profesional).

- Tensión umbral de trabajo:

Los niveles de tensión actualmente utilizados son bastante pequeños, comprendidos entre los 2 Vdc y los 6 Vdc, según el modelo y las aplicaciones.

- Consumo de potencia:

El consumo de potencia es muy pequeño (del orden de miliwatios). Este factor es lo que precisamente les ha permitido invadir el mercado de los equipos portátiles.

- **Tiempos de respuesta:**

El tiempo de respuesta ha sido tradicionalmente la limitación más importante que han tenido los LCD para extender sus rangos de aplicación. El descubrimiento del comportamiento biestable de los cristales líquidos ferroeléctricos constituyó un avance notable. Los estados ON (claro) y OFF (oscuro) son estables y se conmuta de uno a otro por pulsos de tensión; los tiempos de subida y bajada son idénticos, situándose en las decenas de microsegundos.

- **Resolución:**

Se define como el número de elementos implementados en un dispositivo. Este parámetro ha crecido últimamente de forma notable, debido a la gran cantidad de información que se presenta en las pantallas, desde caracteres alfanuméricos hasta símbolos.

- **Brillo:**

Los LCD presentan pérdidas de luminosidad con respecto a la fuente de luz que los atraviesa. Las pérdidas se deben esencialmente a los polarizadores. Este defecto se corrige con una fuerte iluminación exterior en los reflexivos, y con un incremento de la iluminación posterior en el caso de los transmisivos.

- **Contraste:**

Este parámetro complementa al anterior, y permite cuantificar la diferencia de tonalidad entre el fondo y el color del carácter.

- **Ángulo de visión:**

Este parámetro se define de dos formas distintas:

- Ángulo de observación que produce el contraste máximo.
- Amplitud angular con la que puede observarse la pantalla obteniendo un contraste determinado.

El ángulo de contraste máximo coincide normalmente con la normal.

- **Tiempo de vida útil:**

Las pantallas de cristal líquido actuales ofrecen unos tiempos de vida lo suficientemente amplios como para poder soportar la vida útil del producto en el que se montan. Si bien, la fragilidad de los mismos los hace

requerir un manejo cuidadoso. Por otro lado, en el montaje, y debido a que se elaboran con placas de vidrio muy delgadas, la manipulación es muy delicada, y si no se hace de manera cuidadosa se podría disparar la tasa de fallos en el montaje de los mismos.

## 7 Pantallas de cristal líquido

La tecnología de fabricación de pantallas de cristal líquido establece dos grandes grupos:

- Matrices pasivas: Se basan en el uso exclusivo de cristal líquido en las distintas modalidades vistas hasta ahora.
- Matrices activas: Se basan en el uso de transistores de película delgada.

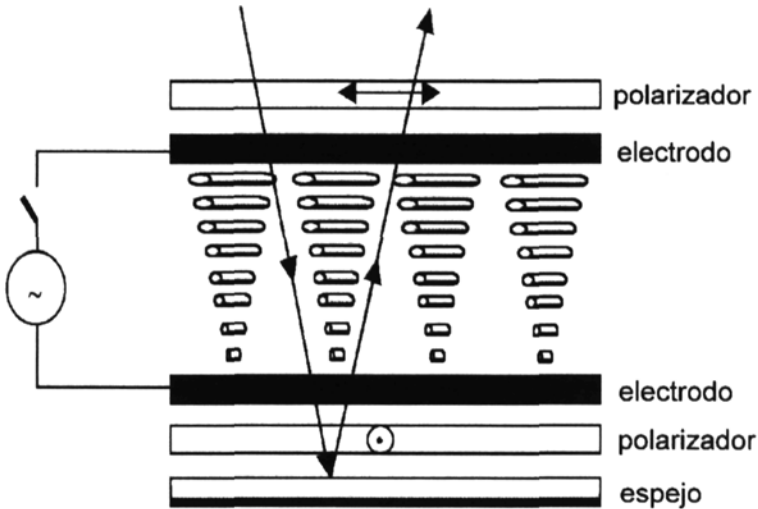
### 7.1 Matrices pasivas

La tecnología de matrices pasivas utiliza las propiedades del cristal líquido, el cual es intercalado entre dos láminas de cristal transparente. En la cara interior de cada cristal, se depositan electrodos invisibles y no se utilizan más elementos adicionales. Al aplicar una tensión entre los electrodos, se produce un campo eléctrico entre los dos cristales. Las moléculas de cristal líquido se alinean con el campo, afectando a la transmisión de la luz a través de los mismos. La mayoría de las pantallas de cristal líquido se fabrican utilizando cristales líquidos nemáticos según la tecnología de efecto de campo o torsionados. Así, se tienen dos grupos:

- TN (*Twisted Nematic*): se utiliza en aplicaciones de bajo coste, en las que los requisitos no son excesivos y las prestaciones no son elevadas.
- STN (*Super Twisted Nematic*): esta familia mejora la anterior en sus aspectos deficitarios y se utiliza en aplicaciones con mayores requisitos.

#### 7.1.1 TN - *Twisted Nematic*

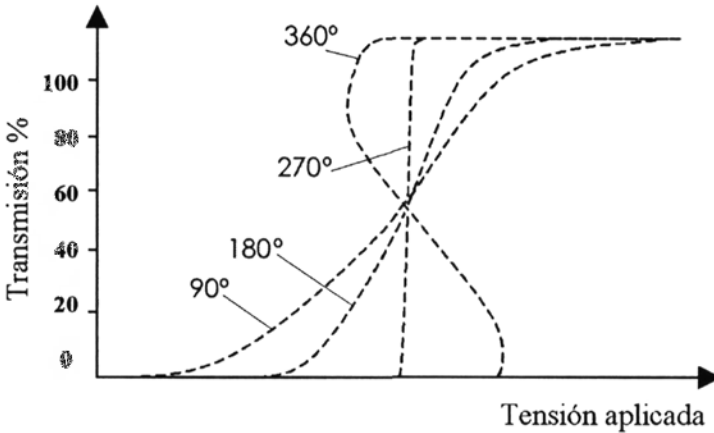
Estos dispositivos están formados por dos polarizadores cruzados entre los que se coloca la estructura de cristal líquido. En la parte trasera se puede instalar un espejo si se desea trabajar en modalidad de reflexión. La célula se rellena con cristal líquido nemático de anisotropía positiva, lo cual implica que al aplicarle un campo eléctrico las moléculas se orientarán en la dirección del campo.



**Figura 17.6:** Conjunto pantalla *twisted nemático*.

La orientación de las moléculas es homogénea en ambas caras pero las direcciones de frotado de las superficies son perpendiculares entre sí. Esta disposición obliga al eje director a realizar un giro de  $90^\circ$  al atravesar la muestra, manteniéndose paralelo al plano de las superficies. De ahí el nombre de esta familia -*Twisted Nematic*- . Al aplicarle una tensión a esta estructura pasará a convertirse en homeotrópica, debido a la anisotropía eléctrica positiva del material. En la situación inicial (antes de aplicar tensión), la radiación óptica atravesará la muestra girando su plano de polarización de  $90^\circ$  (siguiendo el eje óptico de las moléculas). Situando los polarizadores con desfase entre ellos de  $90^\circ$ , la luz recorre el camino hasta el espejo, produciéndose una reflexión en él y recorriendo una trayectoria de vuelta análoga a la incidente. Un razonamiento idéntico puede aplicarse al caso de una pantalla por transmisión, aunque se pasa una sola vez por el material (Fig. 17.6).

Por el contrario, cuando se aplica un campo entre los electrodos de la célula, la orientación del eje óptico de las moléculas es paralela al campo y por lo tanto la luz que atraviesa la muestra no sufre cambio de polarización. De este modo, será absorbida en el segundo polarizador y no existirá radiación reflejada (o transmitida). El visualizador aparecerá en el primer caso transparente y en el segundo opaco. Debido a las pérdidas introducidas por los polarizadores, el estado claro es de color gris mientras que el oscuro es negro.



**Figura 17.7:** Gráfica tensión/transmisión para varios ángulos de giro en estructuras STN.

**7.1.2 STN -*Super Twisted Nematic*-**

Están contruidos de modo similar a los anteriores, con una única diferencia: el ángulo que gira el eje director desde una superficie hasta la otra no es de 90°, sino que puede tomar valores comprendidos entre 180° y 360°. El ángulo que teóricamente ofrece el mejor resultado es el de 270°. Para conseguir esta distribución de las moléculas es necesario dopar el cristal líquido nemático con un colestérico; de este modo, las moléculas del nemático van girando para acomodarse a la hélice del colestérico. Se define un nuevo parámetro, llamado poder giratorio de la hélice (HTP - *Helical Twist Power*), cuyo valor será:

$$HTP = 1/c \cdot p \tag{17.1}$$

siendo *c* la concentración del colestérico y *p* el paso (*pitch*) de la hélice.

La característica fundamental de los STN es que presentan una variación en la gráfica de transmisión frente a tensión cuya pendiente va aumentando según se aumenta el ángulo de giro  $\varphi$ , hasta alcanzar un valor teóricamente infinito para  $\varphi$  igual a 270°. En este último caso se pasa del estado OFF al de ON de un modo brusco al llegar a la tensión umbral (Fig. 17.7). Para ángulos mayores, la pendiente se hace negativa y el dispositivo se vuelve biestable.

Esta diferencia con respecto a los *twist* permite que el nivel de multiplexado sea mayor, dando lugar a productos que poseen una densidad de información alta. La razón estriba en que la relación entre la tensión de selección ( $V_{sel}$ ) y

la de no selección ( $V_{unsel}$ ) disminuye al aumentar el nivel de multiplexado  $N$ , según la fórmula:

$$\frac{V_{sel}}{V_{unsel}} = \sqrt{\frac{\sqrt{N} + 1}{\sqrt{N} - 1}} \quad (17.2)$$

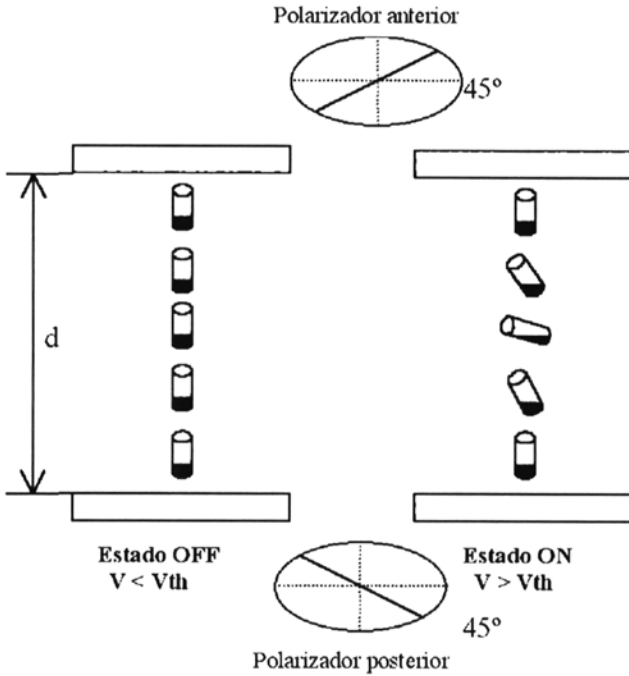
Por ejemplo, para una relación de contraste de 100:1, la tensión efectiva de selección es solamente un 11 % mayor que la de los píxeles no seleccionados. Por consiguiente, el número máximo de líneas tolerable en la matriz es mayor cuanto mayor sea la pendiente de la curva de la tensión umbral; pendiente que se hace máxima para  $\varphi = 270^\circ$ . En la práctica, una estructura *twist* no soporta niveles de multiplexado superiores a 100:1, lo que impide su uso en ciertas aplicaciones de gran interés, como las pantallas de ordenadores portátiles.

Los visualizadores *supertwist* (STN) han venido a resolver esta dificultad, ya que toleran fácilmente relaciones de contraste de 200:1 y superiores (equivalentes EGA, VGA). La resolución puede duplicarse utilizando los cuatro lados del visualizador para control de filas y columnas. Esta tecnología se utiliza en la fabricación de pantallas monocromas para tratamiento de textos que no requieran gran complejidad y/o prestaciones especiales tales como escalas de grises o color. También se suele utilizar para fabricar retroproyectores para reproducir la información procedente de pantallas de ordenador.

### 7.1.3 ECB -*Electrically controlled birefringence*-

Las pantallas de birrefringencia controlada por tensión utilizan un cristal líquido nemático negativo y la orientación de las moléculas es homeotrópica, lo que significa que se sitúan perpendicularmente con respecto a la superficie del vidrio. La célula de cristal líquido debe colocarse entre polarizadores cruzados, con sus ejes a  $45^\circ$  con respecto a la dirección de reorientación prevista en las moléculas, dando un estado OFF sin transmisión. Al aplicar una tensión superior a la umbral las moléculas tienden a colocarse perpendiculares al campo por tener anisotropía dieléctrica negativa; esto es, a adoptar una disposición homogénea, pasándose así al estado ON, brillante (Fig. 17.8). El grado de reorientación de las moléculas varía con la tensión aplicada, lo que a su vez altera la transmisión de la luz; esta particularidad hace que las estructuras ECB sean especialmente atractivas para la generación de escalas de grises.

Estas pantallas son fuertemente dependientes del espesor de la lámina  $d$  y del ángulo de *pretilt*  $\varphi$ . La transmisión es mayor cuanto menor sea  $\varphi$ . Por otra parte, el tiempo de respuesta depende directamente de  $d$ , luego para mini-



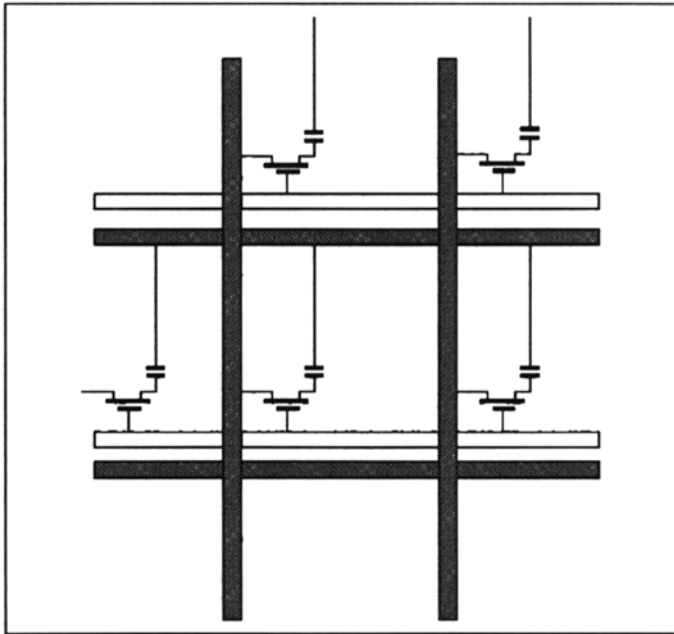
**Figura 17.8:** Funcionamiento de un visualizador de birrefringencia controlado por tensión.

mizarlo será necesario manejar espesores muy pequeños, dependiendo siempre de la técnica de fabricación ( $d < 5 \mu\text{m}$ ).

## 7.2 Matrices activas

La tecnología de matrices activas se utiliza en aplicaciones en las que las prestaciones exigidas a la pantalla son elevadas. En estas estructuras, los electrodos que constituyen las filas y las columnas se sustituyen por elementos activos - transistores de capa delgada -, de ahí el nombre de pantallas TFT (*Thin Film Transistor*). Al multiplexar la matriz, el pulso de datos abre la puerta del TFT, depositando una carga permanente sobre el píxel, que actúa de condensador. Para apagar el píxel, se vuelve a abrir la puerta tras cambiar la tensión del drenador.

Con este sistema, se obtiene una polarización permanente del píxel durante todo el tiempo de cuadro, es decir, un elemento perteneciente a una fila queda cargado mientras se atacan todas las demás.



**Figura 17.9:** Detalle de una matriz activa TFT para cristal.

## 8 Ensamble de las pantallas de cristal líquido

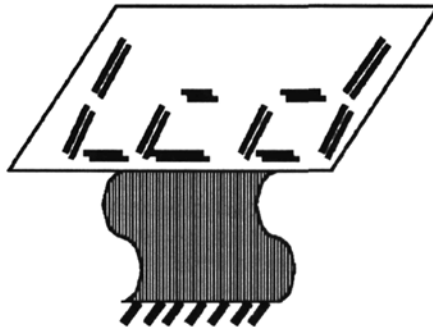
Lógicamente, la pantalla de cristal líquido va unida al producto del que constituye el elemento de presentación de información. La conexión de ambos elementos se puede realizar adaptando distintas soluciones. Cada una tiene su coste y su nivel de complejidad, haciéndola idónea en cada tipo de aplicación.

De manera general, el ensamble del LCD en la aplicación en la que se utilice se puede realizar de dos formas distintas:

1. Mediante cable plano (Fig. 17.10):

La pantalla lleva provisto un cable plano flexible que permite unir los terminales y/o la electrónica de que esté dotado con el dispositivo al que va unido. El cable plano normalmente suele ser del tipo PCI flexible de muy poco espesor, con las terminaciones de contactos preestañados para soldadura a placa.

2. Mediante elastómeros (Fig. 17.11):



**Figura 17.10:** Pantalla de cristal líquido con terminación de cable plano flexible.

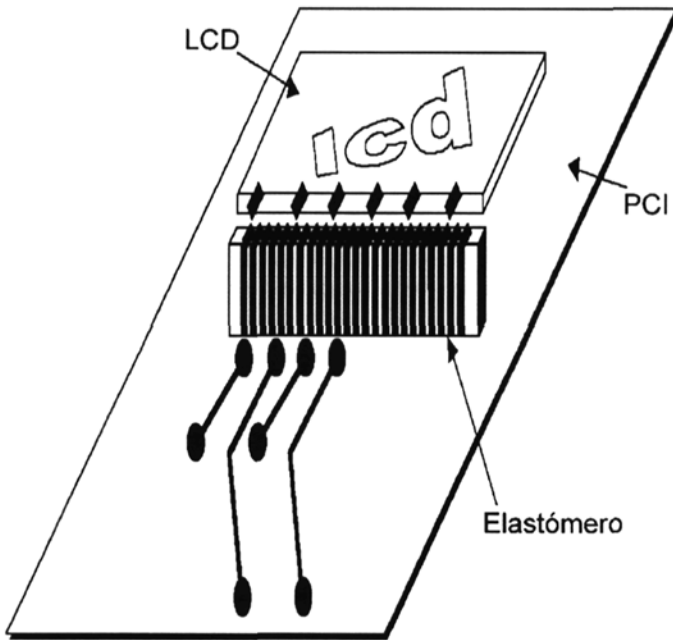
Los elastómeros (*zebra strip*) son unas tiras de material flexible (caucho), que lleva insertado material conductor, de tal forma que, apoyado en un extremo sobre la zona de contactos del cristal líquido y por otro sobre la PCI, se realiza la conexión entre los dos por presión. El paso (separación entre bandas conductoras) del elastómero debe ser muy inferior a la separación de contactos del cristal líquido, para asegurar que cada terminal al menos contacta con un elemento conductor del elastómero.

Este sistema presenta los siguientes problemas:

- Al realizarse las uniones por presión, si el producto está sometido a vibraciones, se pueden producir fallos de funcionamiento.
- Las uniones pueden estar sometidas al efecto de agentes nocivos (humedad, corrosión), lo cual redundará en un mal funcionamiento a largo plazo.

Las ventajas que ofrece son:

- Facilidad relativa de ensamblado. Si bien requiere operaciones manuales que pueden incrementar el coste final del mismo.
- Bajo coste, ya que los elastómeros como componentes son mas baratos que las PCIs flexibles.



**Figura 17.11:** Esquema de conexión con elastómero.

# Bibliografía

## Tecnología Optoelectrónica

---

- J. Wilson y F.F.B. Hawkes, *Optoelectronics - an introduction*, Prentice Hall: Englewood Clifts, 1989
- R. Capilla, A. Mocholí y C. Pérez, *Optoelectrónica. Conceptos y componentes básicos*, Servicio de Publicaciones de la UPV: Valencia, 1998
- J. Singh, *Optoelectronics: an introduction to materials and devices*, Mc Graw-Hill: Nueva York, 1996
- E. Uiga, *Optoelectronics*, Prentice-Hall: Englewood Clifts, 1995



Parte IV

**Tecnología del Circuito  
Impreso**



# 18

# Introducción al circuito impreso

---

## 1 Introducción

Para formar un sistema funcional y operativo, lo primero que hay que asegurar es que todos los componentes electrónicos estén correctamente ensamblados e interconectados. El diseño e implementación de estas interconexiones se ha agrupado, recientemente, en una disciplina independiente que se conoce como empaquetado o encapsulado electrónico. De entre los distintos tipos de empaquetados existentes, el circuito impreso ha sido el más utilizado prácticamente desde la década de 1950.

## 2 Jerarquía de interconexiones

Para tener una visión más amplia de donde encaja la tecnología de circuito impreso dentro del área de la tecnología electrónica, puede resultar útil describir brevemente la jerarquía de empaquetado de circuitos electrónicos. Dicha jerarquía fue establecida por el *Institute for Interconnecting and Packaging Electronic Circuits* (IPC), y consta de ocho categorías de elementos, ordenados de manera ascendente en función de su tamaño y complejidad. Estas categorías son:

- Categoría A. La forman los dispositivos activos y pasivos simples. Así, pertenecen a este grupo los condensadores y resistores discretos, por ejemplo.
- Categoría B. En este grupo se integran los conjuntos de dispositivos activos y pasivos encapsulados en plásticos, como DIPs, TSOPs, QFPs y BGAs, o en cerámicas, como las PGAs, así como los conectores, sockets y switches.
- Categoría C. Son substratos que interconectan, de manera cerrada, distintos dispositivos de las Categorías A en un componente independiente. Se incluyen aquí los dispositivos multichip (MCMs), los *chips-on-boards* (COBs) y los híbridos.
- Categoría D. Este grupo comprende toda clase de substratos que interconectan componentes ya empaquetados. En esta categoría se encuadran todos los tipos de circuitos impresos: rígidos, flexibles o rígidos-flexibles.
- Categoría E. En este grupo se incluyen aquellas placas de circuitos impresos cuyos planos inferiores incorporan otras placas de interconexión, pero no con componentes de las categorías anteriores.
- Categoría F. Esta categoría incorpora al sistema electrónico todas las conexiones externas. Así, los sistemas incluidos en este grupo poseen conexiones a masa, buses de distribución de potencia, cableado de fibra óptica, etc.
- Categoría G. Se incluye el sistema de ensamblado, estructuras mecánicas, componentes para control térmico, etc.
- Categoría H. En este último grupo se encuadran sistemas electrónicos integrados completos, que incluyen las cajas, elementos auxiliares, etc.

Como se puede observar, los circuitos impresos como tales se encuentran ubicados justamente en la mitad de la jerarquía. En la actualidad constituyen, sin lugar a dudas, el nivel de empaquetado más importante, siendo universalmente empleados. Las categorías superiores, niveles F, G y H, se usan principalmente en grandes estaciones de trabajo, supercomputadoras, oficinas centrales de conexión y en algunos sistemas militares.

### 3 Selección del nivel de jerarquía

La elección de un determinado nivel de empaquetado de entre las distintas categorías no obedece sólo a la función del sistema, sino también a los tipos de componentes seleccionados y a los parámetros de operación del sistema, como pueden ser su consumo, velocidad o necesidades de refrigeración. Finalmente, también influirá en dicha elección el tipo de entorno en el que deba trabajar y, evidentemente, el precio del equipo en relación con la aplicación a resolver.

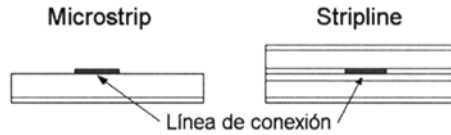
El circuito impreso no escapa a esta problemática. Así, desde su invención en 1936 por el Dr. Paul Eisner, los métodos y procesos han ido evolucionando para adaptarse a los nuevos requerimientos exigidos. Los principales factores que han propiciado esta evolución son:

- Los nuevos equipos de telecomunicación necesitan circuitos de alta frecuencia que, junto a otros componentes funcionales, generan acumulaciones de calor considerables que han de ser extraídas del equipo.
- Debido a las tendencias del mercado, los productos han incorporado numerosos circuitos digitales en su diseño, exigiéndose mayor funcionalidad a un precio menor.
- Los equipos son cada vez más pequeños y funcionales, lo cual sólo se consigue con circuitos integrados más densos. Esto obliga al circuito impreso que los alberga a adaptarse a estas nuevas necesidades.

A continuación se detalla la problemática de algunos de los parámetros que han marcado esta evolución del circuito impreso para convertirse en el nivel de jerarquía más empleado.

#### 3.1 Velocidad

La velocidad a la que trabaja el sistema electrónico es un parámetro técnico muy importante en el diseño de las conexiones entre dispositivos. Así, muchos de los sistemas digitales actuales trabajan a velocidades cercanas a los 100 MHz, por lo que, si se tiene en cuenta que la velocidad de propagación es inversamente proporcional a la raíz cuadrada de la constante dieléctrica del material del substrato, se debe prestar especial atención a la elección del material empleado en la fabricación del mismo. Por otro lado, la propagación de la señal en el substrato entre dispositivos, el denominado tiempo de vuelo, es directamente proporcional a la longitud de los conductores, por lo que se



**Figura 18.1:** Estructura de las líneas de transmisión.

deben mantener suficientemente cortos, para asegurar de esta manera la mejor calidad eléctrica del sistema cuando se trabaja a altas velocidades.

Para aquellos sistemas que trabajen a velocidades superiores a los 25 MHz, las interconexiones deben tener características de línea de transmisión (véase Fig. 18.1), minimizando las pérdidas y el ruido. El diseño adecuado de estas líneas de transmisión requiere el cálculo cuidadoso de las dimensiones y separación de conductores y dieléctricos, así como la fabricación precisa para asegurar que se cumplan las condiciones de calidad del diseño.

### 3.2 Consumo

Paralelamente al crecimiento de la velocidad y el número de puertas por circuito integrado, existe un incremento de la potencia consumida por éstos. Así, se pueden encontrar actualmente en el mercado chips cuyo consumo supera los 100 W de potencia. Esto supone que casi un 30 % de las patillas de conexión del dispositivo estén destinadas a llevar señales de alimentación o conexiones de vuelta a planos de masa. Si se tiene en cuenta que muchos de estos terminales se tienen que dedicar al aislamiento eléctrico de estas señales, hasta un 50 % del total de terminales del dispositivo han de ser destinados simplemente a su correcta alimentación.

Si se trabaja con circuitos impresos multicapa, los planos de alimentación y masa deberán situarse correctamente en la fase de diseño, de manera que se asegure que los flujos de corriente sean eficientes y de baja resistencia, ya que cuando se trabaja consumiendo decenas de vatios con tensiones de cinco voltios o menores, se tendrán flujos de corriente elevados, que originarán interferencias y concentraciones de calor. En algunos casos, incluso se requerirá el empleo de buses de alimentación separados, para poder así satisfacer los requerimientos de potencia.

### 3.3 Refrigeración

Toda la energía que ha sido suministrada a los circuitos integrados debe ser eliminada de forma eficiente del sistema para asegurar que éstos funcionen correctamente y tengan un ciclo de vida largo. La eliminación del calor del sistema es uno de los problemas más difíciles del empaquetado electrónico. En los sistemas de grandes dimensiones o consumo elevado se precisa de grandes disipadores para llevar a cabo esta refrigeración de los circuitos integrados. El problema ha llevado a algunas empresas a desarrollar grandes estructuras de refrigeración líquida para los módulos que constituyen sus computadoras. De todo esto se puede concluir que, hasta ahora, los sistemas de refrigeración desarrollados son grandes estructuras, que ocupan generalmente un volumen excesivo en los sistemas.

En los equipos portátiles, el problema no es tan preocupante, aunque aún se precisa la eliminación de los denominados puntos calientes, para así asegurar la longevidad del equipo. En algunas placas de circuito impreso, que son poco conductoras del calor, se debe tener especial cuidado con la transferencia del calor por la placa, siendo necesario el uso de técnicas como la incorporación de vías para el paso del calor o el empleo de planos de conducción.

### 3.4 Interferencia electromagnética

Al aumentar la frecuencia de operación de los equipos electrónicos, muchos circuitos integrados, módulos o ensamblajes, pueden actuar como generadores de señal de radiofrecuencia (RF). Estas señales de interferencia electromagnética (EMI, *ElectroMagnetic Interference*) pueden afectar seriamente la operación del resto del equipo electrónico, siendo una posible fuente de fallos y errores, que habrá que tratar de eliminar. Los niveles permitidos para estas radiaciones vienen limitados por estándares EMI específicos.

### 3.5 Entorno de trabajo

La selección de un método particular de empaquetado también vendrá condicionado por su finalidad y por el sector de mercado para el que se diseña el producto. Las condiciones de trabajo determinan, casi totalmente, factores como el margen de temperaturas de trabajo, años de servicio, o la tasa de errores aceptable.

## 4 Tipos de circuitos impresos

Los circuitos impresos pueden clasificarse de distintas formas en función de distintas características. La única propiedad común a todos los distintos tipos de circuitos impresos es que deben proporcionar pistas conductoras de interconexión entre los componentes que se ensamblen en ellos.

Las clasificaciones más importantes del circuito impreso tienen en cuenta diversos factores, como son:

- Los materiales empleados en la construcción del sustrato. Se distinguen dos grupos, los sustratos que usan pastas orgánicas (resinas fenólicas, pasta de papel, fibra de vidrio, etc.), y los que emplean compuestos no orgánicos (cerámicos, aluminio, etc.).
- El tipo de conductor empleado. Los circuitos impresos pueden ser clasificados en dos categorías básicas basadas en la forma en que son fabricados: gráficos y cableados. Inicialmente, el circuito impreso recibió el nombre de placa de interconexión gráfica, ya que la imagen, que se transfería a la placa del circuito por serigrafía o fotograbado, constituía posteriormente la única forma de conexión definida en toda la placa. Sin embargo, actualmente han aparecido circuitos impresos cableados (*discrete-wire*), donde no se precisa del proceso de transferencia de imagen para el establecimiento del conexionado del circuito, y los conductores son cables aislados de cobre directamente colocados sobre la placa. Tecnologías de este tipo son <sup>8</sup> *Wire-wrap*® , *Unilayer-II*, o *Multiwire*® .
- La naturaleza física de la placa. En este caso, las placas se dividen en rígidas, flexibles o mixtas. Las placas flexibles se fabrican con poliéster y polímidas, y no suelen ser muy empleadas. Sí que se suelen ser más usadas las placas *rígida-flex* o mixtas, que combinan placas rígidas con flexibles, siendo estas últimas empleadas para unir a las rígidas.
- El método de formación de las pistas conductoras. En las placas de circuito impreso, las pistas se pueden generar usando técnicas sustractivas, en las que se elimina parte de la capa de cobre que recubre el sustrato para dejar sólo las pistas, o aditivas, en las que se añade cobre, pastas conductoras o cable conductor para formar dichas pistas.

---

<sup>8</sup>Realmente estos tipos de circuito impreso se usan fundamentalmente en prototipos y *back-panels*.

- El número de capas de material conductor. Así, existen placas con pistas conductoras en una sola cara, en las dos caras de la placa o distribuida en varias capas, formando placas que alternan planos de conductor y aislante.
- El empleo o no de vías de interconexión *plated-through-hole* (PTH).
- El método de producción: existen diversos tipos de placas en función de si emplean metalizado selectivo o en panel o técnicas de *print & etch*.

A continuación se presentan con mayor nivel de detalle algunas de estas clasificaciones.

#### 4.1 Tipos de circuitos impresos en función del número de capas

Dentro de los circuitos impresos fabricados gráficamente, se puede establecer una nueva división, en función del número de capas de conectores:

- Placas de cara simple: estos circuitos tienen componentes en una única cara de la capa. Se suelen fabricar con técnicas de serigrafía y posterior ataque químico. La placa base de este tipo de circuito impreso poseerá una sola lámina de cobre.
- Placas de doble cara: en este caso, el circuito posee componentes en ambas caras de la placa. Estos componentes serán de dos tipos: insertados o montados. Los componentes insertados necesitarán de la apertura y metalizado de vías de inserción, y se dividen en *plated-through holes* (PTH) y *silver-through holes* (STH). En este último caso se llena totalmente la vía con conductor, siendo un método poco usual en el mercado.
- Placas multicapas: placas con 3 o más capas. Se fabrican uniendo, o laminando, placas de cara simple ya preparadas (transferencia de imagen). La interconexión entre las diferentes capas se realiza a través de vías. Después de la laminación, los siguientes pasos en la fabricación de circuitos multicapa son similares a los de las placas de doble cara.

#### 4.2 Tecnología *Plated-Through-Hole* (PTH)

En 1953, Motorola desarrolló un proceso PTH denominado método Placir, en el que la superficie total y las vías de la placa eran sensibilizadas con  $\text{SnCl}_2$ ,

y metalizadas por pulverización con plata. Posteriormente, la imagen del circuito se transfería por serigrafía, usando una tinta resistente que dejaba las pistas conductoras sin cubrir. La placa se metalizaba con cobre usando métodos electrolíticos, se eliminaba la tinta resistiva y la base de plata, finalizando el proceso de fabricación. Un problema importante de este tipo de circuitos estaba relacionado con los fenómenos de migración que aparecen en la plata cuando está bajo cobre. Este método fue el nacimiento de los métodos semiaditivos de fabricación de circuitos impresos.

En 1955, Pearlstein publica un proceso que realiza un metalizado catalítico con níquel para el metalizado de materiales no conductores. Esta catálisis consiste en dos pasos: sensibilizado de la placa con  $SnCl_2$ , y activación con  $PdCl_2$ . Paralelamente, se empiezan a fabricar placas con lámina superior de cobre, y los fabricantes de circuitos impresos emplearán estas placas y la catálisis en dos pasos para obtener circuitos PTH. Estos circuitos presentan el problema de que la adherencia entre la lámina original de cobre y la de material depositado por catálisis es pobre. El problema se soluciona a mediados de 1960 con el desarrollo de procesos de catálisis mejores.

### 4.3 Tecnología de montaje superficial (SMT)

La tecnología de componentes montados en superficie (SMT) se caracteriza porque los componentes no son insertados mediante taladros en el sustrato, sino que son simplemente colocados sobre éste, fijándose al mismo mediante la pasta de soldadura o mediante adhesivos conductores. Este tipo de tecnología no es estrictamente nuevo, aunque sí lo es su desarrollo industrial. El uso de componentes montados en superficie (SMC) se emplea en la industria de circuitos cerámicos desde la década de 1960, pero sólo desde 1980 ha sido una tecnología económicamente competitiva, coincidiendo su uso en circuitos impresos con la automatización del proceso de ensamblado.

La tecnología SMT ofrece dos ventajas importantes sobre la tecnología PTH convencional:

- Los componentes insertados PTH suelen ser relativamente más grandes, debido al área que ocupan las propias patillas de conexión, mientras que algunos componentes SMC carecen totalmente de patillas, confiando su conexión a las terminaciones metálicas del cuerpo del componente. Esta característica repercute además en una mayor interconectividad (número de conexiones eléctricas que pueden ser realizadas por unidad de área en el circuito impreso).

- Al tener un tamaño físico más pequeño, el circuito SMT tendrá un coste menor en lo que a material se refiere. Además, al necesitar menos vías (sólo para conexiones entre capas), también el coste de taladrado es menor. De cualquier forma, quizás la ventaja en precio más importante de esta tecnología sea que, al no necesitar vías para inserción de componentes, tiene una mayor densidad de conexiones y permite montar en una placa de doble cara lo que necesitaría un multicapa con tecnología PTH.

## 5 Evolución actual del circuito impreso

El continuo incremento de la densidad de componentes en la placa de circuito impreso ha supuesto una evolución paralela en las técnicas de fabricación de la misma. Esta evolución ha influido especialmente en el taladrado de la placa. Ya que gran parte de las vías taladradas se destinan a albergar las patillas de los componentes insertados, la continua disminución del tamaño de estos terminales para aumentar su número por área en el dispositivo, ha supuesto la disminución paralela de los diámetros de las vías y, por tanto, el aumento de la complejidad del proceso de taladrado. Como resultado de todo esto, gran parte del esfuerzo investigador en el campo del circuito impreso está siendo actualmente encaminado a encontrar alternativas al proceso de taladrado.

En las placas de circuito impreso básicas, las vías taladradas para conexión son elementos imprescindibles. Pero como se ha comentado, los *pads* de conexión y las propias vías son cada vez de menor tamaño. Así, si estas vías tenían tradicionalmente un diámetro de entre 0.035 y 0.038 cm, ahora pueden ser de 0.020 cm o incluso menores y, evidentemente, esta disminución implica un aumento en el coste -que puede llegar a suponer un 30-40 % del coste total de fabricación-. Además, esta disminución del diámetro de las vías también va a dificultar el proceso de metalizado y correcto soldado de las mismas. Una de las alternativas que se plantea al empleo de vías de conexión taladradas es el uso de vías ciegas (Fig. 18.2). Como se verá en el siguiente apartado, esta propuesta solventa el problema de la densidad de conexiones, aunque actualmente aún no disminuye el precio de la placa.

### 5.1 Vías no taladradas

Como se ha comentado, la alternativa más obvia a las vías taladradas son vías ciegas, que no atraviesen totalmente la placa y que, por tanto, se realicen por algún procedimiento que no implique el uso del taladro. Las empresas pioneras en este tipo de desarrollo son dos:

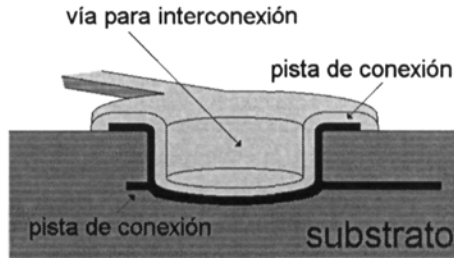


Figura 18.2: Vía ciega.

- *Dyconex*, que ha desarrollado un proceso para realizar vías ciegas en capas de polimidas usando plasma (*DYCOstrate*®). El esquema de este tipo de vías se muestra en la Fig. 18.3.a.
- *IBM*, que usa máscaras de soldadura fotosensibles como dieléctrico y fabrica las vías mediante proceso litográfico. Este tipo de circuitos se denominan circuitos de superficie laminar (SLC, *surface laminar circuits*). La estructura se puede observar en la Fig. 18.3.b.

Además de estas tipos de técnicas, pioneras en este desarrollo, existen otros métodos, como la FRL (*Film redistribution layers*), ALIVH (*Sequential bonded cores*), o la IBSS (*Built-up structure system*). Todas estas tecnologías proporcionan, aproximadamente, la misma densidad de conexiones.

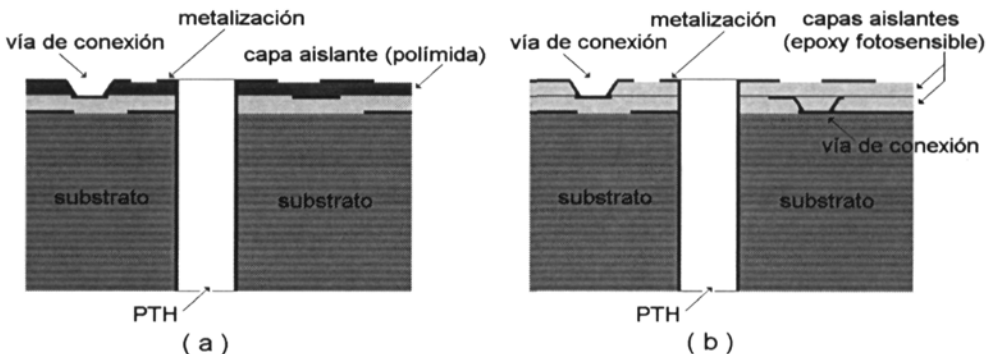


Figura 18.3: a) vías no taladradas tipo *DYCOstrate*®; b) vías no taladradas tipo SLC.

# 19

## Introducción a la tecnología de montaje en superficie

---

### 1 Introducción

El proceso de evolución experimentado por la tecnología de componentes ha conseguido que, en relativamente poco tiempo, ésta se haya alejado completamente de las electroválvulas de vacío de principios de siglo. La fuerza que ha conducido, casi totalmente, esta rápida evolución ha sido la búsqueda de la miniaturización y, con ella, la reducción sistemática del precio del producto final.

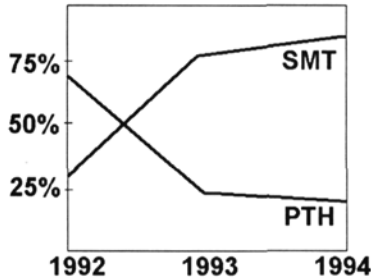
El primer escalón importante alcanzado en el proceso evolutivo fue la introducción del transistor y de la placa de circuito impreso. Los componentes que se ensamblan sobre la placa de circuito impreso poseen patillas de inserción, que les permite mantenerse sobre ella y, además, los conecta unos con otros a través de las pistas que se definen en la placa. El nacimiento del circuito integrado, a principios de 1960, permite reunir en un sólo componente una gran funcionalidad. Además, si se empaqueta correctamente, el circuito integrado se puede acoplar a la placa de circuito impreso, siguiendo el mismo esquema que ya se usaba con dispositivos activos o pasivos.

Por otro lado, otras dos tecnologías evolucionan paralelamente a la placa de circuito impreso, las de capa delgada y gruesa. La tecnología de capa delgada consiste en la deposición de finas capas de material resistivo sobre la

superficie de un sustrato adecuado. Ya que estas deposiciones se pueden limitar a una determinada área del circuito, se pueden definir pistas de conexión, resistores, e incluso, condensadores e inductores. Sin embargo, ya desde un primer momento, los dispositivos activos han de montarse sobre las pistas definidas, y también se prefiere montar, en lugar de fabricar, los condensadores e inductores. El empleo de técnicas de montaje superficial, en lugar de insertar los componentes como se hacía en circuito impreso, es una cuestión obligada, pues el circuito de capa delgada es sumamente frágil, y muy difícil de taladrar. La tecnología de capa gruesa es similar en filosofía de diseño a la de capa delgada, pero su proceso de fabricación permite eliminar la limitación en el valor máximo de las resistencias fabricables usando capa delgada. La necesidad de dispositivos activos de montaje en superficie es común a ambas tecnologías, y para solventarla aparecieron los empaquetados SOT23 para transistores y diodos, y SO (*Small Outline*) para circuitos integrados. Estos dos dispositivos toman como modelo al encapsulado DIP (*Dual Inline Package*) usado en tecnología de inserción. Debido en gran medida a la alta demanda de dispositivos de este tipo que se origina en la industria japonesa desde mediados de la década de 1970, la tecnología de montaje en superficie comienza a competir con la de inserción.

En los últimos años, la tecnología de montaje en superficie (SMT) ha crecido espectacularmente tanto en capacidad de mercado como en complejidad técnica. Este crecimiento se refleja, en lo que al circuito impreso concierne, en un considerable incremento del conjunto de empaquetados desarrollados, que incluyen no sólo dispositivos discretos o encapsulados PLCC y QFP, sino también *ball grid arrays* (BGA) y encapsulados de inserción directa del chip (DCA). Por tanto, se puede hablar ya, no de una posibilidad u opción a la tecnología PTH, sino de una realidad comercial, que ha sobrepasado, como refleja la Fig. 19.1, a su competidor.

Además, si en tecnología PTH los encapsulados se habían adaptado a unos formatos muy estandarizados, en tecnología SMT, que permite por su técnica de ensamblado un conjunto muy superior de terminales, han surgido un gran conjunto de empaquetados distintos, compatibles con los típicos DIP ó *pin grid arrays* (PGA). Las repercusiones que la tecnología SMT trae a la tecnología de circuito impreso son bastante variadas, ya que el comentado incremento en el número de terminales implica una mayor funcionalidad en los circuitos integrados, más calidad eléctrica en las conexiones, mayor densidad de pistas de interconexión en menor área, mayores concentraciones de calor, etc. A continuación, se analizan algunas de estas ventajas sobre la tecnología PTH.



**Figura 19.1:** Porcentajes de componentes ensamblados en placas de circuitos impresos en EE.UU.

### 1.1 Tamaño y densidad de los componentes

Evidentemente, la principal ventaja que ofrece la tecnología SMT sobre la PTH es la reducción del tamaño de dispositivo empaquetado, que produce el correspondiente aumento de la densidad de éstos sobre la placa de circuito impreso. Este aumento en la densidad no es sólo función de la reducción de tamaño, sino que también resulta importante que los componentes SMT, que no poseen patillas que atraviesen el sustrato y precisen ser soldadas, pueden ser ensamblados en las dos caras de la placa.

Esta mayor densidad de dispositivos se ve, además, acompañada por un incremento de su funcionalidad, pues cada dispositivo dispone de más terminales de entrada/salida. De esta forma, el circuito integrado albergado por cada empaquetado SMT puede ser equivalente a varios empaquetados PTH. Esta reducción del producto, asociada a la tecnología SMT, ha permitido que diversos circuitos que antes no eran factibles o rentables, ahora sí lo sean.

### 1.2 Características eléctricas

La mejora en la respuesta eléctrica es otra ventaja de la tecnología SMT sobre la PTH, y es, en cierta forma, consecuencia del aumento de la densidad de interconexiones. En efecto, al producirse dicho aumento, la tecnología SMT se ve obligada a usar pistas más estrechas, menos espaciadas y más cortas, y vías de menor diámetro. Esto conlleva retardos de propagación menores, impedancias de pistas menores, respuestas más rápidas, y, por ello, una mejor calidad en la respuesta del circuito. Esto hace que en ciertas aplicaciones, donde no era posible el uso de tecnología PTH, sea imprescindible el empleo de tecnología SMT. Evidentemente, el aumento de la densidad de interconexiones, de

la funcionalidad de los componentes y de la frecuencia de uso, son factores que acarrearán un incremento paralelo del consumo y calor disipado en el circuito, que sólo ha podido ser soportado mejorando el proceso de fabricación de la propia placa de circuito y del ensamblaje SMT.

### 1.3 Coste

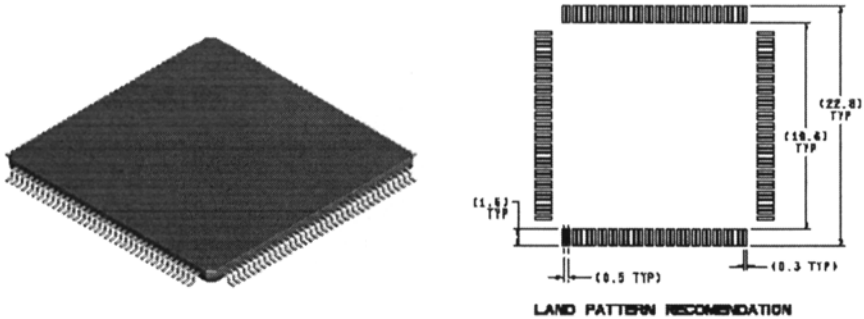
El uso de tecnología SMT permite abaratar costes en distintos pasos del proceso de fabricación de la placa de circuito impreso. Así, por ejemplo, el coste de la placa de circuito, que es uno de los más importantes, se puede reducir considerablemente ya que el aumento en la densidad de componentes implica el uso de un área menor. Por otro lado, el coste de los componentes SMT, inicialmente elevado, se reduce rápidamente conforme aumenta su demanda. Actualmente, el precio de componentes con la misma funcionalidad de ambas tecnologías es prácticamente el mismo, siendo incluso más baratos los componentes SMT cuando se comparan dispositivos con un número elevado de terminales.

### 1.4 Calidad

La calidad final del ensamblado de componentes SMT puede superar al de componentes PTH, pero, para conseguirlo, se requiere un preciso control del proceso. Además, este control ha de llevarse a cabo en todos los niveles, desde la selección de los materiales de soldadura, hasta el posicionado del componente en la placa.

El problema tecnológico más importante, que ha habido que solucionar para lograr el correcto ensamblado SMT, ha sido el de la automatización del proceso de ensamblado. Esta automatización se hace totalmente necesaria en tecnología SMT, pues resulta inviable el posicionado supervisado por el operario de cada uno de los componentes, debido a la enorme densidad de terminales que pueden presentar algunos de éstos. Como ejemplo, en la Fig. 19.2 se muestra el patrón de referencia de un encapsulado QFP. Como se puede observar, no debe resultar fácil hacer coincidir cada terminal del empaquetado con su pad en la placa de circuito impreso.

El resultado final del proceso de automatización ha sido el desarrollo de una tecnología de ensamblado y soldadura muy precisa, con unas tasas de errores bajísimas, incluso en el ensamblado de componentes complejos, como los *ball grid array*.



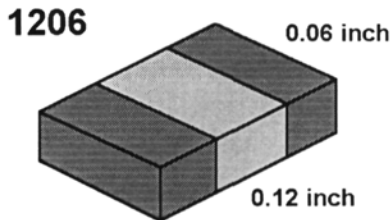
**Figura 19.2:** Patrón de conexionado del empaquetado TQFP 144L de *National Semiconductor*.

## 2 Tipos de componentes SMT

### 2.1 Empaquetados simples

Los encapsulados más comunes para dispositivos pasivos (resistores y condensadores) son de forma rectangular. Como muestra la Fig. 19.3, la nomenclatura usada para su identificación describe el tamaño del componente mediante cuatro dígitos. Los dos primeros definen su longitud y los dos últimos su anchura, estando ambas medidas dadas en centésimas de pulgada.

- Resistores. El más empleado es el modelo 1206. Se fabrican mediante deposición de una capa gruesa de óxido metálico o pasta cerámica en un substrato. El proceso se completa con el soldado de los *pads* de conexión,



**Figura 19.3:** Nomenclatura empleada en identificación de componentes simples SMT.

el ajuste óhmico del resistor y su encapsulado. Los valores de resistencia varían desde el ohmio a los  $10\text{ M}\Omega$ , con una disipación máxima en torno a los  $0.125\text{ W}$ .

- Condensadores. Los condensadores cerámicos de tamaño 1206 son los más empleados, especialmente en el rango de valores medios, aunque se pueden encontrar condensadores desde el tamaño 0603 ( $1.5\times 0.75\text{ mm}^2$ ) hasta el 2220 ( $5.6\times 5.0\text{ mm}^2$ ).

## 2.2 Empaquetados complejos

- *Small Outline Transistors* (SOT). Este empaquetado se encuentra disponible para el encapsulado de transistores, diodos, LEDs o JFETs. Existen tres dispositivos estándares (SOT23, SOT89, y SOT143), que se seleccionan en función de la potencia a disipar y del tamaño.
- *Small Outline Integrated Circuits* (SOIC). Estos dispositivos imitan al encapsulado DIP de inserción. Se encuentran disponibles con 8, 14 y 16 pines para anchuras de encapsulado de 0.15 pulgadas, y con 16-28 pines para anchuras de 0.3 pulgadas. Las patillas de estos dispositivos son de tipo *gull – wing* (ver Capítulo 17).
- *Plastic Leaded Chip Carriers* (PLCC). El PLCC tiene terminales del tipo **J** en los cuatro lados del dispositivo, son cuadrados generalmente, y tienen entre 18 y 84 pines.
- *Leadless Ceramic Chip Carriers* (LCCC). Son los encapsulados cerámicos más comunes y se caracterizan por no tener patillas de conexión. Tienen una gran calidad, pero un grave problema de montaje al tener un coeficiente de dilatación térmica muy diferente de los substratos más comunes.
- *Quad Flat Pack* (QFP). Este encapsulado es el de mayor cantidad de terminales (entre 64 y 196 pines), que se consigue a base de reducir la distancia entre ellos (*pitch*) hasta menos de 0.025 pulgadas. Dado que en estas distancias resulta imposible el empleo de terminales tipo **J**, sólo se usan los *gull – wing*. Muchos de estos encapsulados incluyen esquinas de plástico que protegen a los terminales.

Como se puede observar, existe una gran variedad de empaquetados. Inicialmente, esto no sería un problema, sino más bien una ventaja. Sin embargo,

en SMT ha existido tradicionalmente un gran problema de falta de estandarización en los parámetros de los componentes. Actualmente, existen distintas organizaciones que están tratando de solucionar esta falta, pero, aún así, hay ocasiones en las que definen estándares no compatibles. Típicos problemas asociados a esta falta de estandarización son: diferentes disipaciones de calor para chips del mismo tipo, problemas de ensamblado por tener dimensiones de empaquetado distintas, problemas de adhesión del chip al sustrato, etc.

### 3 Especificaciones de la placa de circuito impreso en tecnología SMT

El empleo cada vez más frecuente de tecnología SMT en la placa de circuito impreso ha supuesto que ésta se adapte a los nuevos dispositivos que alberga. Básicamente, existen cinco características de la placa de circuito impreso que resultan especialmente importantes para albergar tecnología SMT:

- En las placas de circuito impreso donde se aplica tecnología de montaje en superficie, es totalmente necesario que los procesos de apertura de vías y el paso de metalizado posterior se hagan de manera que las pistas e isletas conductoras queden perfectamente alineadas. Esta precisión en la alineación puede llegar a ser de  $\pm 0.15$  mm por 250 mm.
- Normalmente, la placa de circuito impreso se protege con una máscara de soldadura que previene posibles daños en su superficie y que, también, ayuda a prevenir una posible pérdida del metal durante el proceso de ensamblado. En función del tipo de método de soldadura empleado esta máscara es más o menos necesaria. Así, cuando se emplea un proceso de soldadura por ola, el problema de la pérdida de metal en las conexiones o en los puntos de unión es mínimo, pues la ola incluso llega a aportar más cantidad de metal. Sin embargo, cuando se usa soldadura *reflow*, se deposita metal de soldadura sólo en las zonas necesarias (puntos de unión de terminales y *pads* de conexión). El calentamiento posterior puede hacer que este material se diluya excesivamente, esparciéndose por la pista y originando un mal punto de soldadura. Este problema se complica aún más cuando se ensamblan componentes con una gran densidad de terminales, pues la posibilidad de que una mala soldadura produzca un cortocircuito entre terminales es muy elevada.

La solución evidente es colocar, sobre todo el circuito, una capa de protección que evite que la soldadura se disperse al recalentarse o que se de-

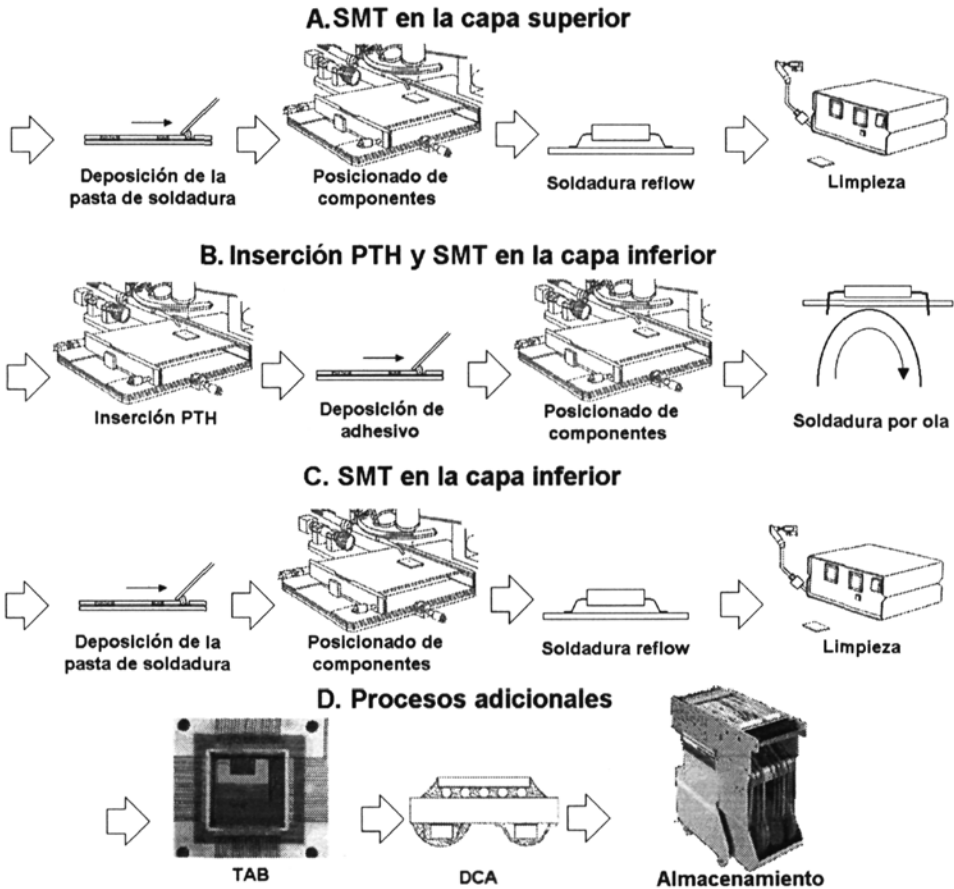
posite donde no debe. Sin embargo, la reducción de dimensiones asociada al proceso SMT ha originado que las máscaras de soldadura tradicionales depositadas por procesos serigráficos no puedan emplearse, siendo sustituidas por deposiciones de película seca o fotopolímeros líquidos.

- El terminado de las pistas metálicas de la placa de circuito impreso se mejora con la aplicación, tras el sellado que lleva a cabo la máscara de soldadura, de un chorro de aire caliente y un posterior baño en material de soldadura. Esto produce, después del proceso de limpieza, un aumento en el espesor de las pistas metálicas de entre 1 y 50  $\mu\text{m}$  y un mejor rellenado de las vías y puntos de conexión.
- Dadas las escasas dimensiones de los terminales y la gran densidad de éstos en la placa, la densidad de pistas aumenta paralelamente. El proceso de fabricación debe asegurar anchos de pistas típicos de 0.2 mm en placas con espesores de cobre de entre 17 y 35  $\mu\text{m}$ .
- Finalmente, las especificaciones del sustrato dependerán del tipo de ensamblado empleado. Si se ensamblan componentes por sólo una cara del mismo, se pueden emplear sustratos de pasta de papel y resinas fenólicas, que poseen un grosor pequeño. Sin embargo, si el ensamblado es a dos caras, el sustrato tendrá que soportar mayores disipaciones de calor.

## 4 Procesos de ensamblado y soldadura usando SMT

Existen distintas secuencias posibles para el proceso de ensamblado y soldado de componentes sobre una placa de circuito impreso, que dependen de si se emplean componentes SMT en uno o dos lados de la placa y de si se emplean componentes insertados PTH. Los procesos estándar se muestran en la Fig. 19.4, donde se reflejan los pasos más importantes. Básicamente, estos procesos son:

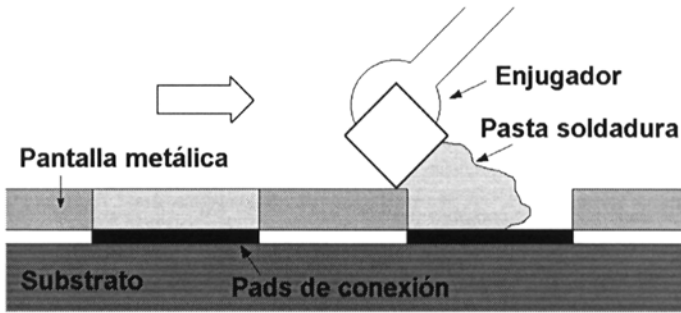
- A. SMT en la cara superior de la placa.
- A-B. SMT y PTH en la cara superior y SMT en la inferior.
- A-C. SMT en las dos caras de la placa.
- D. Una vez realizada la inserción PTH y el montaje SMT, se llevan a cabo los procesos especiales, como el conexionado TAB o la inserción directa, DCA.



**Figura 19.4:** Procesos de ensamblado y soldado que involucran tecnología SMT.

La elección de uno de estos procesos condiciona el montaje de la placa. Así, si se elige el proceso A-B, todos los componentes SMT montados en la cara inferior serán soldados usando soldadura por ola. Este proceso de soldadura no es tan fiable y, por tanto, los componentes SMT montados en la cara inferior serán aquellos de menor número de terminales (SOICs, SOTs, etc.), quedando en la cara superior los componentes PTH y los SMT más complejos.

En los siguientes apartados del presente capítulo se describen brevemente algunos de los pasos específicos más importantes del proceso de ensamblado y soldadura de componentes montados en superficie. De cualquier forma, en los capítulos de ensamblado y soldadura (Capítulos 7 y 8) se volverá sobre



**Figura 19.5:** Aplicación de la pasta de soldadura por la técnica de impresión con pantalla metálica.

algunas de estas cuestiones.

## 5 Impresión usando pantallas metálicas

La impresión es el proceso en el que se esparce la pasta de soldadura que es aplicada a la placa usando una pantalla metálica (*stencil*) y un enjugador (Fig. 19.5). El empleo de la pantalla metálica ha sustituido casi por completo a la técnica tradicional de impresión con pantallas de estructura mallada, ya que la pantalla metálica da mayor consistencia y regularidad a la capa depositada. Como se observa en la Fig. 19.5, el proceso de deposición consiste en ubicar sobre el sustrato una pantalla metálica, que deja huecos sobre los pads de conexión. Usando el enjugador se introduce la pasta de soldadura por los huecos de la pantalla, de forma que, al retirar la pantalla, sólo queda pasta sobre los pads de conexión.

El proceso de impresión es uno de los más críticos del ensamblado SMT, y exige que la composición de la pasta de soldadura sea la adecuada para el equipo empleado -enjugador y pantalla, principalmente-, y que se controlen los parámetros de movimiento del enjugador sobre la pantalla o la ubicación de la pantalla metálica respecto al sustrato.

### 5.1 Parámetros del enjugador

La presión ejercida por el enjugador sobre la pantalla, junto con la velocidad de movimiento del mismo y el ángulo que forma con la pantalla, son los parámetros más importantes a controlar del enjugador. La presión que ejerce el enjugador debe ser suficiente para rellenar los huecos de la máscara metálica,

de forma que la pasta de soldadura quede sobre el pad de conexión, sin dejar huecos de aire. Sin embargo, esta presión tampoco puede ser excesiva, pues entonces el enjugador arrastrará parte de la pasta que debería quedar sobre el pad de conexión. Estos dos problemas se muestran en la Fig. 19.6.

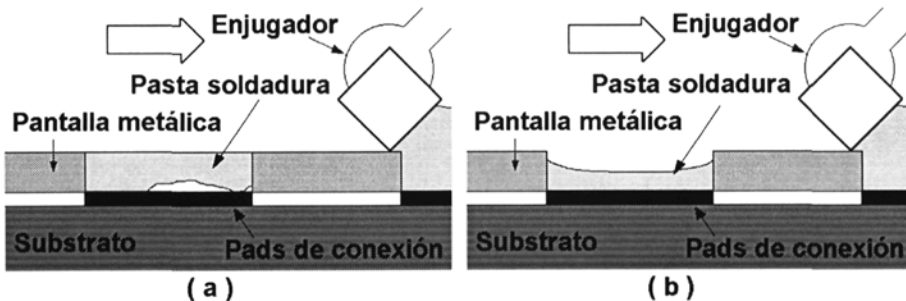
La velocidad del enjugador también es un factor importante, que dependerá de la viscosidad de la pasta, la presión ejercida y el ángulo que forma el enjugador con la pantalla. Los valores típicos están entre 25 y 50 mm/s.

## 5.2 Distancia substrato-pantalla

Generalmente, la pantalla metálica no llega a situarse sobre el substrato, sino que, para evitar daños, existe una pequeña distancia entre ambos (*snap-off*). Sin embargo, en el momento de depositar la pasta, la pantalla tocará siempre el substrato. Así, en los métodos que usan distancias de separación altas (mayores de 0.05 cm), el enjugador deberá ejercer la presión adecuada para que esto ocurra. En las zonas por la que ya pasó el enjugador, la tensión de la pantalla hace que ésta recupere su posición inicial, separada del substrato.

## 5.3 Alineación de pantallas

Dadas las reducidas dimensiones de los *pads* de conexión y la alta densidad que puede haber en la placa cuando se emplea SMT, la deposición de la pasta de soldadura es un proceso que debe hacerse con gran precisión. Para ello la alineación de la pantalla y el substrato debe ser máxima, lo cual no siempre es fácil cuando son elementos fabricados por distintas empresas. Generalmente, la pantalla se alinea con el substrato usando una referencia en el centro del substrato, de forma que los errores en los bordes serán la mitad del desalineado.



**Figura 19.6:** Problemas en la presión aplicada al enjugador: a) Demasiado débil, y b) Excesiva.

Si se alinean usando una referencia en el borde de la placa, el error en el borde opuesto puede ser excesivo.

#### 5.4 Parámetros de la pantalla metálica

Dejando de lado el proceso de fabricación de la pantalla metálica, existen determinados parámetros de ésta que deben ser seleccionados en función del tipo de aplicación. Estos parámetros incluyen:

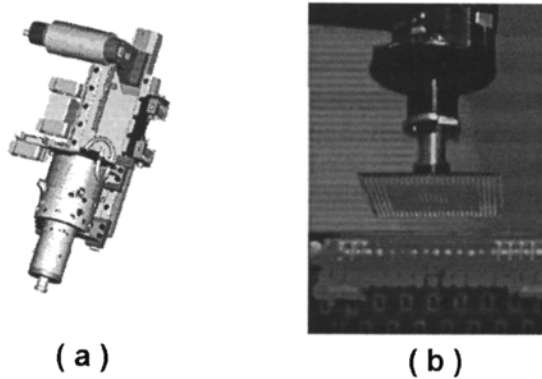
- Espesor de la pantalla.
- Material empleado en la fabricación de la pantalla.
- Resolución de la pantalla.

Así, el espesor de la pantalla vendrá determinado por el mínimo tamaño a imprimir, es decir, por la patilla de conexión más fina de los distintos componentes a ensamblar. La relación entre esta distancia mínima y el espesor de la pantalla será menor de 1.5:1. Por ejemplo, las pantallas de espesor 0.127 mm se emplean para terminales ultrafinos de 0.4 mm de ancho, mientras que las de espesor 0.152 o 0.203 mm se usan para terminales de 1.27 mm. Sin embargo, el espesor de la pantalla también determina el volumen de pasta de soldadura que quedará finalmente para realizar la conexión. Si las pantallas son muy finas, el volumen de pasta puede ser excesivamente pequeño, por lo que se puede dar el caso de usar espesores mayores que los dados anteriormente.

## 6 Ensamblado de componentes

El equipo de ensamblado o posicionado de dispositivos SMT ha sufrido considerables cambios en los últimos diez años. Por ello, existen muchos modelos disponibles que proporcionan calidad y velocidad altas. Seleccionar un equipo u otro dependerá de muchos factores, algunos de los cuales son los tipos de empaquetados a ensamblar, los requisitos de velocidad, el número de tipos distintos a ensamblar, y, sobre todo, el capital disponible.

Pese a las buenas características de velocidad y calidad que ofertan la gran mayoría de las máquinas de ensamblado SMT (*pick – and – place*), se puede hacer una separación en dos grupos principales, en función de la cualidad que más se ha tenido en cuenta en el diseño de la máquina. De esta forma, existen máquinas de alta velocidad, empleadas generalmente para componentes SMT pequeños, y máquinas de alta calidad (*fine – pitch*) que pueden ensamblar



**Figura 19.7:** Cabezas de ensamblado SMT: a) *Mydas*© de MYDATA - *Finepitch - placer-*; y b) detalle del proceso de ensamblado (Sistema DVS de MYDATA).

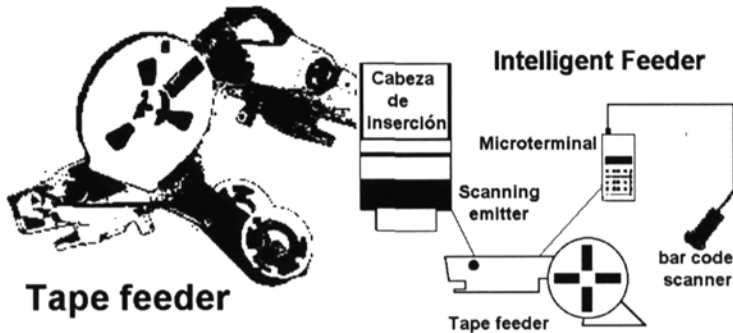
los componentes SMT más grandes y con mayor densidad de terminales (Fig. 19.7).

La velocidad media de las máquinas de ensamblado puede variar entre 24000 y 28000 componentes/hora, aunque algunas alcancen los 38000 componentes/hora. Las máquinas de ensamblado de componentes de alta calidad bajan su velocidad hasta los 5000 ó 8000 componentes/hora, pero presentan la capacidad de ensamblar componentes de terminales muy finos. Tanto las máquinas más veloces como las de mayor calidad emplean sistemas de visión para el guiado del proceso de ensamblado.

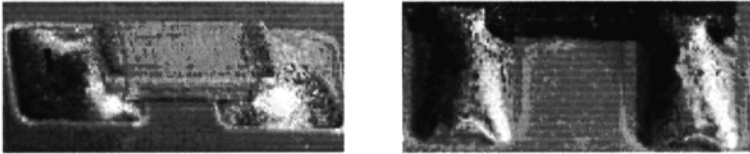
Aunque suele recibir menos atención, también es muy importante analizar con cuidado el sistema para proporcionar los componentes a la máquina de ensamblado. Básicamente, los componentes vendrán en carretes y tubos, donde los empaquetados vienen individualmente separados o en conjunto. La forma de proporcionar estos empaquetados a la cabeza de ensamblado varía de unos fabricantes a otros. En la Fig. 19.8 se muestra el sistema *Intelligent Feeder*, de la máquina *Finesse*© de EuroPlacer. En este caso se ha concedido especial importancia al control de los componentes que se pasan a la cabeza, que son previamente comprobados.

## 7 Métodos de Soldadura

Como se puede observar en la Fig. 19.4, existen dos métodos para fijar el componente SMT a la placa de circuito impreso, la soldadura por calentamiento



**Figura 19.8:** Sistema *Intelligent Feeder* de la máquina *Finesse*® de Euro-Placer.



**Figura 19.9:** Puntos de conexión correctos.

de una pasta de soldadura previamente depositada (*reflow*), que es típico de la tecnología SMT, y la soldadura por ola, también empleada en tecnología PTH.

### 7.1 Soldadura *reflow*

En esencia, la soldadura *reflow* consiste en aplicar el material de soldadura (pasta y flujo) en las áreas o *pads* donde debe ser soldados los terminales del dispositivo. Una vez ubicado correctamente el dispositivo, un calentamiento posterior derrite la pasta de soldadura bajo cada terminal. Finalmente, un enfriamiento crea el punto de unión entre el terminal y el *pad* de conexión. Evidentemente, la obtención de una soldadura correcta no dependerá sólo de los perfiles de temperatura aplicados, sino que será muy importante que el volumen y posición de la pasta de soldadura sean correctos, que la composición de esta pasta sea la adecuada al perfil de temperaturas aplicado, etc. Si todos estos factores son elegidos correctamente, se obtendrán soldaduras en buen estado, como las mostradas en la Fig. 19.9.

El desarrollo de nuevas pastas de soldadura y las mejoras del sistema

*reflow* han permitido que el proceso de soldadura sea más fácil y que aporte ventajas adicionales, aparte del propio proceso de soldado de terminales. Así, las funciones de la pasta de soldadura van más allá de proporcionar el material de soldadura que asegura la conexión, actuando también como un adhesivo que mantiene el componente en su posición en la placa tras el ensamblado, proporcionando el flujo que permite la formación de una soldadura correcta.

### 7.1.1 Métodos de soldadura *reflow*

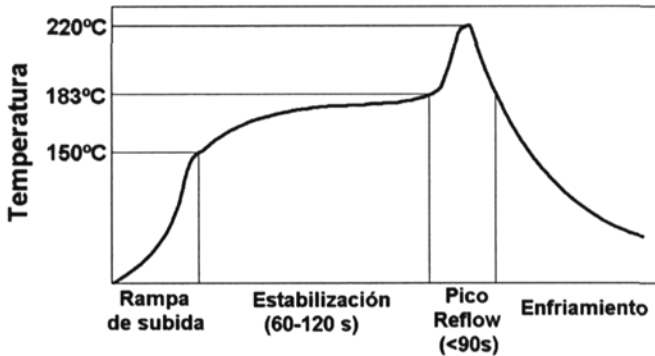
En función de como se obtiene el calor necesario para fundir la pasta de soldadura, existen distintos tipos de métodos de soldadura *reflow*. Estos métodos de obtención del calor son:

- Infrarrojos.
- Fase vapor.
- Láser.
- Convección natural o forzada.

El método de soldadura por infrarrojos consiste en hacer pasar la placa de circuito impreso por una campana, de forma que la placa se ve expuesta a distintos paneles de luz infrarroja ubicados tanto encima como debajo de ésta, que tratan de conseguir un calentamiento homogéneo de la pasta de soldadura depositada. La temperatura es controlada exteriormente, produciéndose el perfil adecuado. Por otro lado, el método de fase vapor (*vapour phase reflow*, VPR), consiste en introducir la placa en una nube de vapor que contiene clorofluorocarbonados (CFC) calentado a la temperatura adecuada. Este segundo método es más complejo que el de infrarrojos, pues se necesita de una etapa de precalentamiento aparte para evitar el cambio térmico excesivamente fuerte y para eliminar el flujo originado por los disolventes volátiles de la pasta de soldadura. El método basado en convección natural o de tiro forzado consiste en emplear un flujo de aire calentado mediante paneles. El esquema es muy similar al de infrarrojos.

### 7.1.2 Proceso de soldadura *reflow*

El perfil típico de temperaturas empleado en soldadura *reflow* se muestra en la Fig. 19.10. Como se puede observar, el perfil presenta cuatro zonas diferenciadas:



**Figura 19.10:** Perfil típico de temperaturas para la soldadura *reflow* (método IR).

- Zona de precalentamiento (rampa). La rampa de precalentamiento no debe ser ni muy brusca, de forma que no afecte a los empaquetados cerámicos, ni muy suave, pues entonces esta rampa duraría un tiempo excesivo y no sería económicamente rentable.
- Zona de estabilización o de activación del flujo. Esta zona tiene como misiones estabilizar la temperatura en toda la placa antes del proceso de *reflow*, activar los flujos de soldadura, que limpian los terminales y pistas, y evaporar los productos volátiles de la pasta de soldadura antes del proceso de *reflow*.
- Zona de calentamiento o *reflow*. El pico de calentamiento crece rápidamente por encima del punto de fusión del material de soldadura, bajando también rápidamente. Este pico de alta temperatura permite que la pasta de soldadura se funda y endurezca posteriormente de forma suave.
- Zona de enfriamiento. La temperatura se reduce de forma controlada, con un perfil no muy suave, pues así se reduce el riesgo de oxidación de las pistas metálicas.

## 7.2 Soldadura por ola

La soldadura por ola es una tecnología que fue introducida hace más de 40 años, por lo que está suficientemente desarrollada. Inicialmente, este tipo de soldadura se empleaba en tecnología PTH exclusivamente, pero, con la

demanda cada vez mayor de tecnología SMT, se ha adaptado a los circuitos que mezclan ambos tipos de componentes.

El proceso de soldadura por ola es simple. La placa entra en un reactor en el que primero se pasa por una zona de precalentamiento, que previene el choque térmico de la placa y donde se eliminan los flujos de soldadura residuales. Después, la placa se pasa sobre la ola de soldadura. La ola de soldadura en sí, su forma y dinámica serán los aspectos más importantes de la máquina de soldadura. La dirección y velocidad de los flujos que recorren la placa pueden variar, pero deben ser constantes en toda la extensión de la placa. Para conseguir una soldadura adecuada se suele emplear una máquina de soldadura de doble ola. Como el nombre indica, en este caso se usan dos olas de soldadura. La primera es ancha y ejerce una gran presión vertical sobre la placa, para conseguir que la soldadura penetre correctamente entre todos los componentes y elimine residuos no deseados. Este tipo de ola deja un exceso de soldadura en la placa que será eliminado por la segunda ola, mucho más estrecha y suave.

## 8 Ensamblado de componentes usando adhesivos

Los componentes SMT de las caras inferiores de las placas de circuito impreso son, a menudo, ensamblados mediante adhesivos, que los mantienen sobre la placa durante el proceso de soldadura. En placas con componentes SMT en ambas caras de la placa, se usan a veces estos adhesivos para mantener los componentes ubicados en la cara inferior durante el segundo proceso de soldadura *reflow*. Debido a que durante dicho proceso de soldadura, el calor puede reducir el efecto de adhesión, raramente se usarán componentes de gran tamaño (más de 32 pines) en dichas caras. Sin embargo, es mucho más normal el uso de adhesivos para fijar los componentes ensamblados en la cara inferior de la placa cuando se recurre a procesos de soldadura por ola. En este caso, los componentes SMT de la cara superior se ensamblan y sueldan, se insertan los componentes PTH y, finalmente, se pegan los componentes SMT de la cara inferior. Este adhesivo se endurece mediante exposición a rayos UV antes de pasar al proceso de soldadura por ola.

## 9 Reemplazado de componentes

Existen cuatro pasos en el proceso de reemplazar un componente SMT de la placa de circuito impreso:

- Reajuste de los *pads* de conexión. Este paso consiste, generalmente, en recalentar los *pads* de conexión para eliminar el material de soldadura y el componente dañado.
- Aplicación del material de soldadura. Existen distintas maneras para conseguir colocar sobre los puntos de conexión el material de soldadura. Así, se pueden emplear pantallas metálicas de reducido tamaño para un determinado componente. Otro método consiste en depositar el material sobre los terminales, antes del ensamblado, pero esta técnica es mucho más cara y no suele emplearse.
- Ensamblado del nuevo componente. El principal problema del ensamblado del nuevo componente es conseguir la correcta alineación del mismo. Si el proceso se realiza de forma guiada, en un sistema visual automatizado, dicha alineación alcanzará la misma precisión que tenía el original reemplazado. Si se realiza manualmente, habrá que prestar especial atención a las marcas (*fiducials*) de alineado.
- Calentamiento. El problema del reemplazado de componentes viene determinado por la limitada automatización de este proceso. Si la fase de calentamiento se lleva a cabo en una estación adecuada, que produzca los perfiles de temperatura adecuados, el proceso de soldado puede llegar a tener la misma calidad que las soldaduras iniciales. Sin embargo, si se lleva a cabo manualmente, la calidad puede ser muy inferior. De igual manera, habrá que suministrar los flujos de soldadura adecuados, bien en las propias pastas de soldadura, bien de forma independiente.

Evidentemente, el número de operaciones de reemplazado que pueden hacerse sobre una determinada región de la placa está limitado, y si se sobrepasa este límite puede resultar dañada la estructura física del sustrato.

# 20

## Aspectos básicos de la fabricación de la placa de circuito impreso

---

### 1 Introducción

La placa de circuito impreso es un tipo de sustrato que consiste básicamente en una o más capas de metales conductores y materiales aislantes. La misión de este sustrato es permitir la interconexión eléctrica de distintos componentes electrónicos, a los que, además, se proporciona un soporte mecánico. Si existe más de una capa de pistas conductoras, la interconexión entre éstas se consigue abriendo vías a través del sustrato, que serán posteriormente metalizadas.

Con este capítulo se inicia el estudio de los distintos procesos involucrados en la fabricación de la placa de circuito impreso. En particular, en el presente capítulo se introduce el diagrama de flujo básico que sigue dicho proceso de fabricación, para centrarse posteriormente en los principales factores relacionados con la fabricación del sustrato.

#### 1.1 Proceso básico de fabricación del circuito impreso

De forma muy esquemática, los pasos más importantes en la fabricación de un circuito impreso son:

- Fabricación del sustrato.

- Proceso de laminado.
- Recubrimiento con cobre.
- Procesos de serigrafía o fotograbado.
- En multicapas: apilamiento y prensado de capas con pistas definidas.
- Construcción de las vías: punzado o taladrado.
- Cobreado catalítico para taladros metalizados.
- Cobreado electrolítico.
- Ataque químico de pistas externas.
- Mecanizado de contornos.
- Protección contra ataque químico medioambiental:
  - Recubrimiento con metal no atacable ( $Sn - Pb$ ).
  - Recubrimiento con barnices eliminables en soldadura.
- Recubrimiento con capas opcionales.
  - Serigrafía de componentes.
  - Mascarilla antisoldante.
  - Protección de dorados y de zonas no soldables por ola.
- Verificación.
  - Continuidad de pistas.
  - Aislamiento entre pistas.
  - Marcado de lotes de fabricación.

De cualquier forma, el orden de los distintos pasos puede que sea distinto en función del tipo de circuito a fabricar. Además, ni siquiera la ejecución de todos estos pasos es obligada. Todas estas cuestiones se plantearán al analizar cada uno de los pasos del proceso de fabricación.

## 2 Tipos de substratos

La primera elección que se debe hacer, a la hora de fabricar un determinado circuito impreso, es el tipo de substrato a utilizar. El substrato constará de un conjunto de láminas, conductoras o aislantes, y, si bien, como material conductor se usa, casi únicamente, el cobre, como láminas aislantes se emplean una gran variedad de materiales.

Entre el conjunto de láminas aislantes existentes, las más comunes son los tipos FR-2, FR-3, FR-4, FR-5, CEM-1, CEM-3 o GI. El nivel de calidad final del substrato vendrá determinado por los parámetros de estas láminas aislantes, y, especialmente, por su capacidad para soportar altas temperaturas. Así, el prefijo FR que emplean algunos de estos laminados indican que el material del que están fabricados está impregnado con una sustancia antiinflamante (*flame - retardant*).

Las características de los tipos principales de laminados son:

**FR-2:** Laminado compuesto por varios pliegos de papel impregnados con resina fenólica que se usa para retrasar el dañado del substrato por un excesivo calentamiento (*flame retardant*). La ventaja del laminado de papel es su precio y sus buenas características eléctricas y de punzadura. Su principal desventaja es que es menos duradera, usándose en productos electrónicos de escaso precio (calculadoras, juguetes, etc...).

**FR-3:** Es el otro laminado importante basado en papel. En este caso, los pliegos de papel se impregnan con resina epoxy. Es una placa más fuerte que la FR-2, que se usa en ordenadores, televisores y equipos de comunicación.

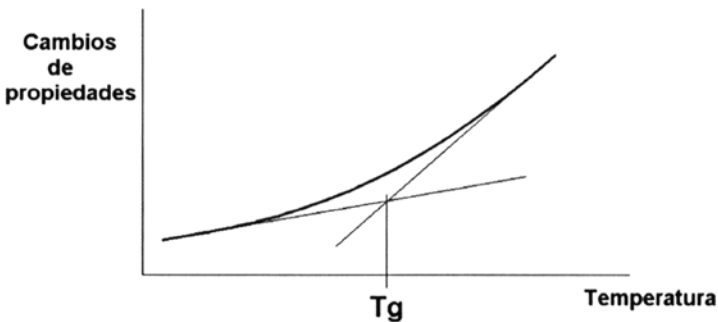
**CEM-1:** Laminado compuesto que posee un núcleo interno de papel impregnado con resina epoxy forrado en ambos lados con pasta de vidrio que ha sido impregnada con la misma resina. Este tipo de estructura le permite ser tan fácil de cortar o punzonar como los laminados FR-2 o FR-3, pero con propiedades físicas y eléctricas similares al FR-4. Los substratos CEM-1 se usan en circuitos diseñados para detectores de humo, equipos de televisión o electrónica industrial.

**CEM-3:** En este caso, el laminado tiene un núcleo interno de fibra de vidrio, que se encuentra forrado por ambas caras con vidrio impregnado de resina epoxy. La lámina CEM-3 es más resistente y cara que la CEM-1, y se usa en ordenadores, automóviles, etc.

**FR-4:** Laminado formado por capas de vidrio que han sido impregnadas con resina epoxy. Es una base muy duradera y que se utiliza ampliamente por sus excelentes propiedades físicas y eléctricas. La FR-4 se usa en sistemas de control, industria aeroespacial y comunicaciones.

**FR-5:** Laminado de capas de vidrio que han sido impregnadas con resina epoxy polifuncional. La FR-5 se emplea en aplicaciones similares a la FR-4, pero posee mejores prestaciones en cuanto a resistencia al calor.

Como se ha comentado, la resistencia al calor es, posiblemente, la característica más importante de los distintos tipos de laminados aislantes. Un buen estimador de dicha resistencia es la temperatura de transición,  $T_g$ , que caracteriza a los laminados impregnados con resinas. Cuando uno de estos laminados alcanza su temperatura de transición, la resina de impregnación cambia su estado de cristalización y origina cambios en las propiedades del laminado. No se debe confundir  $T_g$  con el punto de licuefacción de la resina, sino que a esa temperatura se debilitan los enlaces moleculares, originándose cambios físicos en el laminado (Fig. 20.1). Como valores indicativos, la resina epoxy del laminado FR-4 presenta un valor de  $T_g$  entre 115 y 125°C, mientras que en las poliamidas varía entre 260 y 300°C.



**Figura 20.1:** La temperatura de transición  $T_g$  marca el punto en el cual se produce un cambio apreciable en las propiedades del laminado. Se calcula como el punto de corte de las rectas de cambio a bajas y altas temperaturas.

### 3 Fabricación de la base del circuito impreso

#### 3.1 Proceso de laminado

Inicialmente, las láminas de material base -papel, fibra de vidrio, cuarzo,...- se impregnan con resina. Esta resina se polimeriza a un valor adecuado para su almacenamiento. Una vez finaliza este proceso de mezclado de los distintos materiales que forman el sustrato, se procede a su correcto tratamiento, siendo posteriormente almacenados en un lugar donde la temperatura y humedad sean estrictamente controladas. Este material preparado se conoce como *prepreg*. El esquema de una máquina de tratamiento se muestra en la Fig. 20.2, donde se muestran los distintos procesos de control que sufre el laminado semicurado o *prepeg*. Estos controles permiten monitorizar las características del proceso. Así, por ejemplo, las mediciones de velocidad del pliego de material y de temperatura y velocidad del aire permiten controlar el grado de polimerización de la resina.

El siguiente paso es recubrir esta lámina *prepreg* con láminas de cobre en una o dos de sus caras. La lámina de cobre se pone en una cubeta y sobre ella se colocan las capas *prepreg* necesarias en función del grosor del sustrato. Si

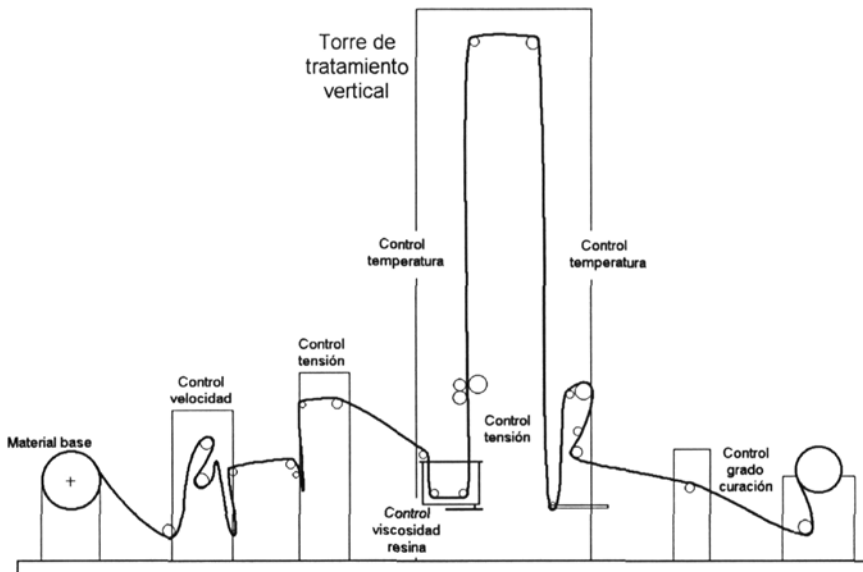


Figura 20.2: Sistema de laminado con torre de tratamiento vertical.

se necesita una lámina de cobre en la otra cara se coloca ésta, si no, se coloca una película de recubrimiento (*DuPontTedlar<sup>TM</sup>*).

### 3.2 Prensado

La pila de material laminado se mueve de la habitación donde se formó a la de prensado, donde una prensa hidráulica comprime las láminas, uniéndolas en una sola placa usando alta temperatura y presión. Una vez prensada la placa, se enfría con agua hasta que ésta alcanza los 27 ° C aproximadamente. Finalmente, las láminas habrán de prepararse en lotes de tamaños prefijados: 91 x 122 cm<sup>2</sup> ó 122 x 366 cm<sup>2</sup>, por ejemplo.

### 3.3 Control de calidad en substratos

El diseño del producto requiere que las láminas de substrato cobreadas pasen una fase de evaluación que decida si son aceptables o no. Los substratos pasarán esta fase con distinto grado de éxito, siendo usados para una u otra aplicación en función de ello.

Los aspectos a considerar en la verificación del substrato metalizado incluyen:

- Superficie del cobre: Análisis de defectos como granulosis, rugosidad, huecos, etc.
- Dureza: Resistencia del substrato a punzonadura, taladrado, cizalladura (análisis de desgarros en proceso).
- Adherencia del cobre: Desprendimientos de la lámina de cobre en función de la temperatura.
- Curvatura por unidad de longitud permitida: Arqueo y alabeado.
- Resistencia al proceso de soldadura: Aparición de burbujas (*blistering*), manchas o decapados (*measling*), delaminación, etc.
- Absorción de humedad: Pruebas en autoclave, según múltiples normativas.
- Resistencias de aislamiento: Superficial y volumétrica, según especificaciones.
- Características dieléctricas: Factor de disipación y permitividad.

- Resistencia a agentes químicos y medioambientales.
- Otras características mecánicas y térmicas:
  - Resistencia a flexión.
  - Tolerancia de espesores.
  - Coeficiente de dilatación térmica.
  - Inflamabilidad.
  - Conductividad térmica.

## 4 Preparación mecánica del circuito impreso

Antes de transferir la imagen de pistas e isletas a la placa o de la metalización y posterior ataque químico para dar forma a las pistas externas, las placas han de ser cortados a su tamaño definitivo, punzonadas o taladradas para abrir las vías de conexión entre pistas en distintos niveles o para inserción de componentes, y los contornos (bordes y taladros) han de ser pulidos y limpiados correctamente. La calidad final de la placa de circuito impreso sólo podrá ser buena si estos pasos preliminares lo son.

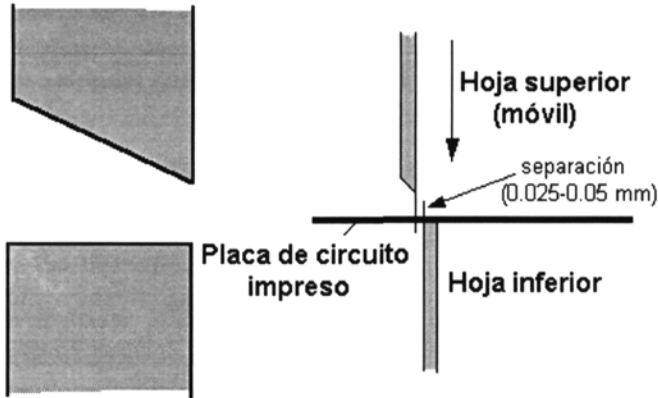
### 4.1 Cortado de la placa

La forma más simple de cortar placas de forma rectangular es usando cizallas. Básicamente, la máquina de cizalladura consta de dos piezas, una inferior fija que sustenta la placa, y una pieza superior móvil con un borde de corte, que al bajar corta la placa. Como muestra la Fig. 20.3, para prevenir la fractura del borde o la aparición de deformaciones en la lámina de cobre durante su corte usando cizalla, las dos piezas de corte se separan entre 0.025 y 0.05 mm.

Debido a la fragilidad de los laminados de papel, los substratos basados en este material suelen ser cortados mejor con sierras circulares. Estas sierras tienen dientes de carburo de silicio (4-5 dientes por cm) y giran a una velocidad de entre 38 y 51 m/seg. Cuando estas sierras se emplean para cortar laminados basados en vidrio, aunque se puedan emplear estos mismos dientes de carburo, resultan de mayor duración los de diamante y acero.

Por otro lado, si el corte no debe producir una placa rectangular, existen otros dos posibles métodos de cortado:

- *Blanking die*. Se fabrica un molde con la figura de la placa. Este molde presenta un filo cortante a modo de borde, de manera que presionando el



**Figura 20.3:** Cortado de la placa de circuito impreso usando cuchillas ajustables.

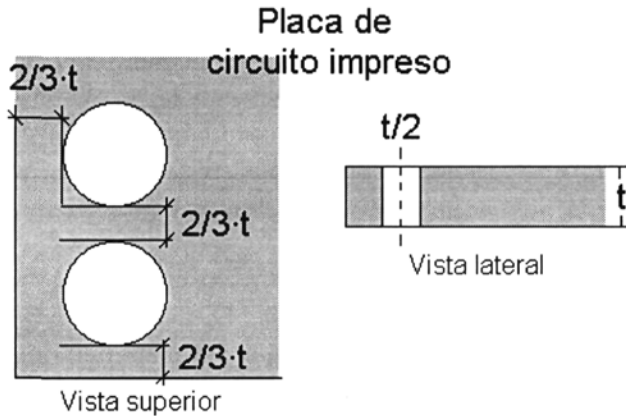
molde sobre el substrato, se corta dicho substrato para obtener la figura adecuada de la placa. Este proceso sólo se empleará cuando se deben producir una gran cantidad de placas con una forma determinada, pues resulta caro y costoso en tiempo el rediseñar el molde para una nueva forma.

- Máquina de enrutado. Esta máquina consta de un pequeño cilindro de carburo que se gira a una velocidad de 12000-24000 rpm, de forma que puede cortar el grosor de la placa de circuito impreso. Debido a la alta velocidad de giro del cilindro y a su reducido diámetro, el corte tendrá un acabado de mejor calidad que el obtenido usando *blanking die* o sierras circulares. Por otro lado, al emplearse este cilindro como instrumento de corte, se puede guiar libremente sobre la placa, no estando limitado el corte a tramos rectos. El control de este guiado suele hacerse de forma automática. Finalmente, comentar que el corte usando este método es más lento que usando sierra o *blanking*.

## 4.2 Punzadura/Taladrado

Para abrir las vías de conexión entre pistas o para inserción de componentes PTH, se pueden usar dos métodos. La punzadura abre la vía mediante un punzón clavado mecánicamente sobre la placa, mientras que el taladrado forma la vía usando el giro de un barrena de boca cónica o broca.

El principal problema de usar punzadura es que el clavado puede romper



**Figura 20.4:** Dimensiones mínimas para punzado de vías en láminas basadas en papel. Las dimensiones vienen dadas en función del espesor de placa  $t$ .

la placa, principalmente porque, para ganar en velocidad, el sistema de punzadura suele diseñarse de forma que abra muchas vías en un sólo movimiento, clavando, por tanto, varios punzones. Para evitar roturas de la placa, esta se asegura antes de perforarla, usando un mecanismo que comprime la placa, y después se suelta, justo al finalizar la punzadura.

Incluso cuando la punzadura se realiza correctamente, existen algunas limitaciones físicas que deben ser respetadas si se quieren evitar roturas. Como muestra la Fig. 20.4, la distancia mínima que se permite de vía a vía o de vía al borde de la placa será función del espesor de ésta.

Si la placa punzada es de laminados de papel, aparece un fenómeno de recuperación (*shrinkage*) que se asocia a los agujeros punzados debido a la elasticidad (tendencias del material a recuperar su forma). Este 'cerrado' de la vía abierta depende del espesor de la placa y la temperatura, siendo la solución emplear punzones de tamaño un poco mayor al de la vía a generar. Este aumento de tamaño se regula mediante tablas. Así, por ejemplo, la Tabla 20.1 muestra el comportamiento de los laminados basados en pasta de papel frente al punzado.

Como se ha comentado, el otro método para generar las vías es el taladrado de las mismas. Dado que la calidad de las vías abiertas afecta en gran medida a los siguientes procesos (metalizado y soldadura) a realizar sobre la placa de circuito impreso, el proceso de taladrado se ha convertido en uno de los más cuidados del proceso de fabricación. Además, con la reducción de los diámetros de las vías y el uso de sustratos más resistentes, este paso mecánico se ha

convertido en uno de los más costosos de toda la fabricación de la placa.

La calidad del taladrado dependerá, en gran medida, de la broca empleada para abrir las vías. La broca de taladrado estará normalmente construida de tungsteno y no todas tendrán ni la misma calidad ni el perfil físico, sino que su geometría vendrá determinada por el material específico de la placa. En general, las mejores brocas producen una temperatura de taladrado menor, una superficie de corte más abrupto, etc.

La placa o sustrato será aprisionada durante el taladrado entre una placa de material de entrada y una placa de salida. La placa de material de entrada se usa para prevenir daños en la superficie superior del circuito impreso. La placa de salida (*backup*) se sitúa bajo el circuito impreso y será atravesada por la broca. Esto previene que no se fracture la parte inferior de la placa.

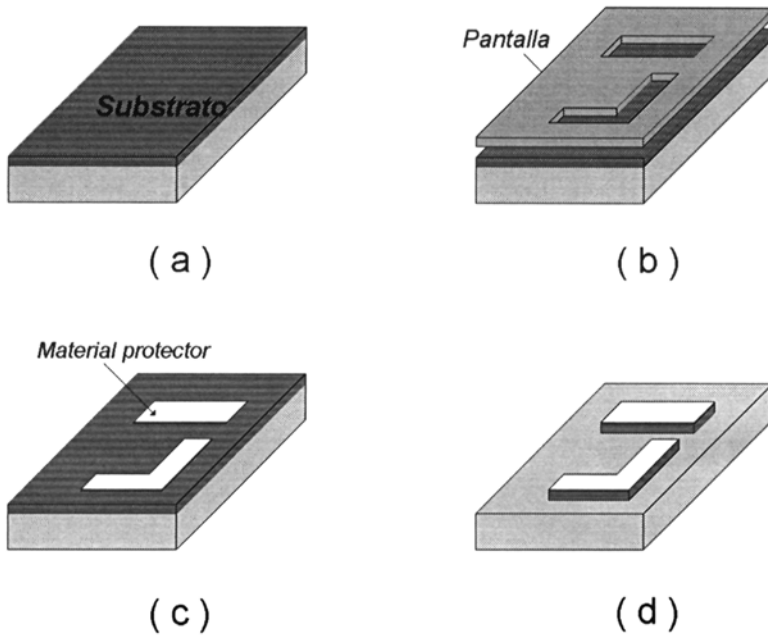
Como placa de entrada se usan distintos materiales: aluminio sólido (0.127-0.76 mm), pasta de papel (0.127-0.25 mm), o pastas basadas en resina en proporción de 60 % de papel y 40 % de resina (0.3-0.56 mm). Para la placa de salida se usan láminas de pasta basada en resina con 40 % de papel y 60 % de resina, o láminas duras prensadas de fibra vegetal con resina y aceites.

## 5 Definición de pistas conductoras

Las características de la base o sustrato del circuito impreso son fundamentales para determinar la capacidad de la placa como soporte de componentes. Así, estas características influyen en parámetros como son la capacidad de disipación térmica o la densidad de vías de conexión abiertas. Aparte de proporcionar este soporte mecánico, la segunda misión de la placa de circuito impreso es proporcionar la interconexión entre los dispositivos que alberga,

**Tabla 20.1:** Recuperación de los diámetros de las vías abiertas por punzonado para laminados de papel.

Espesor del material (mm)	Recuperación a temperatura ambiente (mm)
0.4	0.025
0.8	0.050
1.2	0.075
1.6	0.100
2.4	0.150
3.2	0.250

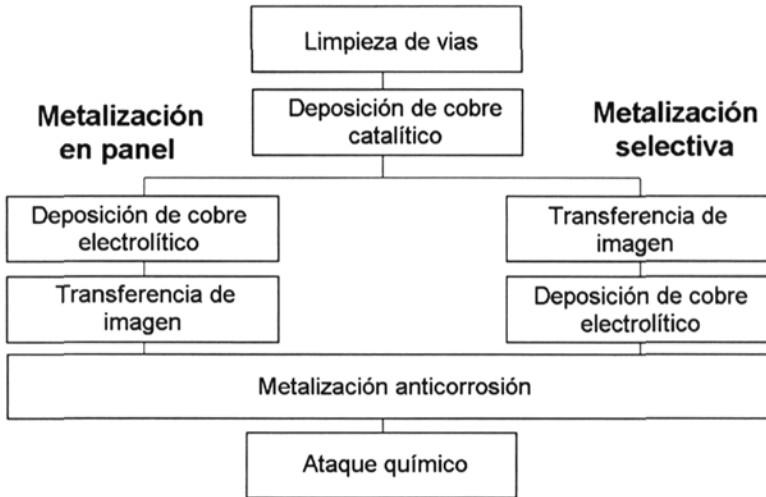


**Figura 20.5:** a-d) Proceso de impresión usando serigrafía y ataque químico (*printing – etching*).

y para ello habrá que definir en el sustrato las pistas e isletas conductoras. Básicamente, la construcción de estas pistas conductoras consiste en un proceso aditivo-substractivo, en el cual hay que añadir más metal sobre el proporcionado por la lámina de cobre que trae originalmente la placa en las zonas que forman las pistas, y eliminar totalmente el metal en las zonas restantes. Por tanto, la construcción de las pistas de interconexión se puede descomponer en tres procesos: metalizado, transferencia de imagen a la placa, y ataque químico del metal sobrante.

Sin embargo, este método aditivo-substractivo no es único. Así, existen algunos circuitos impresos en los que no se realiza metalizado previo, construyéndose las pistas por un simple proceso substractivo, en el cual primero se transfiere la geometría de las pistas a la placa, protegiéndose la zona que define las pistas de interconexión (Figs. 20.5.b-c), y posteriormente se lleva a cabo un ataque químico que elimina el cobre de las zonas no protegidas (Fig. 20.5.d)(*printing – etching*).

En el presente capítulo se muestran los tres procesos relacionados con la definición de las pistas conductoras. El orden de presentación de estos procesos



**Figura 20.6:** Diagrama de flujo de los metalizados en panel y selectivo.

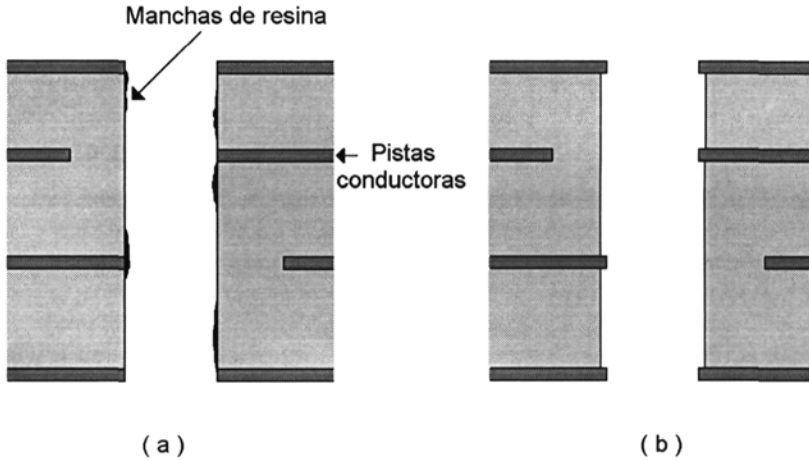
(metalización, transferencia de imagen y ataque químico) no tiene por qué ser seguido estrictamente en el proceso de fabricación, existiendo distintas variantes en función del método finalmente empleado.

## 6 Metalizado

Los dos métodos típicamente empleados para la metalización de las vías de conexión o inserción, así como para aumentar el espesor de metal en la zona definida por las pistas conductoras, se conocen como metalización en panel y metalización selectiva. El diagrama de flujo de estos dos procesos se muestra en la Fig. 20.6.

En la metalización en panel se recubre toda la superficie del sustrato con una capa de cobre, después se cubre con resina la zona donde no se definen pistas conductoras y con metal anticorrosión la zona restante, y, finalmente, se atacan químicamente resina y cobre. Por otro lado, la metalización selectiva deposita inicialmente la resina en la zona donde no se define conductor y cobre y metal anticorrosión sobre las pistas conductoras.

A continuación se presentan algunos de los procesos referidos en la Fig. 20.6. Los procesos de transferencia de imagen y ataque químico se analizarán en apartados posteriores.



**Figura 20.7:** a) Manchas de resina en vías abiertas; y b) aspecto idealizado de la vía tras el paso de *etchback*.

## 6.1 Limpieza de vías

Como se ha comentado, el metalizado trata de cubrir, total o parcialmente, un determinado sustrato con una capa de metal. Antes de realizar esta deposición se deben abrir y limpiar correctamente las vías que deba poseer la placa. La limpieza de estas vías se complementa con dos procesos: la eliminación de posibles manchas en el interior de la vía (*smear removal*) (Fig. 20.7.a), y, a veces, la eliminación de parte del dieléctrico interno de la vía para mejorar los contactos (*etchback*) (Fig. 20.7.b). Generalmente, este último paso se lleva a cabo en circuitos multicapa, que poseen varios niveles de capas conductoras, como se muestra en la Fig. 20.7.

La eliminación de las manchas de dieléctrico de las vías es estrictamente necesaria, pues, cuando se abren éstas a través de un circuito multicapa, es bastante probable que alguna de estas manchas evite el conexionado de alguna pista conductora interna. Estas manchas serán generalmente de resina procedente de la base del sustrato que, al calentarse en el proceso de taladrado, se adhiere a la cara interna de la vía.

A veces, y para mejorar el conexionado de las capas internas, resulta deseable aumentar el tamaño del área de conexión de las pistas de las capas internas, haciéndolas sobresalir unas 12 micras aproximadamente dentro de las vías (ver Fig. 20.7.b). La reducción de sustratos (*etchback*) se realiza

extendiendo el proceso de eliminado químico de las deposiciones no deseadas de resinas en el interior de los taladros.

Para realizar esta limpieza y realzado de pistas internas se usan distintos compuestos, entre los que destacan el ácido sulfúrico, el ácido crómico, el permanganato y el ataque por plasma. El tipo de compuesto usado dependerá, principalmente, del material que forme el sustrato, así, por ejemplo, las manchas en sustratos con poliamidas se limpian y atacan con ácido crómico o plasma.

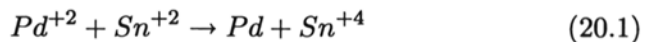
## 6.2 Cobre catalítico

La metalización catalítica es una técnica de deposición química en la que la solución utilizada se descompone, depositando el metal que contiene, que, a su vez, actúa como catalizador. Por lo tanto, esta técnica presenta la ventaja de no necesitar el uso de corrientes fuertes ni cubas externas, como ocurre con la técnica electrolítica usada en los procesos de metalización en panel o selectiva. Para este proceso de deposición se venden soluciones comerciales, que depositan metales como el oro, cobre, plata, o níquel.

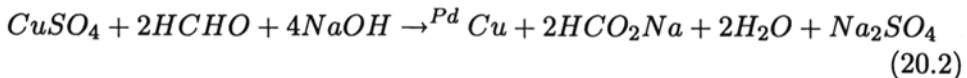
En general, este proceso de metalización genera una capa de metal con una pureza, morfología superficial y control de espesor peores que los proporcionados por las técnicas de metalizado electrolítico (panel o selectivo). Sin embargo, tiene la importante ventaja de que recubre íntegramente las superficies, taladros y contornos del circuito impreso, característica no asegurada por las metalizaciones electrolíticas. Por ello, el cobre catalítico será empleado como primer paso del proceso global de metalización.

Básicamente, el proceso de metalización por cobre catalítico consiste en los siguientes pasos:

1. Limpieza de vías y de la superficie del cobre. Este último proceso decapa la superficie del cobre, eliminando posibles residuos y oxidaciones.
2. Catálisis (activación). Se combinan soluciones neutras o ácidas de paladio y estaño, cuyo objetivo es depositar una fina capa de paladio activo sobre toda la superficie a metalizar.



3. Aceleración (postactivación). Usado para eliminar el estaño.
4. Deposición del cobre. Mediante la reacción de la Ec. (20.2), se deposita el cobre en presencia del *Pd*.



### 6.3 Metalizado en panel.

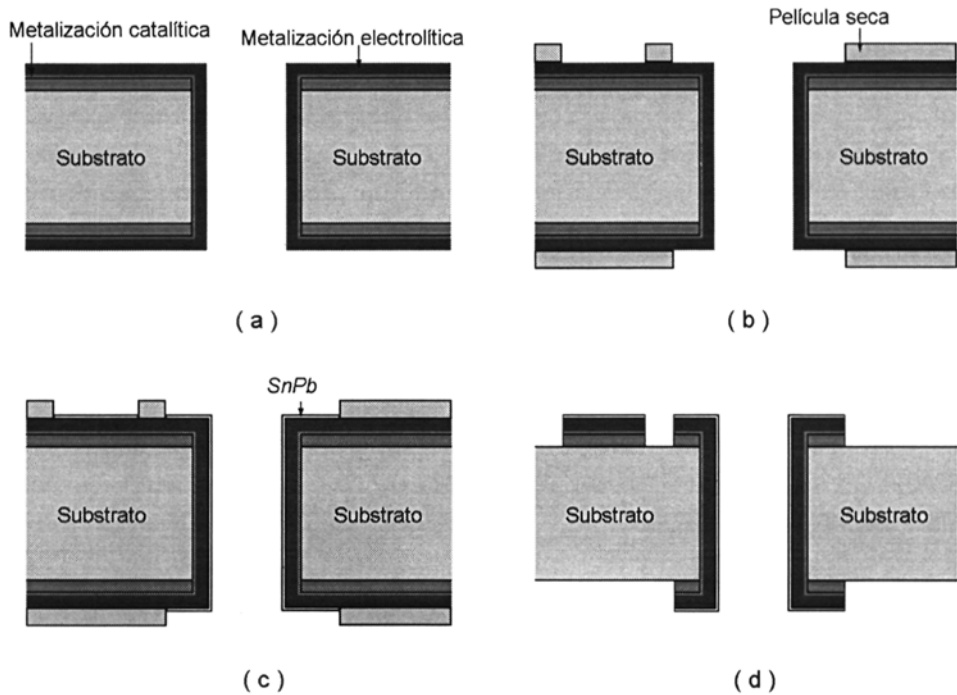
Los circuitos impresos que se obtienen usando un proceso de transferencia de imagen se pueden agrupar en dos clases en función del tipo de transferencia: substractivos y aditivos. En este caso se van a analizar los metalizados en panel y selectivo, que son dos métodos que emplean transferencias de imagen substractivas. En este apartado se estudia el metalizado en panel, mientras que el metalizado selectivo se analiza en el subapartado 2.4.

Partiendo de un substrato en el que se ha hecho un metalizado catalítico, que se encarga de recubrir íntegramente las superficies, taladros y contornos del circuito impreso con espesor delgado, el proceso de metalizado en panel consta de los siguientes pasos:

- Se realiza un cobreado electrolítico con un espesor de 30 micras aproximadamente (Fig. 20.8.a).
- Se determinan las zonas a recubrir selectivamente con *Sn – Pb* por un proceso de película seca que, después del revelado, deja al descubierto las zonas donde se hará el recubrimiento (Fig. 20.8.b).
- Se hace el proceso de metalizado, normalmente con un espesor aproximado de 10 micras (Fig. 20.8.c).
- Después de eliminar la película seca, se hace un ataque de todo el cobre que estaba recubierto por la película seca. La capa de *Sn – Pb* protege del ataque al cobre recubierto por ella (Fig. 20.8.d).

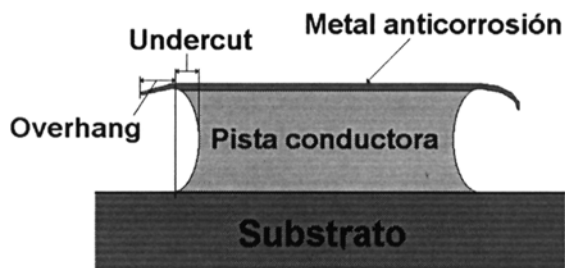
El metalizado en panel cubre de cobre, por tanto, toda la superficie del circuito y las vías abiertas. Además, se deposita metal resistente a la corrosión en las zonas a conservar metalizadas, con lo que las pistas quedan protegidas. Este tipo de metalizado se usa en circuitos impresos con características físicas mayores de 0.38 mm, debido al gran grado de *undercutting* producido por el ataque químico.

El fenómeno del *undercutting* se produce debido a que el posterior ataque químico no sólo se produce en dirección vertical, sino también en horizontal. Este ataque horizontal erosiona la capa de metalizado que queda bajo la aleación protectora, dejando un vuelo como el que se aprecia en la Fig. 20.9. Si se usa una combinación *Sn – Pb* como capa resistente al ataque químico, el



**Figura 20.8:** a-d) Pasos del proceso de metalización en panel.

vuelo causado por el *undercutting* puede ser eliminado calentando la aleación por medio de infrarrojos.



**Figura 20.9:** Fenómeno del *undercutting*.

## 6.4 Metalizado selectivo.

El metalizado selectivo es un proceso en el cual sólo el diseño de circuito deseado y las vías reciben el cobre. En este proceso, al igual que en el metalizado en panel, se usa un cliché positivo para definir la imagen negativa de la película fotosensible. El área de la imagen negativa es metalizado con una aleación del tipo  $Sn - Pb$ ,  $Sn - Ni$  o  $Ni - Au$ , que son resistentes a los posteriores ataques químicos que sufrirá la placa.

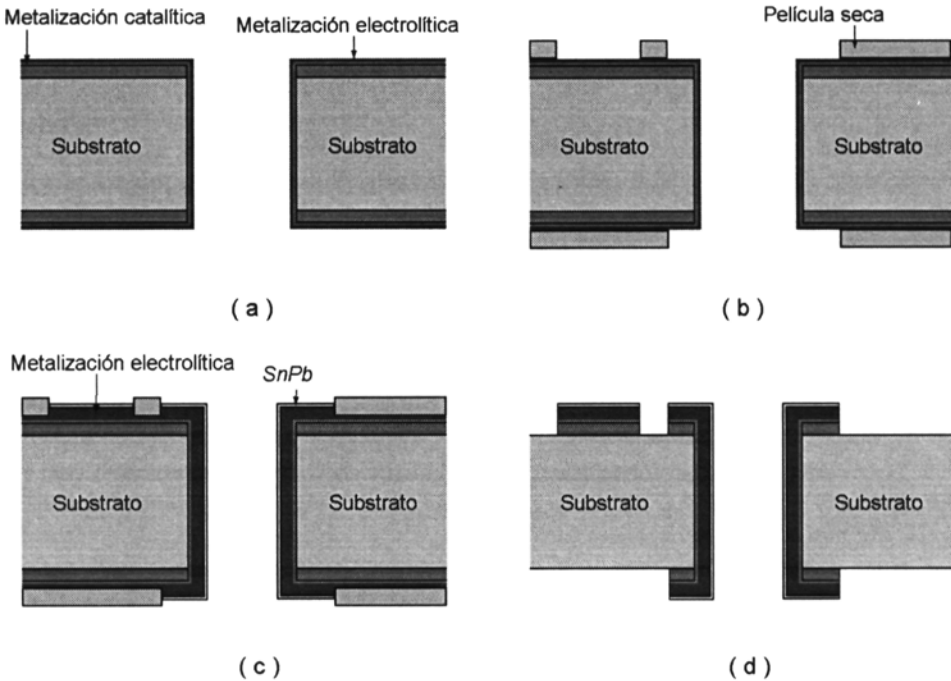
El proceso de metalizado selectivo consta de los siguientes pasos:

- Se parte de un substrato en el que se ha hecho un metalizado catalítico, que recubre íntegramente las superficies, taladros y contornos del circuito impreso con un espesor de cobre muy fino.
- Sobre el metalizado catalítico se realiza un cobreado electrolítico con un espesor de 5 micras aproximadamente.
- Se determinan las zonas a cobrear selectivamente por un proceso de película seca que, después del revelado, deja al descubierto las zonas donde se hará el metalizado selectivo.
- Se hace el nuevo proceso de metalizado, normalmente con un espesor de entre 25 y 35 micras. Sobre el cobre depositado se hace un nuevo proceso electrolítico que deposita  $Sn - Pb$ .
- Después de eliminar la película seca, se hace un ataque de todo el cobre que estaba recubierto por la película seca que permitió el metalizado selectivo. La capa de  $Sn - Pb$  protege del ataque al cobre depositado selectivamente en el paso anterior y al de la hoja inicial de 35 micras.

## 7 Transferencia de imagen: definición de pistas e isletas.

Existen dos tipos principales para transferir la imagen usadas en la industria de circuitos impresos: serigrafía o fotograbado.

En serigrafía, el diseño del circuito de pistas e isletas se dibuja sobre una pantalla de aluminio, dejando como huecos las zonas que se quieran proteger del circuito y opacas las restantes. Posteriormente, usando un enjugador, se pasa una pasta o tinta protectora a través de los huecos de la pantalla sobre el substrato. De esta forma, al retirar la pantalla se tendría una imagen



**Figura 20.10:** a-d) Pasos del proceso de metalización selectiva.

del circuito definida sobre la superficie del sustrato. Este tipo de técnica de transferencia de imagen se suele emplear en los procesos de metalización *printing – etching* (Fig. 20.5).

## 7.1 Fotograbado.

Se usan generalmente dos métodos de fotograbado: el de película húmeda, empleado desde la década de 1940, y el de película seca, introducida por DuPont desde 1968. La técnica de película húmeda fue introducida como una alternativa a la serigrafía, y llegó a ser muy popular pues con ella se conseguían pistas mucho más finas. Sin embargo, el método tenía la desventaja de que resultaba difícil de controlar, con lo cual las pistas definidas se contaminaban fácilmente.

El método de película seca introducido por DuPont tiene las ventajas de proporcionar un mejor control, y por tanto calidad, del proceso de transferencia, así como una tasa de producción más alta. Como principal desventaja,

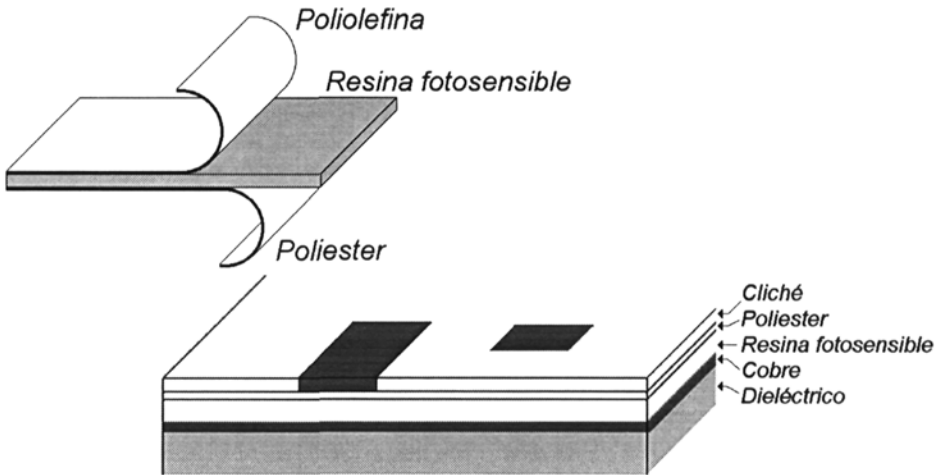
esta técnica es dos o tres veces más cara que las de serigrafía o película húmeda. El proceso de película seca consiste en los siguientes pasos:

- Despegar la película protectora de celofán (poliolefina) de la lámina de material protector a depositar (Fig. 20.11). Queda así al descubierto la película fotosensible, negativa o positiva, que se adhiere a la capa superficial de cobre. La película seca fotosensible queda protegida por una lámina delgada de poliéster, que evita daños a la película fotosensible y al cliché de pistas.
- Aplicar el cliché sobre la película de poliéster. Para evitar contornos de pistas difusos, la cara del cliché en la que están depositadas las pistas - cara activa -, es la que se pone en contacto con la película protectora de la capa seca fotosensible.
- Irradiar verticalmente con la fuente luminosa a la que es sensible la capa seca. Para transferir las pistas del cliché, la capa fotosensible cambia sus características de solubilidad en el revelador en aquellas zonas que han sido irradiadas, es decir, las zonas transparentes del cliché.
- Despegar la capa protectora de poliéster. Queda al descubierto la película seca fotosensible irradiada en el paso anterior.
- Sumergir en el baño de revelado. Según las características de la fotorresina utilizada en la composición de la película seca, positiva o negativa, en el proceso de revelado se elimina la fotorresina irradiada o la no irradiada. Quedan al descubierto las zonas de cobre cuya cubierta de película seca ha sido disuelta en el proceso de revelado.

## 8 Ataque químico.

El ataque químico es un proceso substractivo que elimina el cobre no deseado de los substratos, para de esta forma crear el conjunto de pistas conductoras sobre el circuito impreso. Si este proceso se lleva a cabo correctamente, se pueden obtener pistas de espesores muy finos, entre 0,1 y 0,15 mm aproximadamente.

Básicamente, una vez depositada la capa resistente al ataque químico sobre las zonas a conservar metalizadas de la superficie del substrato, la placa se introduce en un baño con la solución corrosiva. Esta solución elimina todo el



**Figura 20.11:** Estructura del laminado empleado en el proceso de fotograbado usando película seca, y ubicación del cliché en el proceso de grabado.

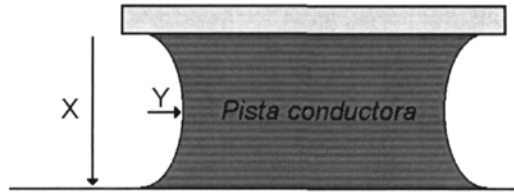
cobre de la superficie de la placa, excepto en aquellas áreas que se encuentran protegidas por el material no atacable. Después de que todo el cobre no necesario es eliminado, la placa pasa a una estación de limpieza, donde se lava la solución corrosiva residual, y, si es necesario, se elimina el material no atacable que protegió las pistas.

Mientras la placa está en contacto con la solución corrosiva, el ataque se realiza en todas las superficies que están en contacto con la solución (ataque isotrópico). Esto implica la existencia de una acción de ataque bajo el material resistivo, ya que la solución penetrará bajo éste. Este ataque es el origen del fenómeno del *undercutting*, que se muestra en la Fig. 20.9. En la Fig. 20.12 se vuelve a mostrar el efecto de este ataque lateral de la pista protegida. La relación entre la profundidad lateral ( $Y$ ) y la vertical ( $X$ ) se denomina factor de ataque.

## 8.1 Preparación de las pistas.

Básicamente, los últimos pasos del proceso de definición de las pistas sobre una placa de circuito impreso son:

- Ataque del cobre descubierto. Por un proceso químico al que la resina no es sensible, se ataca el cobre no protegido por fotorresina. El ataque



**Figura 20.12:** Ataque lateral de las pistas conductoras.

químico del cobre es isótropo, procediendo tanto en sentido vertical como horizontal. La velocidad de ataque y el tiempo de éste determinan el ataque lateral del cobre protegido por la fotorresina *-undercutting-* que causa una reducción del ancho de la pista de cobre aproximadamente igual al doble del espesor del cobre.

- Eliminación de la película seca que recubre al cobre no atacado. Con algún disolvente específico o por un proceso que reduce la película a ceniza.
- Limpieza: para eliminar restos de los productos utilizados en pasos anteriores y dejar la superficie de cobre de las pistas sin restos de óxidos o sales.
- Almacenamiento. En atmósfera seca e inerte, para preservar en buen estado el cobre de pistas y el sustrato.



# 21

# Tecnología de ensamble en placas de circuito impreso

---

## 1 Introducción

El ensamblado automático de circuitos electrónicos, como tecnología propia, se comenzó a desarrollar a finales de la década de los 50. Las primeras máquinas de ensamblado se usaron para insertar componentes con patillas axiales (Fig. 21.1) -diodos, resistencias y condensadores- en circuitos impresos.

Estas primeras máquinas de inserción axiales eran simples y semiautomáticas, con una cabeza de inserción alimentada por un carrete de componentes. Sin embargo, los principios básicos de funcionamiento de estas primeras máquinas de inserción están aún en uso: primero el componente se alimenta en la posición deseada, después sus patillas se cortan y adecuan al tamaño y forma adecuados, y, finalmente, se inserta en la placa.

A principios de la década de los 60 se diseñaron los sistemas de tablas o mesas X-Y, que permiten mover la placa de circuito impreso bajo la cabeza de inserción. En principio, el control de movimiento de la placa se realiza de forma supervisada, evolucionando con el tiempo hasta la aparición, en los 70, de los primeros sistemas controlados por ordenador. En estos últimos sistemas el insertado del componente se complementa con un proceso de corte y remache de patillas que permite al componente quedar fijado a la placa, facilitando el posterior proceso de soldadura.

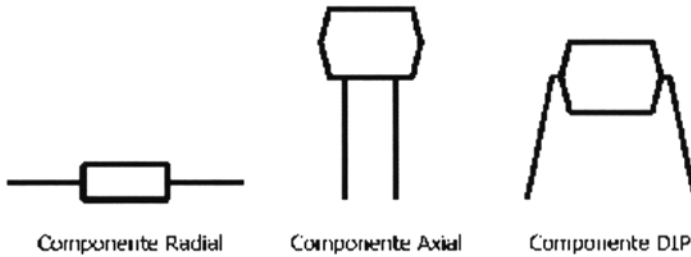


Figura 21.1: Tipos de componentes.

En los primeros sistemas desarrollados, el principal problema radicaba en que la cabeza de inserción móvil permitía insertar, en cada paso del proceso de ensamblado, un único tipo de componente, con lo que la placa debía pasar por la máquina de inserción para cada tipo distinto de componente. De esta forma, el principal efecto de este inconveniente era la ralentización del proceso de ensamblado. Una solución para aumentar la velocidad de fabricación es suministrar las placas de circuito impreso en bloque a la máquina de inserción, de forma que ésta inserta el componente en cuestión en un conjunto de placas como si se tratara de una única placa. De cualquier forma, el problema de insertar un sólo tipo de componente se solucionará definitivamente con el desarrollo del secuenciador. Esta máquina toma diferentes carretes de componentes, y, bajo la supervisión de un programa de control, secuencialmente inserta y corta los componentes adecuados de sus carretes correspondientes.

Al solucionar el problema de la inserción desde diferentes carretes, una misma cabeza podría tomar componentes de distintas dimensiones. Por ello, el siguiente problema abordado fue el de la inserción de componentes axiales de distintas dimensiones físicas, para lo cual se diseñó la cabeza de inserción variable VCD (*Variable Center Distance*). Esta cabeza VCD no sólo se programa para componentes con distinta distancia entre los puntos de inserción en la placa, sino que también se programa para cuerpos del componente o diámetros de patillas diferentes.

Mientras se realiza toda esta evolución en la inserción de componentes radiales, irán apareciendo otros tipos de componentes de inserción. El más importante de estos componentes es el DIP (*Dual In-line Package*), con el que el fabricante puede introducir toda una función integrada en la placa con un único golpe de la máquina de inserción. Este componente, que posee un gran número de patillas, complicará en gran medida la acción de la cabeza

de inserción. En los primeros momentos, la automatización del proceso de inserción de estos DIPs era inviable, ya que no solían existir acuerdos entre fabricantes de máquinas y componentes. Obviamente, en la actualidad, todo tipo de DIP puede ser insertado de forma automática.

Otras familias de componentes que han ido apareciendo (componentes radiales de dos y tres patillas, SIPs -*Single In-line Package*-, *sockets*, etc.), han sido introducidos en el proceso de inserción automática tras su reglamentación específica.

Hasta aquí, sin embargo, sólo se ha descrito el ensamblado automático de dispositivos con patillas de inserción (tecnología PTH). A mediados de la década de los 80 surgen, en aquellas áreas especializadas donde se precisa alta densidad de componentes, substratos cerámicos donde se montan, que no insertan, componentes. Paralelamente, esta tecnología se desarrolla para placas impresas, dando lugar a la tecnología de componentes montados en superficie (SMD), que, generalmente, se compagina con la PTH dando lugar a circuitos de tecnología mixta. Evidentemente, la problemática asociada a la inserción de componentes SMD ha sido muy distinta de la que se abordó en tecnología PTH.

En este capítulo se introducen tanto el ensamblado de componentes PTH (apartado 2), como el de componentes SMT (apartado 3). Finalmente, en el apartado 4 se describen brevemente los tipos de ensamblados empleados en función de los componentes usados.

## 2 Sistemas y Técnicas para inserción Through-Hole

La inserción de componentes en circuitos impresos usando taladros es una tecnología relativamente estable, en la que los dispositivos disponibles y los sistemas manuales usados han alcanzado ya un nivel suficientemente desarrollado. Aún así, siguen apareciendo componentes que no están preparados para su inserción automática. Para solucionar este problema se dan dos soluciones. La primera afecta al fabricante de componentes y supone el cambio de los parámetros físicos de éstos, lo que permite su adaptación a sistemas de inserción relativamente comunes; la segunda afecta al diseño de la máquina de inserción, y ha permitido la entrada de agentes autónomos en el ensamblado. Estos robots pueden realizar operaciones de inserción de componentes complejos que no eran posibles en el pasado.

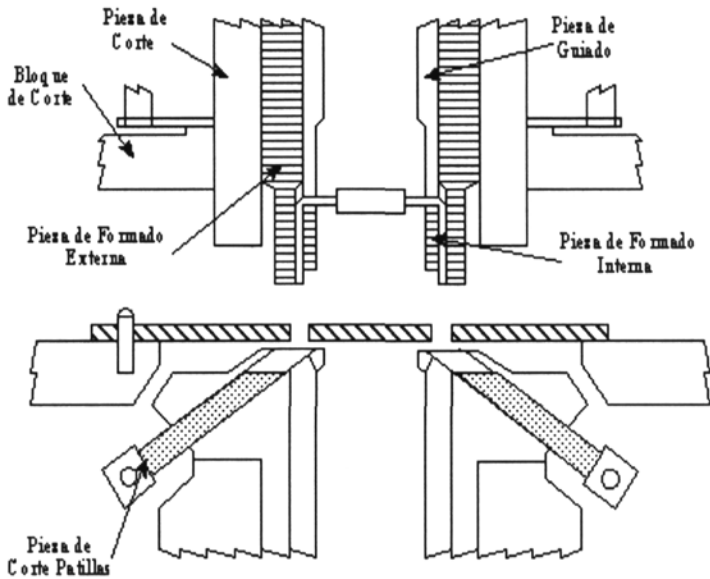


Figura 21.2: Cabeza de inserción VCD.

## 2.1 Inserción de componentes axiales

Los principios de la inserción axial fueron descritos en la introducción de este capítulo. En la Fig. 21.2 se muestra el esquema típico de una unidad de corte y remache VCD. La cabeza de inserción variable proporciona ajuste automático para diferentes distancias entre centros de inserción, diámetros de patillas o diámetros de cuerpo del componente.

Como se puede observar, la unidad de inserción consta de dos lados simétricos. Cada uno de estos lados consta de una pieza de guiado, un conjunto de barra y bloque de corte, y dos piezas - interna y externa - que dan la forma adecuada a las patillas de inserción. Cuando la cabeza de inserción baja, el cortador se mueve hacia dentro, cortando y remachando las patillas, en un ángulo ajustable de  $0^\circ$  a  $45^\circ$  relativo al plano de la placa. Actualmente, la mayoría de las máquinas de inserción axial ofrecen capacidad VCD y son controladas por programa. Hay máquinas de inserción que incorporan el secuenciador, mientras que otras precisan de un secuenciador externo.

Por último, la verificación del componente también puede realizarla la propia cabeza de inserción o el secuenciador. Esta verificación, anterior al insertado del componente, resulta de gran utilidad para evitar errores en el

circuito, y además, al realizarse en esta fase del montaje, es fácilmente subsanable (bastaría con tomar otro componente nuevo).

## 2.2 Inserción de componentes radiales

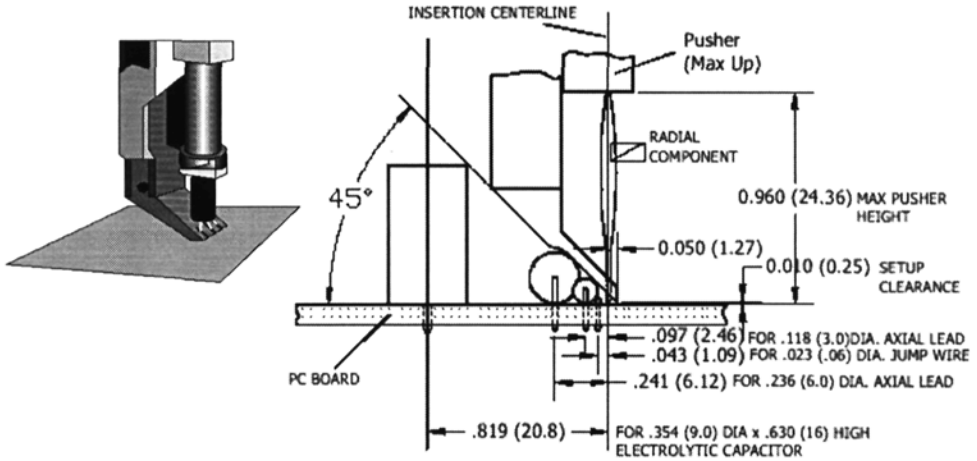
La inserción de componentes radiales fue largamente esperada en la industria del circuito impreso, siendo el primer candidato a su automatización, desde los primeros momentos, el condensador cerámico. Este dispositivo, muy barato, era usado en gran cantidad por la mayoría de los circuitos a imprimir, lo cual incentivaba su inserción automática. Sin embargo, las primeras máquinas de inserción no eran precisas, y dependían excesivamente de la forma del componente, no siempre estandarizada.

En los primeros años de la década de los 70, los fabricantes estandarizan el formato del carrete en que se ubican estos componentes, así como sus dimensiones físicas (por ejemplo, separación entre patillas de 5 mm). La cabeza de inserción radial consta de una mandíbula de inserción que coloca el componente en el circuito impreso. Una vez colocado éste, la pieza de empuje ejerce la presión adecuada sobre el componente para insertarlo correctamente. Debido a que la mandíbula se retira cuando se ejerce la presión de inserción, formando un ángulo de  $45^\circ$ , el *layout* de inserción de la placa y la propia secuencia de inserción deben diseñarse para asegurarse que no se dañe ningún otro componente ya insertado con este movimiento. La Fig. 21.3 muestra una cabeza de inserción axial y las distancias mínimas entre componentes insertados y la nueva inserción. Para permitir más libertad en el diseño, la mandíbula de inserción puede rotarse  $+90^\circ$ ,  $0^\circ$  y  $-90^\circ$  respecto a la parte frontal de la máquina. La unidad de corte y remache toma las patillas del componente que sobresalen de la placa y, tras asegurar la disposición uniforme de las mismas, las corta al tamaño adecuado y remacha, asegurando el fijado del componente a la placa.

## 2.3 Inserción de SIPs (*Single In-line Packages*)

Este es un empaquetado especial, usado en gran medida para circuitos pasivos (resistencias, capacidades y combinaciones). Al tratarse de un componente muy especializado, la automatización de su inserción ha sido un proceso lento. Los SIPs están disponibles comúnmente en un empaquetado que posee de 2 a 8 patillas, separadas 2.54 o 3.17 mm, y un cuerpo recubierto, no necesariamente moldeado con precisión, con un material de revestimiento.

El proceso de inserción suele realizarlo una cabeza de inserción cuyo tamaño es igual al del menor SIP a insertar, y cuya forma de actuar es similar



**Figura 21.3:** Esquema de cabeza de inserción axial y espacio libre necesario para su correcto funcionamiento.

al de la cabeza de inserción radial.

## 2.4 Inserción de DIPs (*Dual In-line Packages*)

La inserción de DIPs usa el mismo principio de guiado que los componentes axiales. Pero, debido a que este tipo de componentes posee un número de patillas relativamente elevado que, además, pueden distribuirse de distintas formas, se exige el cumplimiento de un conjunto de especificaciones muy estrictas para asegurar la propia inserción y la calidad de ésta. Este conjunto de especificaciones, tolerancias o guías variarán de una máquina de inserción a otra. Los componentes DIPs se suministran a la máquina de inserción en tubos de plástico llamados *DIPs sticks*, que también estarán reglamentados. El proceso de inserción de DIPs exige que el lugar donde éste va a ubicarse tenga cierta zona despejada alrededor. Para la inserción se usan unos dedos de inserción, que se colocan adecuadamente en su posición de partida a unos 15 mm sobre la placa y después bajan el componente correctamente (Fig. 21.4). Existen dos tipos de unidades de corte y remache que doblan las patillas hacia dentro o hacia fuera. Bajo la placa, ambos tipos de unidades exigen igualmente cierto margen de libertad para evitar dañar otros dispositivos o no ver obstruida su función. Esta unidad proporciona además el soporte del DIP en el proceso de inserción.

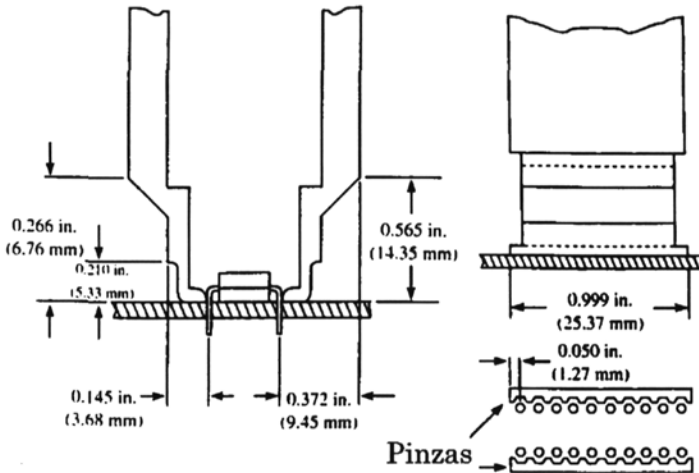


Figura 21.4: Esquema de inserción de un componente DIP.

La verificación de componentes es una opción disponible en muchas máquinas de inserción DIP. Esta verificación elimina la posibilidad de insertar componentes defectuosos en la máquina o de insertarlos en una posición que no es la adecuada. Otra posibilidad disponible es la inserción de zócalos DIP (*sockets*), así como el de insertar el DIP sobre dicho zócalo. Las especificaciones para insertado automático de zócalos pueden ser incluso más rígidas que para insertado manual de DIPs, pero seleccionando correctamente el zócalo pueden ser mucho más baratas. Existen zócalos a los que puede insertarse el DIP antes del proceso de soldadura, y otros que exigen la inserción del DIP tras el soldado.

### 3 Sistemas y Técnicas para montaje en superficie

La tecnología de montaje en superficie (SMT) consiste en colocar componentes activos y pasivos directamente sobre la superficie, previamente preparada, del circuito impreso. Esta técnica es bastante diferente de la usada con dispositivos con patillas, principalmente porque no existe seguridad de fijación mecánica en la etapa de ensamblado. El denominador común en SMT es la necesidad de un adhesivo que temporalmente mantenga al componente en la posición en que se colocó, hasta que se consiga su fijación definitiva, generalmente, en el

**Tabla 21.1:** Distintos tipos de empaquetados disponibles en SMT.

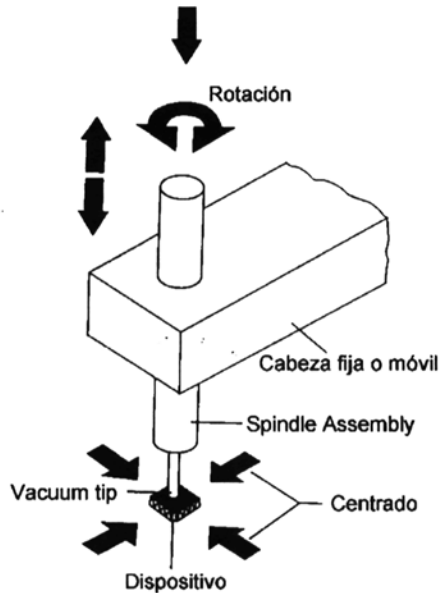
Función del dispositivo	Cond.	Cond. Resist.	Diodo Resist.	Diodo Trt.	CI Trt.	CI	CI	CI	CI
Empaquetado	Chip pol.	Chip	Cilindro	SOT	Flip-Chip	SOIC	PLCC	QFP	LCC
Tipo inserción	A	A	A	A	C	B	B,C	B,C	B,C

proceso de soldadura. El adhesivo temporal puede ser una pasta de soldadura, depositada en los lugares donde se deberá realizar la posterior soldadura del componente, o un pegamento que, tras la soldadura del componente, será eliminado de diversas maneras.

La Tabla 21.1 muestra algunos de los distintos empaquetados y componentes disponibles en SMT. Como resulta lógico, el incremento del número de conexiones eléctricas del dispositivo se traduce en una fijación más compleja. Los SMD se suministran para el ensamblado en carretes de componentes, salvo que los terminales sean excesivamente frágiles. Los dispositivos más simples son los de dos terminales: rectangulares -resistencias, condensadores y condensadores polarizados-, o cilíndricos -diodos-. Otro grupo lo constituyen los dispositivos SO (*small outline*): transistor (SOT) o circuito integrado (SOIC), que son versiones más pequeñas del DIP de inserción. Por último, están los chips con patillas para montado en superficie, bien de plástico (PLCC) o bien cerámicos (CLCC) -que no se deben confundir con los LCC (*leadless ceramics carriers*)-. Los dispositivos PLCC y CLCC se han convertido en el empaquetado más empleado para introducir un circuito integrado en un diseño SMT. El hecho de que posean patillas no implica su inserción, no hay que olvidar que son SMD, pero permite el aislamiento del componente del substrato, con lo que se reducen los problemas por diferenciales térmicos (distinta temperatura en substrato y componente, o distintos coeficientes de expansión térmica).

### 3.1 Acción de posicionado de SMD.

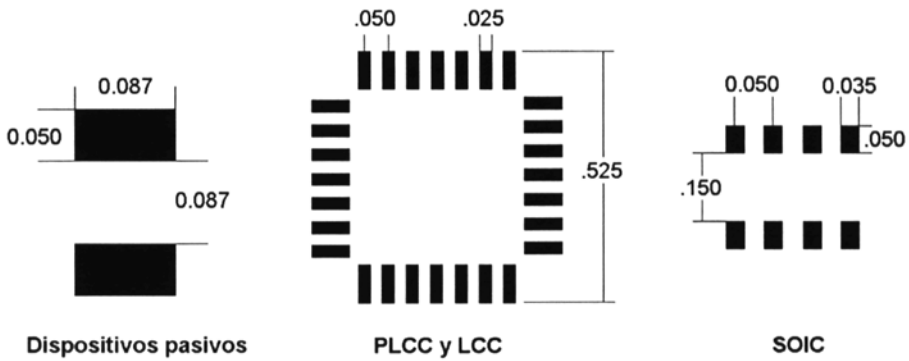
La tecnología de montado en superficie se realiza en tres pasos: recogida del componente, centrado, y posicionado del mismo. El centrado es realizado por medios mecánicos o con la ayuda de visión artificial. La calidad del posicionado dependerá en gran medida del método de centrado empleado. La máquina de recogida-posicionado (Fig. 21.5) consta de una cabeza que puede girar el componente, en incrementos tan grandes como  $90^\circ$  o tan precisos como  $0,01^\circ$ , dependiendo de la propia máquina. Esta posibilidad de rotación es importante por dos razones. Por un lado, aunque se recomienda que los componentes se



**Figura 21.5:** Esquema de una máquina de posicionado SMT.

coloquen en la placa en posiciones múltiples de  $90^\circ$ , la rotación permite al diseñador del circuito mayor libertad en el layout del mismo. Además, por otro lado, para componentes de muchas conexiones, la visión artificial puede dirigir la rotación del dispositivo, corrigiendo el posicionado para asegurar el perfecto alineamiento. Otra característica importante de la cabeza o huso es que ejercerá una presión de posicionado variable, lo cual permitirá al SMD penetrar en la pasta de soldadura o pegamento con una fuerza controlada.

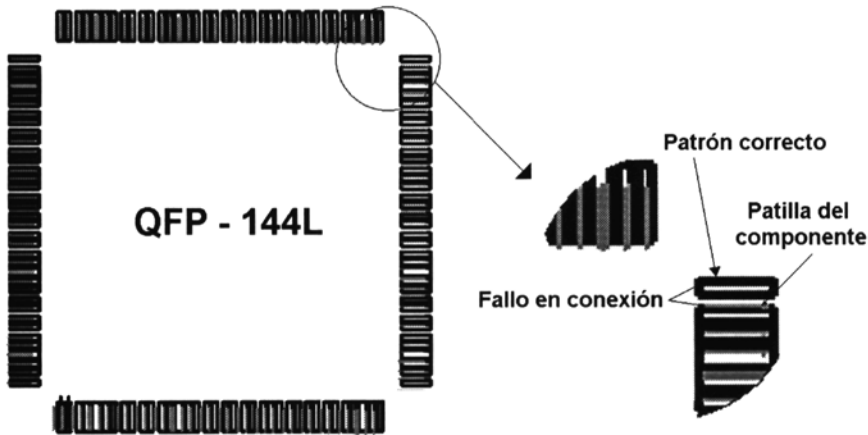
Por otra parte, el mecanismo de centrado se encarga de situar correctamente el componente en función, bien de los límites del cuerpo del mismo, o bien en función de sus patillas, cuyo patrón dependerá del componente a colocar (Fig. 21.6). La visión artificial puede proporcionar asistencia a la acción de centrado. En el centrado por visión artificial, la cámara localiza los lugares donde situar los componentes en la placa relativos a unas marcas (*fiducials*). Los algoritmos de control determinan los movimientos de traslación y rotación necesarios para realizar un posicionado preciso.



**Figura 21.6:** Patrones de conexión de distintos componentes SMT.

### 3.2 Máquinas de posicionado de SMD

La calidad requerida en el posicionado afectará al coste, velocidad y complejidad de la máquina de ensamblado SMT. En la Tabla 21.1 se especificaron distintos niveles de calidad en el posicionado en función del componente. El grupo A lo forman componentes que se deben posicionar con una tolerancia de  $0.203$  mm a  $0.381$  mm, dependiendo del tamaño del terminal, tamaño del *pad*, y de las tolerancias de *pad* y máquina. Las máquinas de posicionado más simples, de recogida, centrado mecánico y rotaciones en saltos de  $90^\circ$ , son útiles para el montaje de estos componentes. Los componentes del grupo B (que incluye SOICs, PLCCs, *flat packs*, y LCCs) con menos de 44 terminales, requieren un posicionado de calidad moderada. Por último, el grupo C lo constituyen aquellos componentes que exigen un posicionado de precisión. Estos componentes, con muchos puntos de contacto y terminales cercanos, requieren de visión artificial para su ubicación correcta. La visión se empleará tanto para detectar las marcas en el substrato como para localizar y orientar los terminales de contacto. Los grandes componentes de este grupo necesitan ubicarse con una precisión de hasta  $0.051$  mm o menos. Debido a la precisión en el montaje, la máquina de posicionado deberá incluir la posibilidad de rotación precisa del componente. Como puede observarse en la Fig. 21.7, en el posicionado de estos componentes con una gran densidad de terminales, la precisión es un factor muy importante para evitar cortocircuitos o malos contactos.



**Figura 21.7:** Fallos provocados al ensamblar un componente SMT de 144 terminales con una rotación de medio grado.

## 4 Ensamblado mixto

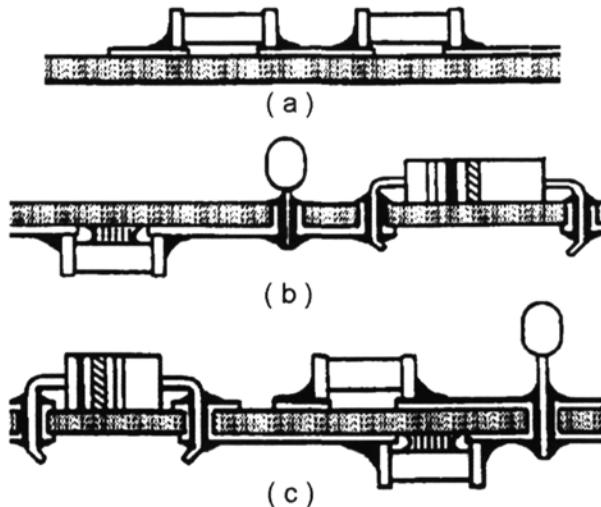
De forma general, existen tres métodos de montaje de componentes en superficie. En la Fig. 21.8 se muestran secuencialmente los conjuntos de acciones a realizar en cada método, que van desde el ensamblado SMT puro al ensamblado mixto por excelencia. El flujo de acciones del método A usa SMDs montados en una sola cara de la placa. Este es el método más empleado para sustratos cerámicos o diseños híbridos, y es, por ello, la versión clásica original de SMT. Desde finales de los 80, los diseños han sustituido el sustrato cerámico por la placa de circuito impreso.

El método B muestra la forma más simple de tecnología mixta. Usa componentes PTH en la cara superior de la placa y SMD sólo en la cara inferior. Esta es la aproximación más usada por aquellos fabricantes que comenzaron a emplear SMT. Debido a que los procesos a realizar en ambas caras de la placa estaban suficientemente desarrollados de forma independiente, el éxito en el ensamblado de esta técnica es bastante elevado. Por último, el método C permite tanto SMT como PTH en la misma placa, con la complicación de permitir SMDs en ambas caras de la placa. El mezclar tres procesos distintos hace que este último método sea, obviamente, el más complejo de los tres.

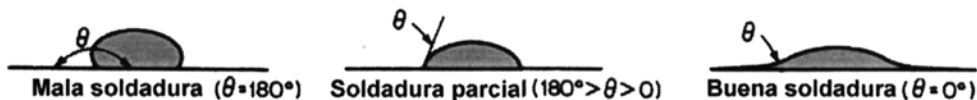
## 5 Introducción al proceso de soldadura

Para que se considere correcta, una soldadura debe cumplir dos funciones: fijar el componente a la placa de circuito impreso y proporcionar la continuidad eléctrica necesaria entre el componente y las pistas del substrato. Los principales factores que influyen en el cumplimiento de estas funciones por la soldadura realizada son los materiales usados en la conexión y el proceso empleado. Entre los materiales de conexión se encuentran los metales base (patillas del componente y las pistas del circuito impreso) y el material de soldadura. El proceso será el método con que estos materiales se unen empleando una energía térmica.

La soldadura se puede definir como el proceso metalúrgico que aplica un metal derretido en la superficie de los dos metales a unir, para, después de solidificarse, formar la unión. A la temperatura a la que se lleva a cabo este proceso, el estado físico del material base es sólido, el material de soldadura será líquido y los flujos o gases de soldadura serán vapor o líquido. Los metales a ser soldados no llegarán nunca a licuarse, y la unión se forma en la interfaz de los dos metales. Aunque el metal base no llegue a licuarse, existirá un mezclado de metales en la interfaz, si el metal base es soluble en la aleación de soldadura.



**Figura 21.8:** Tipos de ensamblado: a) ensamblado tipo A; b) ensamblado tipo B; y c) ensamblado tipo C.



**Figura 21.9:** Estudios de soldabilidad usando el ángulo diédrico.

Evidentemente, la unión que se crea será muy dependiente de la soldabilidad de los metales base por el material de soldadura. La soldabilidad se puede definir como una medida de la afinidad entre dos materiales. Para estudiar dicha afinidad, se puede analizar el comportamiento de una gota de material de soldadura derretida puesta sobre la superficie a soldar. Las fuerzas que actúan sobre dicha gota serán por un lado fuerzas cohesivas, que intentan mantener la gota como una esfera para reducir su superficie, y fuerzas adhesivas, que tratan de dispersar el líquido sobre la superficie del metal. El ángulo entre la superficie y la línea que es tangente a la curva en ese punto se llama ángulo diédrico ( $\theta$ ). Como se aprecia en la Fig. 21.9, conforme la soldabilidad aumenta, dicho ángulo decrece, siendo muy próximo a cero cuando la soldabilidad es la adecuada, y cercano a  $180^\circ$  si la soldabilidad es mala.

La soldabilidad aumenta si la superficie de contacto se mantiene limpia de suciedad. Las superficies oxidadas también reducen la soldabilidad, usándose los gases de soldadura para que reaccionen con los óxidos y los eliminen del área de soldadura.

El proceso de soldadura ha cambiado en gran medida desde las primeras aplicaciones. Así, del 1920 al 1940, todas las soldaduras de interconexión se hacían punto a punto, manualmente, con metales de soldadura mezcla de estaño y plomo. Después de la segunda guerra mundial, la demanda de productos electrónicos se incrementó enormemente, y, junto a otras técnicas, se introdujo el proceso de soldadura en serie para tratar de paliar esta demanda. Al final de la década de los 50 fue el hecho de tener que producir componentes competitivos lo que obligó a la industria a automatizar el proceso de soldadura. El proceso de soldadura por ola se desarrolló en Inglaterra y se extendió rápidamente a los Estados Unidos, siendo el método en uso hasta mediados de los 80 y aún en la actualidad. En la década de los 80 se desarrolla la tecnología de dispositivos montados en superficie (SMT), y con su aparición se necesitaron nuevas técnicas de soldadura. Estos nuevos procesos se conocen como técnicas de soldadura *reflow*. Los métodos de soldadura *reflow* incluyen soldadura en vapor (VPS), infrarrojos (IR) y convección.

Con la evolución de los métodos de soldadura, también cambian los materiales empleados para realizar la soldadura. En un principio se empleaban aleaciones de plomo y estaño al 50 %, pero, al mecanizarse el proceso de soldadura, se buscaron aleaciones de solidificación más rápida, y se pasó a emplear aleaciones del tipo 63Sn-37Pb ó 60Sn-40Pb. La aparición de la tecnología de montaje en superficie obliga a que el material de soldadura soporte el peso del componente, además de las vibraciones, la diferencia entre coeficientes de expansión térmica, etc. Las aleaciones actualmente en uso poseen más de 10 componentes y están reglamentadas por distintas normativas.

## 6 Consideraciones de diseño en procesos de soldadura

El soldado efectivo de las placas de circuito impreso dependerá de diversos factores, entre los que se pueden destacar el uso de máscaras de soldadura, las propiedades de soldabilidad, la adherencia de la propia soldadura, o la elección de la aleación correcta para llevar a cabo la soldadura de los materiales involucrados.

### 6.1 Soldabilidad

El diseño de la placa debe tener en cuenta, desde un principio, las características de soldabilidad. Las consideraciones más importante a este respecto son la relación grosor patilla - vía, el tamaño y forma de los componentes, la dirección de las trazas respecto a la dirección de la ola de soldadura, y la densidad de puntos de soldadura. Así, por ejemplo, el diámetro de la vía no debe ser menor que el diámetro de la patilla de inserción más 0.1 mm, pero el máximo diámetro de la vía tampoco debe ser más de 2.5 veces el diámetro de la patilla. En placas multicapa, por otro lado, la vía de interconexión debe tener una longitud menor que 2.5 veces su propio diámetro, para así animar la acción de la capilaridad durante el proceso de soldadura.

En cuanto al tamaño y forma del área de contacto del componente, la regla es usar formas circulares cuyo diámetro no supere en más de tres veces el diámetro de la vía que se abre sobre dicha área de contacto, ya que las grandes áreas de contacto causan una excesiva acumulación de material de soldadura.

Cuando las placas tienen grandes grupos de pistas conductoras que corren paralelamente y están muy cercanas, la dirección en que se dirigen debe ser

paralela a la dirección del flujo de la ola de soldadura.

Finalmente, hay que tener en cuenta que efectuar un número elevado de puntos de soldadura en un área relativamente pequeña, puede suponer un excesivo calentamiento en esa zona de la placa, y si el sustrato no redistribuye eficientemente este calor por toda la placa, ésta puede resultar dañada irreparablemente.

## 6.2 Adherencia de la soldadura

La soldadura es un proceso metalúrgico de unión. El metal base sobre el que se aplica la soldadura no llega a licuarse, luego no existe una reacción química entre éste y el material de soldadura. Para conseguir una buena unión en el proceso de soldado se debe conseguir que el material de soldadura impregne bien las dos superficies a unir. Como se vió al estudiar la soldabilidad, cuando la gota de material de soldadura impregna correctamente, las fuerzas de adhesión son superiores a las de cohesión.

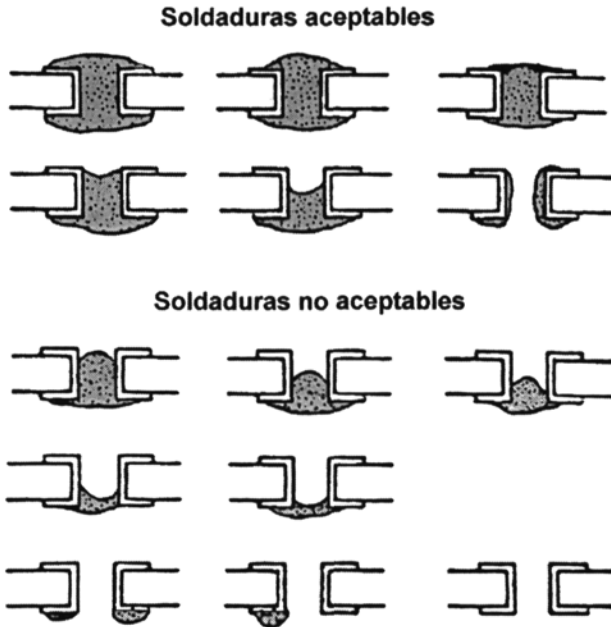
La efectividad de la soldadura se aumenta considerablemente con la limpieza de la placa, para lo que se emplean los gases o flujos de soldadura. La Fig. 21.10 muestra distintos perfiles de vías soldadas con buena y mala adherencia.

## 6.3 Flujos de soldadura

La fuerza de unión de una soldadura se reduce con la presencia de impurezas. Estas impurezas pueden ser químicas, generadas por reacción con el metal base -capas de óxidos, carbonatos,...- o deberse a la deposición de residuos externos -agua, grasa, polvo,...-. La función del flujo de soldadura es eliminar esta contaminación.

Básicamente, el flujo atacará la superficie, disolviendo la impureza, que será definitivamente eliminada al aplicar la aleación líquida de soldar. Durante el proceso de soldadura, el flujo también actúa para prevenir que se produzca una probable reoxidación durante el ciclo de calentamiento, en el cual existe un importante exceso de oxígeno en contacto con la placa. Por otro lado, el flujo tiene la función térmica de asistir en la transferencia de calor de la aleación líquida al área de unión, de forma que el metal base alcance una temperatura suficiente como para que sea correctamente empapada por la soldadura.

Existen tres formas básicas de aplicación del flujo o gas: espuma, spray y ola (Fig. 21.11). El flujo por espuma es uno de los métodos más simples y usado. La ola de espuma se genera y bombea usando aire comprimido a través de un cilindro poroso localizado bajo la superficie del flujo líquido. Este flujo



**Figura 21.10:** Vías soldadas con buena y mala adherencia.

por espuma es muy efectivo dada la facilidad con la que penetra las vías metalizadas. Igualmente es muy útil cuando la densidad de componentes montados bajo la placa de circuito impreso en tecnologías de ensamblado mixtas (PTH y SMT) es alta. Con el flujo por spray (Fig. 21.12) se pueden conseguir revestimientos muy finos. De cualquier forma, es una técnica compleja, en la cual se deben tener muchas precauciones para controlar la excesiva exposición al flujo. El flujo por ola es muy similar al flujo por espuma excepto que no se usa aire comprimido. En este caso, una bomba fuerza al flujo a subir y ponerlo en contacto con la placa.

## 7 Pre calentamiento del circuito impreso

La etapa de pre calentamiento del circuito impreso se ha hecho imprescindible a raíz del incremento de uso de la tecnología SMT. Las funciones que lleva a cabo la estación de pre calentamiento son las siguientes:

- Aumenta la temperatura del fluido aplicado, lo que lo convierte en más activo, aumentando su capacidad de limpieza e impregnación.

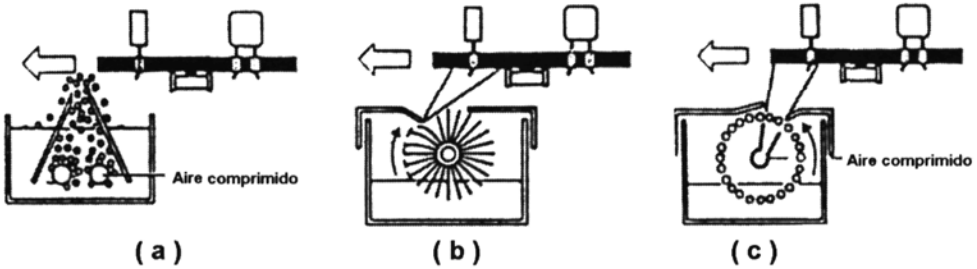


Figura 21.11: a) Flujos por espuma; b-c) flujos por spray.

- Mejora la acción de capilaridad del fluido a través de las vías multicapas de conexión y de inserción PTH.
- Eleva la temperatura del sustrato de forma uniforme a aproximadamente 125°C. Este aumento controlado de temperatura ayuda a evitar el cambio térmico tan brusco que sufre el circuito impreso al entrar en la ola de soldadura.
- Calienta ambas caras del circuito impreso multicapa, evitando gradientes térmicos entre ellas. Esto ayuda a prevenir el curvado de los circuitos al

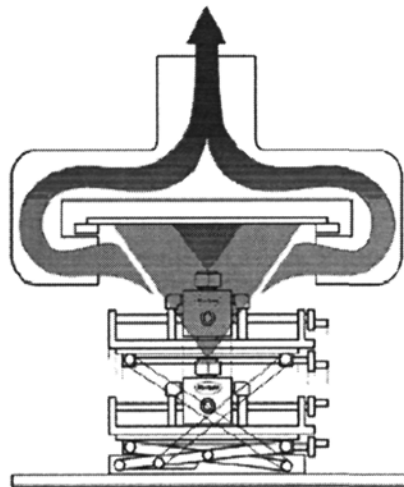
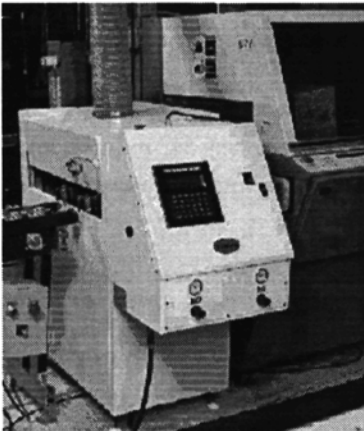


Figura 21.12: Esquema de un sistema de flujo de soldadura por spray: *Pulse spray flux system<sup>TM</sup>* de Nordson.

pasar por la ola de soldadura.

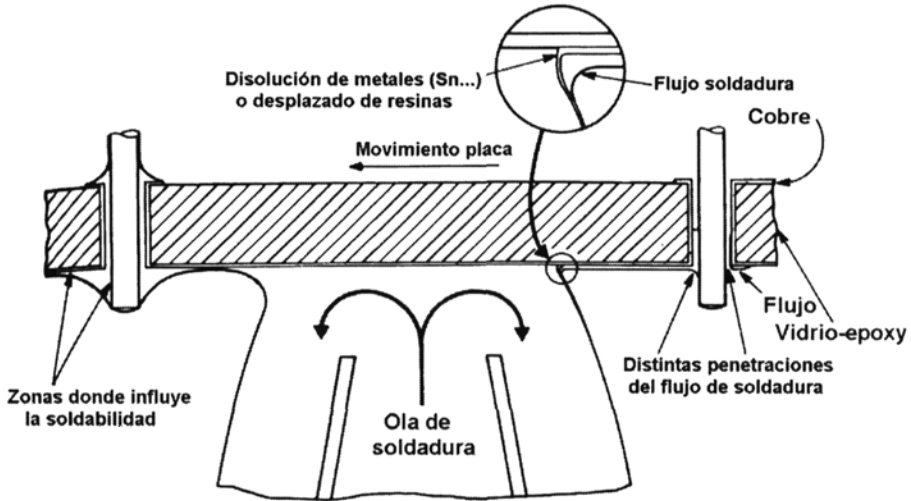
## 8 Técnicas de soldadura por ola

En la técnica de soldadura por ola, la aleación de soldar se mantiene en estado líquido continuo. Debido al aire que se pone en contacto con el metal de soldadura, se formarán óxidos de plomo y estaño en la superficie del metal base a soldar. Estos óxidos constituyen una capa de impurezas que afectan a la obtención de una buena soldadura. Para evitar la formación de esta capa de impurezas (*dross*), se deben proteger las superficies a soldar, para lo cual se suelen emplear determinados aceites. Estos aceites se deben cambiar regularmente (aproximadamente cada 8 a 16 horas de uso).

Otro aspecto importante en la soldadura por ola es el de la formación correcta de ésta. En el esquema de ola de soldadura mostrado en la Fig. 21.13, se observa que ésta debe ser par o bidireccional, de forma que impregne la superficie total de la placa cuando ésta pase sobre la ola. Para conseguir esta impregnación correcta, será también muy importante la relación existente entre la velocidad de desplazamiento de la ola y la anchura de la cresta de la misma. Esta velocidad será un factor importante en sí mismo, ya que, debido a la alta temperatura del material de soldadura, la placa debe viajar sobre la ola bastante rápido para tratar de prevenir posibles daños, pero lo suficientemente lento como para permitir la soldadura correcta de los componentes.

Otro aspecto a tener en cuenta de la geometría de la ola es que, para evitar problemas de acumulaciones de material de soldadura (*icicling*), la velocidad de la ola en el punto de contacto con la placa debe ser cero, siendo por ello imprescindible el uso de una ola bidireccional. Además de ésta, existen otro tipo de medidas encaminadas a evitar estas acumulaciones de material de soldadura (véase la Fig. 21.14):

- Aumentar la temperatura de la aleación de soldadura, pero esto puede dañar la placa.
- Inyectar aceite en la ola de soldadura, lo que plantea el problema de que se dificulta el proceso de limpiado posterior de la placa, afectando, además, a las propiedades mecánicas y eléctricas de la pasta de soldadura.
- Inclinarse la placa entre 4 y 9° con respecto a la tangente de la ola en su punto más alto. De esta forma, la ola de soldadura será de menor duración.



**Figura 21.13:** Esquema de una ola de soldadura bidireccional.

- Formar olas más anchas por el extremo de entrada de la placa.

En las Figs. 21.13 y 21.14 se muestran esquemas de soldadura en los que existe una única ola. Estos tipos de olas simples se usan, solamente, en placas de ensamblado con tecnologías PTH y SMT que presenten una baja densidad de componentes en la cara inferior de la placa. En la Fig. 21.14 se observa como el movimiento de la placa es siempre en dirección opuesta al de



**Figura 21.14:** Esquema de una ola de soldadura bidireccional donde se muestran algunas de las indicaciones señaladas para evitar acumulaciones de material de soldadura.

la ola principal de soldadura, lo que permite que la soldadura sea de mejor calidad, eliminando acumulaciones de soldadura. Normalmente, el circuito impreso hunde la mitad o un tercio de su espesor en la ola de soldadura. A esta profundidad, la ola aplica una presión a la placa, que permite la soldadura correcta de las vías y PTHs. Sin embargo, si el circuito impreso es un multicapa de gran espesor, puede resultar necesaria una profundidad de inmersión de hasta tres cuartas partes del espesor de la placa, lo que puede ocasionar daños en el sustrato.

Como se ha comentado, las olas simples son efectivas para trabajar con circuitos impresos de baja densidad. Si dicha densidad aumenta, aparecerán problemas de capilaridad (mala soldadura entre componentes SMT excesivamente cercanos) y de sombras (acumulaciones de material de soldadura). El efecto de las sombras (Fig. 21.15.b) aparece cuando existen componentes SMD montados en la cara a soldar del circuito impreso. Al mover la ola de soldadura los SMD dejan un rastro de soldadura (acumulación no deseada) que puede originar problemas de cortocircuitos entre dispositivos. La capilaridad es un problema cuando la densidad de componentes SMT es muy alta. Existen dos posibles efectos:

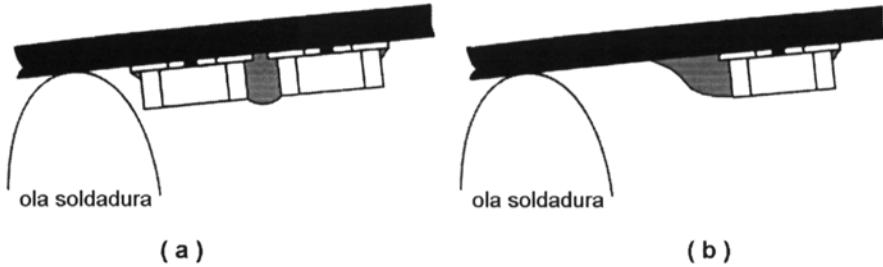
- Depresiones: el metal de soldadura no penetra entre los componentes.
- Atracciones: el metal de soldadura tiende a no salir de entre los componentes (Fig. 21.15.a).

Para eliminar los problemas de capilaridad y sombras se diseñaron las máquinas de soldadura automática de doble ola. En ellas, el proceso de soldadura se divide en dos fases: impregnación y limpiado.

En la Fig. 21.16 se muestra el esquema de una estación de soldadura de doble ola. La primera ola es de gran presión y muy turbulenta, consiguiendo impregnar los componentes SMD y asegurando una buena impregnación de todas las zonas que no son correctamente alcanzadas por una ola de soldadura normal. Esta ola no puede ser muy controlada, con lo que aparecen problemas de acumulaciones de soldadura entre componentes.

La segunda ola es bidireccional y corrige las irregularidades de la primera. Tiene mucha menor presión, y un perfil de flujo laminar, que actúa como una brocha, limpiando el exceso de soldadura y eliminando posibles acumulaciones de soldadura no deseadas.

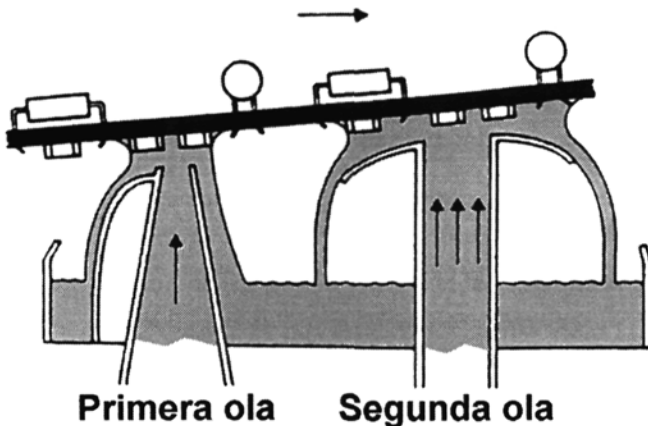
En este esquema de soldadura por doble ola, siguen vigentes las reglas ya comentadas para el esquema de ola simple, es decir, la importancia que posee



**Figura 21.15:** Problemas más frecuentes de los circuitos cuya cara a soldar presenta una alta densidad de componentes SMT: a) la capilaridad, que hace que el material de soldadura se acumule entre componentes cercanos; y b) las sombras, acumulaciones de soldadura que pueden llegar a convertirse en uniones no deseadas.

la correcta posición del circuito al pasar por la ola de soldadura ( $4-9^\circ$ ) y que la velocidad relativa del circuito al abandonar la cresta de la ola sea nula.

Finalmente, comentar a modo de resumen que una línea industrial de soldadura por ola (para olas simples y dobles) estará compuesta generalmente por una estación de carga, una estación de fluido, una de precalentamiento, una de soldadura y una estación final de descarga, cuyas misiones son las que



**Figura 21.16:** Esquema de una ola doble de soldadura.



**Figura 21.17:** Diagrama de flujo de un proceso de soldadura en tecnología mixta.

se han comentado en anteriores apartados del presente capítulo.

Las técnicas de soldadura por ola siguen empleándose tanto para tecnología PTH como SMT, a pesar del cada vez más frecuente desplazamiento del proceso PTH del circuito impreso. Este desplazamiento está originando un retroceso general de este tipo de técnicas de soldadura frente a los métodos puramente SMT (soldadura *reflow*).

## 9 Técnicas de soldadura reflow

El tipo de soldadura *reflow* se emplea sólo para componentes de montaje en superficie (SMD). Por un lado, tiene la ventaja de que emplea una temperatura de soldado más baja que la soldadura por ola, lo que permite soldar componentes que pueden ser sensibles a altas temperaturas. Por contra, el coste de este equipo de soldadura es, generalmente, de dos a cuatro veces superior al de equipo de soldadura de ola.

La Fig. 21.17 muestra el esquema de un proceso de soldadura en tecnología mixta, donde se incluyen soldaduras manuales. Dentro de este proceso de soldadura global se puede observar como la soldadura *reflow* se realiza en primer lugar, antes incluso de la inserción de los componentes PTH.

En este tipo de soldadura, la aplicación de la pasta de soldadura y el proceso de soldadura son dos pasos independientes. La pasta de soldadura será una mezcla de finas partículas de aleación de soldadura, flujo de soldadura y

adhesivos. Para depositar esta pasta de soldadura los métodos más empleados consisten en el uso de máscaras, bien metálicas, obtenidas mediante fotograbado, o bien similares a las usadas en transferencia de imagen por serigrafía, y en deposiciones selectivas, que depositan la pasta (usando tubos de diámetro adecuado) en los lugares donde deben. La pasta depositada se deja reposar durante cierto tiempo, que será función del tipo de pasta y varía de varios segundos a algunas horas. Una vez que la pasta está lista, el componente SMD se presiona sobre ella, manteniéndose sobre ella gracias a la adherencia de la pasta. Durante el proceso de soldadura *reflow*, el componente flota literalmente sobre la pasta, con lo que ligeras variaciones en la simetría o espesor de la pasta depositada puede originar desplazamientos no deseados del componente. La aplicación del calor es el segundo paso en el proceso de soldadura *reflow*, existiendo diversas formas de hacerlo. La Tabla 21.2 refleja las características más importantes de las distintas formas de transferir el calor a la placa.

La soldadura por infrarrojos ha dejado de ser la técnica de mayor uso frente al método de transferencia de calor por convección usando aire previamente calentado. Las ventajas que posee el infrarrojo son que permite cambios de temperatura rápidos, y, al contrario que otros métodos, permiten el calentamiento uniforme de componentes y placa. Se suelen emplear para ello lámparas de cuarzo de longitud de onda 1.2 a 2.5  $\mu m$  (onda corta) o paneles para longitud de onda de 4 a 6.5  $\mu m$  (onda larga). Evidentemente, la radiación IR calienta tanto la placa y los componentes, como el aire en torno a ellos, existiendo por tanto una transferencia de calor por convección paralela al calentamiento por radiación. En algunos casos, esta transferencia por convección en procesos IR puede ser el 60 % del total.

**Tabla 21.2:** Procesos de transferencia de calor para soldadura *reflow*.

Transferencia de calor	Entrada inferior de calor (simultánea)	Entrada superior de calor local, (secuencial)	Entrada calor sobre la superficie (simultánea)	Entrada calor de todas direcciones (simultánea)
Radiación	Radiación IR	Laser	Radiación IR	Radiación IR
Condensación	—	—	—	Vapor
Conducción	Sustentador caliente	<i>Thermode</i>	<i>Thermode</i>	—
Convección	—	Gas	Aire precalentado	Aire precalentado

## 10 Limpieza posterior al proceso de soldadura.

El ambiente en que las placas de circuito impreso son ensambladas, la maquinaria que maneja las placas durante el proceso, y, especialmente, en los pasos críticos del mismo, y la calidad del proceso de limpieza posterior de la placa, determinarán la calidad de la placa soldada. Para conseguir una buena limpieza de la placa, todo comienza con un diseño correcto de la misma, que incluye el estudio de la orientación de los componentes, la aplicación de máscaras de soldadura, y la inclusión, dentro del control del proceso, de una rutina de limpieza.

### 10.1 Fuentes de contaminación.

La contaminación de la placa de circuito impreso es de varios tipos y viene de diferentes fuentes. Básicamente, las impurezas se pueden clasificar en orgánicas (aceites, grasas,...), que forman películas aislantes, e inorgánicas (flujos de soldadura residuales, ácidos,...), que reaccionan químicamente produciendo la corrosión de las líneas de conducción.

### 10.2 Métodos de limpieza.

Las principales características de un método de limpieza son:

- Calidad: evidentemente, la solución usada debe cumplir su objetivo.
- Compatibilidad con componentes y sustratos: el proceso no debe afectar a los elementos que se limpian.
- Economía.
- Toxicidad.
- Tensión superficial: el método de limpieza debe permitir penetrar en los espacios más reducidos de la placa de circuito impreso.
- Residuos generados: deben ser mínimos.

## Bibliografía

### Tecnología del circuito impreso

---

- C. Coombs, *Printed circuits handbook*, McGraw-Hill: Nueva York-EEUU, 1995
- W. C. Bosshart, *Printed Circuits boards. Design and technology*, McGraw Hill: Nueva York, 1989
- P. Zarrow y D. Kopp, *Surface mount technology terms and concepts*, Newnes: Boston-EEUU, 1997
- R. Alvarez Santos, *Tecnología microelectrónica*, Ed. Ciencia 3: Madrid, 1988
- R. J. Rowland y P. Belangia, *Tecnología de montaje superficial*, Paraninfo: Madrid, 1994



Parte V

**Tecnologías de Capas Gruesas  
y Delgadas**



# 22

## Tecnología de capa gruesa

---

### 1 Introducción

Dentro del campo de la microelectrónica, la tecnología de capa gruesa ocupa un lugar de importancia, especialmente cuando, combinada con circuitos integrados, da lugar a la denominada tecnología híbrida o, más actualmente, a un importante grupo dentro de la tecnología de módulos multichip. De forma general, las características más importantes del circuito de capas gruesas son su competitividad de precio -en relación a la calidad del producto-, robustez, y escaso volumen relativo del mismo.

La tecnología de capa gruesa aparece a principios de 1960 como un método barato y robusto de implementación de circuitos usando resistores, condensadores y líneas conductoras, especialmente adecuado para aplicaciones de producción masiva. Desde entonces se han desarrollado espectacularmente tanto las áreas de aplicación como la calidad final del producto. Su desarrollo no ha parado pese a la presión a la que ha sido sometido tras la invención y desarrollo de los circuitos VLSI, o la más reciente tecnología de componentes montados en superficie (SMT) para circuitos impresos. Ante estas nuevas tecnologías, el circuito de capa gruesa ha encontrado aplicaciones críticas en las que sigue siendo imprescindible.

Con el paso del tiempo, el clásico proceso de deposición de capas en el circuito usando pantallas y tintas o pastas dejó de ser único, apareciendo las

deposiciones en vacío, procesos electrolíticos, etc. Esta nueva tecnología, denominada de capa delgada, no se diferenciará de la de capa gruesa estrictamente por el grosor de la capa de deposición, sino que la diferencia radicarán principalmente en el proceso de fabricación utilizado: deposición en vacío o químicas por vapor para capas delgadas y serigrafías para capas gruesas.

La tecnología de capa gruesa es, por tanto, complementaria con la tecnología de circuitos integrados, compitiendo directamente con la de capa delgada, frente a la que posee ventaja en cuanto a coste de producción, aunque ésta última sea de mayor calidad. Respecto a la placa de circuito impreso, la tecnología de capa gruesa ofrece una reducción de volumen de hasta 4 a 1 (circuito impreso a doble cara con tecnología PTH), relación que disminuye cuando se usa circuito impreso con tecnología SMD. Finalmente, la tecnología de capa gruesa ofrece otras ventajas, tales como la impresión de resistores, el ser un proceso tecnológico plenamente desarrollado, y la compatibilidad térmica entre el sustrato y los dispositivos integrados VLSI cerámicos. Estas características, junto al precio de fabricación y robustez del circuito obtenido, hacen que la tecnología de capa gruesa siga siendo utilizada.

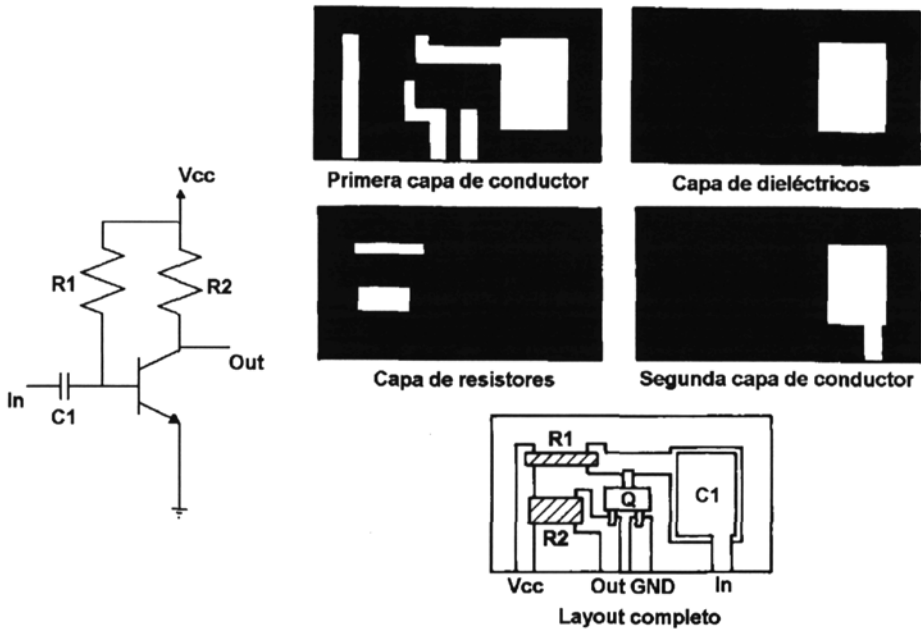
## 2 El proceso de capa gruesa

El proceso de capa gruesa consiste en un número de pasos simples que serán repetidos varias veces según determine la secuencia correcta. Estos pasos son, de forma básica, la creación de las pantallas, la impresión o deposición de las pastas, y el secado y cocción de las mismas. Evidentemente, a estos procesos básicos se deben añadir otros, entre los que se incluyen los de limpieza, soldadura, verificación eléctrica o empaquetado.

El paso característico del proceso es el de la serigrafía o impresión. Es el mismo proceso que fue desarrollado para la creación de líneas conductoras por transferencia de imagen en circuitos impresos tipo *printing – etching*, sólo que, en este caso, se usa para pasar al circuito cualquier tipo de tintas o pastas.

Básicamente, el proceso consiste en hacer pasar la pasta al sustrato a través de una pantalla y un enjugador. La pantalla tendrá una serie de ventanas huecas que permitirán el paso de la pasta, definiendo el patrón sobre el sustrato. Dicho sustrato será generalmente un aislante (alúmina, poliéster, etc.).

Como en cualquier otro proceso, antes de depositar ninguna capa habrá que hacer un estudio previo del circuito a crear, estudiando la posición de



**Figura 22.1:** Diseño de un circuito simple usando tecnología de capa gruesa.

resistencias y condensadores, dejando espacios para *pads* de tamaño apropiado para conexiones externas o el montaje de componentes tipo SMD. El diseño físico o *layout* consistirá en varias capas de diferentes materiales. Así, habrá una capa inferior de material conductor, una capa de resistencia, capa de material aislante y una segunda capa de material conductor.

La Fig. 22.1 muestra la fabricación de un circuito simple con un transistor usando tecnología de capa gruesa. Ya que el transistor no puede ser creado usando tecnología de capas, un componente SMD se añade posteriormente a la placa. Los procesos a seguir para la fabricación de este circuito serían:

- Construcción de las cuatro pantallas a emplear.
- La capa conductora inferior se imprime, dejando que se asiente y seque, antes de someterla a un proceso de cocción que la transformará a su composición final.
- Si son necesarias, se imprimen las capas de dieléctrico, permitiendo el secado de cada capa tras su impresión, pero cociéndolas todas juntas

(salvo que, por tratarse de pastas distintas e incompatibles, tengan que cocerse por separado). La deposición de capas de dieléctrico precede a la de resistencias ya que la temperatura de cocción suele ser muy alta. Generalmente, se depositan dos capas superpuestas de dieléctrico, para asegurar que la presencia de puntos conductores no causa cortocircuitos.

- La capa superior de conductor se imprime, y seca, no siendo estrictamente necesaria su cocción.
- Debido a que cada cocción provoca modificaciones en el valor de la resistencia superficial, es una buena política dejar la cocción de los resistores para el último paso del proceso. Los resistores serán impresos, secados y cocidos junto con la capa superior de conductor (si las pastas no pueden soportar el mismo cocido, se emplearán procesos de cocción independientes).
- Ajuste del valor de los componentes (especialmente, de los resistores).
- Si son necesarios, montaje de componentes en superficie.
- Verificación del circuito.
- Empaquetado/encapsulado.
- Verificación final.

El tamaño físico de los resistores se calculará en función de la pasta usada, caracterizada por su resistencia superficial. El término resistencia superficial va a suponer la conversión de la lámina tridimensional que forma la pasta resistiva, en una lámina plana, asumiendo para ello que el espesor de deposición es constante. De esta forma, en lugar de caracterizar al resistor por su resistividad y espesor, se usa sólo la resistencia superficial,  $R_s$  (Fig. 22.2):

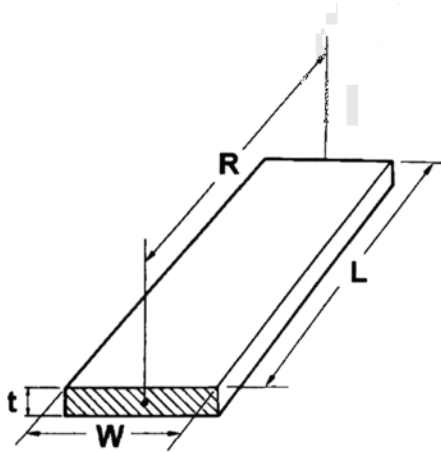
$$R = \rho \frac{L}{t \cdot W} = R_s \frac{L}{W} \quad (22.1)$$

donde

$$R_s = \frac{\rho}{t} \quad (22.2)$$

siendo  $\rho$  la resistividad de la pasta y  $t$  su espesor, que se supondrá constante.

Si se desea un resistor de valor  $R_1$  habrá que determinar los valores de  $L$  y  $W$ . Si  $R_1$  es mayor que  $R_s$  se necesitará un resistor alargado, con  $W$



**Figura 22.2:** Dimensiones del resistor en tecnología de capa gruesa.

menor que  $L$ . Haciendo que  $W$  tenga el valor mínimo que el proceso permita, se puede diseñar un resistor con el valor correcto y las mínimas dimensiones posibles ( $L$  será función de  $R_1$ ,  $R_s$  y  $W$ ). Si  $R_1$  es menor que  $R_s$  entonces  $L$  será menor que  $W$ , ahora  $L$  tendrá el valor mínimo y  $W$  será calculado a partir de la Ec. (22.1).

Para los condensadores, si el espesor de dieléctrico es constante la pasta tendrá una capacidad fija por unidad de área. Dado un valor de capacidad determinado, el área de dieléctrico será fácilmente calculable. De cualquier forma, suele preferirse el uso de condensadores montados en superficie frente al condensador impreso usando capas.

### 3 Criterios de selección de pastas y sustrato

Aparte de los elementos físicos que llevan a cabo el proceso de deposición de las capas gruesas, entre los que se pueden incluir las pantallas usadas, el elemento más importante en la técnica de capa gruesa son las pastas empleadas. Como se ha comentado en el apartado 2, existen pastas con propiedades conductoras, resistivas o dieléctricas. En este apartado se analizan brevemente los criterios que deben guiar al fabricante de un circuito basado en capas gruesas a la hora de elegir las pastas a emplear.

### 3.1 Criterios generales

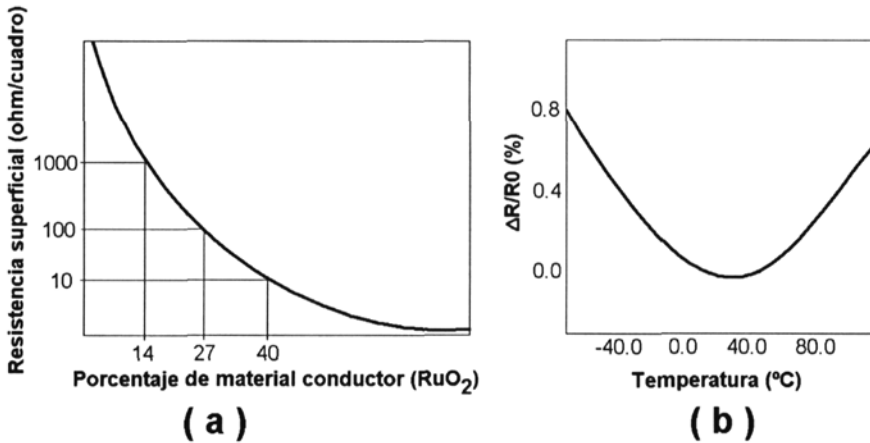
Para cualquier tipo de pastas, existen unos criterios de selección generales que tienen en cuenta características globales del proceso. Estos criterios son:

- La resolución de impresión, que determinará la mínima anchura imprimible. Estará íntimamente relacionada con la granulosidad de la pasta.
- La adherencia al substrato y sus características de viscosidad y fluidez.
- La temperatura de cocción, ya que debe ser compatible con la capacidad térmica del horno y con las temperaturas de cocción de las otras pastas empleadas en el circuito. Se tendrá en cuenta que las temperaturas de cocción del proceso deben evolucionar de forma descendente, depositándose inicialmente las pastas de mayor temperatura.
- La posibilidad de cocción simultánea, después de procesos previos de endurecimiento.
- El coste y disponibilidad.

### 3.2 Criterios de selección de pastas conductoras

Los criterios más importantes que se tendrán en cuenta en las pastas conductoras serán:

- Conductividad. Los conductores en capa gruesa tendrán valores de resistencia superficial menores de los 100 mohm/cuadro, y, si es posible, inferiores a los 5 mohm/cuadro. Así, los valores típicos van desde los 1.5 mohm/cuadro del *Cu* o los 2.0 mohm/cuadro de las aleaciones de *Ag - Pt* hasta los 30 mohm/cuadro de las aleaciones de *Ag - Pd* o los 50 mohm/cuadro de las aleaciones *Au - Pd*.
- Métodos de conexión. Sobre las pastas conductoras se llevarán a cabo proceso de soldadura o unión (*bondings*) de dispositivos externos, por lo que será importante estudiar el comportamiento de la pasta frente a estos procesos. Así, las aleaciones con plata (*Ag - Pd* y *Ag - Pt*) no son recomendables para realizar uniones (*wire bondings* o *epoxy die bondings*), aunque presentan una buena soldabilidad. Las aleaciones con oro presentan generalmente un mejor comportamiento para realizar uniones directas o *bondings*.



**Figura 22.3:** a) Relación entre el porcentaje de conductor y el valor de la resistencia superficial en una pasta resistora; b) Variación de la resistencia con la temperatura.

- **Migración.** Algunos metales, como la plata o el aluminio, sufren el problema de la migración iónica, consistente en que, en determinadas condiciones de humedad, se generan dendritas o huecos en determinadas zonas de la capa conductora, lo que hace aumentar su resistividad. Esta tendencia se reduce añadiendo platino o paladio a la pasta, o protegiendo la capa conductora con una sobrecapa de polímero o soldadura.

### 3.3 Criterios para selección de pastas resistivas

Las pastas resistivas se componen de material conductor y aislante, de manera que la proporción entre ambos componentes determina el valor de la resistencia superficial obtenida. En la práctica, el contenido de material conductor varía desde un 50 %, para resistencias de 1-10 ohm/cuadro, hasta un 5 %, para resistencias de 1 Megaohm/cuadro (Fig. 22.3.a).

El principal problema de la pasta resistora será la dependencia final del valor de la resistencia con la temperatura de cocción, así como el problema añadido de que posteriores cocciones pueden reajustar su valor. De esta forma, los criterios de selección de las pastas resistivas serán:

- La criticidad del proceso de cocción: sensibilidad al perfil de temperatura-tiempo.

- La posibilidad de cocciones múltiples sin alteración, necesaria para procesos multicapa.
- Los parámetros eléctricos de la pasta: coeficientes de temperatura (Fig. 22.3.b), de voltaje, deriva de valor con el tiempo de servicio, ruido, rangos resistivos en décadas, etc.

### 3.4 Criterios para pastas aislantes

Los parámetros más importantes en la elección de una pasta aislante serán:

- Las características eléctricas: resistividad, permitividad, comportamiento en frecuencia y voltaje.
- La posibilidad de formación de burbujas o huecos.

Respecto a este tipo de pastas, es importante resaltar que su función será, generalmente, separar entre los distintos niveles de capas conductoras, más que su uso en la fabricación de condensadores. Por ello, será muy importante que los dieléctricos empleados sean compatibles con las pastas conductoras utilizadas.

### 3.5 Criterios de selección del sustrato

Finalmente, el otro componente importante del circuito de capa gruesa es el sustrato. Éste no sólo constituye el soporte básico del conjunto de capas y componentes, sino que debe proteger físicamente al conjunto del circuito, disipar el calor, y proporcionar el aislamiento eléctrico requerido. De forma general, el sustrato debe tener las siguientes características:

- Fortaleza.
- Alta resistencia frente a abrasión.
- Estabilidad de dimensiones.
- Superficie adecuadamente preparada.
- Buena resistencia eléctrica.
- Baja constante dieléctrica.
- Estabilidad química y compatibilidad con las pastas a emplear.

- Buena conductividad térmica.
- Bajo coste.
- Baja porosidad.

## 4 Clasificación de los circuitos de capa gruesa

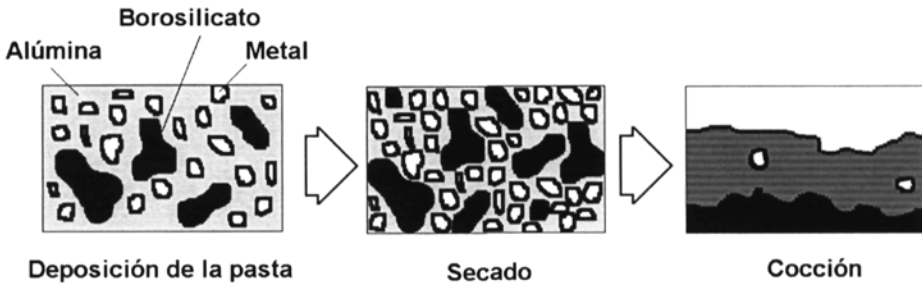
Con el paso del tiempo han ido apareciendo pastas y substratos formados a partir de nuevos materiales o combinaciones, que mejoran o abaratan el proceso de fabricación del circuito de capa gruesa. Todo esto ha dificultado el proceso de clasificación de los circuitos de capa gruesa. Así, por ejemplo, los substratos suelen clasificarse en cerámicos, acerados o basados en resinas, pero esta clasificación deja fuera muchos substratos especiales. Por esta razón, tradicionalmente se ha preferido clasificar los circuitos de capa gruesa en función de las pastas empleadas.

Existe un amplio conjunto de pastas usadas en tecnología de capas gruesas que, además de las conductoras, resistivas o dieléctricas, incluye las pastas de protección, soldadura o especiales, como las ferritas empleadas en la fabricación de inductores. Sin embargo, generalizando se pueden clasificar en dos familias principales de pastas. Por un lado, están las pastas basadas en metales nobles y, por otro, las basadas en metales básicos. Las pastas basadas en metales nobles, además, se pueden clasificar en función de la temperatura de cocción que requieren, teniendo en cuenta que, a mayor temperatura de cocción, mayor calidad del producto obtenido.

## 5 Circuitos basados en metales nobles

Como el nombre sugiere, estas pastas incluyen uno o más metales nobles. Las primeras pastas usadas estaban basadas en combinaciones de plata y paladio, y esta mezcla aún se emplea actualmente. Las combinaciones exactas de las pastas suelen ser celosamente guardadas por las distintas compañías, pero de forma general se componen de:

- Metales nobles.
- Materiales aislantes (*glass frit*).
- Materiales orgánicos que mantienen la conexión de la pasta.
- Aditivos especiales que mejoran su calidad.



**Figura 22.4:** Proceso de mejora en la adherencia de la pasta conductora empleando borosilicatos.

## 5.1 Pastas de alta temperatura

La composición de estas pastas sigue la lista dada anteriormente. Al estar compuestas de metales y de óxidos de metal se las conoce también como pastas *cermet*. Los metales nobles tendrán un tamaño de partícula pequeño (10 micras) y serán, fundamentalmente, plata, oro, paladio, rubenio y platino, o alguna aleación de éstos.

Posiblemente, la pasta conductora más común se basa en una aleación plata-paladio, donde la plata proporciona una buena conductividad a la aleación, y el paladio ayuda a reducir tanto el coste (es más barato) como el problema de migración de electrones que suele sufrir la plata. Si la proporción de paladio es excesiva, la aleación resultante empeora en soldabilidad y se incrementa la resistencia del conductor.

Los metales no suelen adherirse bien al sustrato. Para remediar este problema se emplean dos técnicas: añadir *glass frit* a la pasta (borosilicatos), o añadir aditivos especiales. Si se usan borosilicatos en la pasta conductora, durante la cocción el vidrio se ablanda y empapa el sustrato, concentrándose sobre la superficie del mismo (Fig. 22.4), pero sin mezclarse químicamente, ni con el sustrato ni con el metal. Las pastas conductoras, conocidas como *fritted*, quedan así fijadas al sustrato empleando esta capa intermedia de vidrio.

También se pueden emplear aditivos especiales (cadmio, cobre u óxidos de cobre) que originen una unión reactiva entre capa y sustrato. Por ejemplo, si el sustrato es alúmina, y se usa cobre en la pasta conductora, éste reacciona con el sustrato originando unos compuestos que fijan la pasta al sustrato. La adherencia dependerá del grado de pureza del sustrato, y de las impu-

rezas que se encuentren en éste. Las pastas que usan este tipo de fijación se denominan *fritless*. También se suele dar la solución combinada de ambas, el enlace mixto, añadiendo tanto componentes *glass frit* como aditivos a la pasta conductora.

El material orgánico que se añade a la pasta consiste en un amalgante y un disolvente, y su función será mantener la mezcla que forma la pasta hasta que el proceso de impresión finalice. Parte del material orgánico se evaporará durante el secado de la pasta, y el resto se eliminará durante el cocido. Debido a que las pastas contienen estos materiales volátiles, para minimizar la evaporación es usual almacenar las pastas en un refrigerador con temperaturas muy bajas.

La obtención de pastas resistivas implica conseguir una pasta que posea un rango de resistencias superficiales adecuado. Algunas soluciones planteadas consistían en usar semiconductores, que no se acoplan bien en la pasta, o suspender en la mezcla pequeñas partículas de material conductor, cuya resistividad era muy difícil de controlar. La solución que se adoptó finalmente consiste en añadir un pigmento resistor a la pasta, por ejemplo, borosilicato de plomo. Este conductor es forzado a reaccionar con el resto de materiales, incluyendo el vidrio, para obtener una pasta con una resistividad controlable por la proporción de pigmento. Estas pastas se conocen como pastas reactivas. El pigmento resistor usado originariamente por Dupont consistía en una mezcla de plata y paladio, aunque también se usan otros óxidos de metales preciosos como iridio, molibdeno, o talio. De cualquier forma, el más usado en la actualidad es el rutenio, u óxidos complejos de este metal (por ejemplo, el  $Bi_2Ru_2O_7$ ).

Las pastas dieléctricas se pueden originar simplemente omitiendo el metal y usando sólo el *glass frit*. El problema que tiene el vidrio es su baja temperatura de cocción, corriendo el riesgo de fundirse cuando se cuecen las capas superiores conductoras. Para solucionar este problema se usan dos soluciones, que originan dos tipos de dieléctricos: vidrios cerámicos y vidrios recristalizados. En el primer caso, el vidrio se mezcla con polvos cerámicos, como óxidos de aluminio o dióxido de circonio, de manera que, al cocerse, la viscosidad de la mezcla aumente rápidamente, y moje y disuelva la cerámica, siendo el resultado final la sinterización del dieléctrico. En el segundo caso, una vez fundido el vidrio, se somete la pasta a otro cocido a altas temperaturas, que produce una nueva fase de cristalización del vidrio. Este nuevo vidrio no se fundirá en los siguientes procesos de cocción.

Cuando se usa como aislante entre capas, el dieléctrico deberá poseer una constante dieléctrica baja. Por el contrario, cuando se emplea para fabri-

car condensadores, deberá poseer un valor elevado de constante dieléctrica, minimizando así el área del condensador creado. Se usan entonces aditivos especiales, como el dióxido de titanio, que incrementan dicha constante.

Las pastas descritas (conductoras, resistivas y dieléctricas) se cuecen a altas temperaturas que oscilan entre 750 y 850 °C, dependiendo la temperatura exacta de cocción de la pasta en particular. Las pastas conductoras de platino y algunas dieléctricas pueden requerir temperaturas de hasta 950 °C. Obviamente, el sustrato deberá estar preparado para soportar estas altas temperaturas.

El tipo de sustratos más empleado se fabrica con alúmina, berilia, titanatos, y, más recientemente, con nitruro de aluminio. De entre ellos, el más empleado es el de alúmina. El sustrato de alúmina posee un 94-96 % de óxidos de aluminio, y un espesor que varía entre 625 y 1000 micras. Aunque su color original es el blanco, pueden encontrarse sustratos pigmentados. Este sustrato de alúmina se obtiene sinterizando polvos de óxidos de aluminio a temperaturas muy altas. Durante el proceso se añaden gases de óxidos de magnesio, calcio o dióxido de silicio, que reducen la temperatura de sinterizado de la mezcla. Los polvos se mezclan entre sí, y con la ayuda de agua se forma una pasta sólida, que se deja secar y se prensa obteniéndose la pieza que servirá de sustrato. Este sustrato se divide en las porciones adecuadas o bien sólo se marcan estas porciones (mediante punzonado de bordes), para fabricar varios circuitos simultáneamente, y después separar la pieza de sustrato en los distintos circuitos individuales.

## 5.2 Pastas de temperaturas medias

El diseño de circuitos de capa gruesa con pastas cocidas a temperaturas medias tiene su origen en el intento por abaratar los costes asociados a este tipo de tecnología, y hacerla así accesible a los productos de consumo que requieren componentes electrónicos (lavadoras, refrigeradores, etc.). Básicamente, este tipo de circuitos se basa en un sustrato formado por un interior de acero recubierto en ambas caras por capas esmaltadas de porcelana. Este esmalte consiste en un material refractario, por ejemplo cuarzo, que reacciona con un gas como el borax, para formar una pasta de vidrio. Este vidrio se funde, cuece y mezcla con agua y pigmentos, como el cobalto, que mejoran su adherencia al acero.

Evidentemente, el esmalte empleado deberá poseer un punto de fundido bastante mayor que la temperatura de cocción a la que se someten las pastas aplicadas posteriormente, pero lo más bajo posible, para evitar la oxidación

y curvado del acero durante el esmaltado. El esmalte se realizará bien por spray o inmersión, y, tras el secado del sustrato, se someterá a un cocido a 800-900 °C que dura unos pocos minutos. El sustrato resultante es más fuerte y denso que los usados para pastas de altas y bajas temperaturas.

Se han desarrollado otros sustratos de acero, cuyas superficies se vuelven rugosas por oxidación de forma que se pueden aplicar capas de dieléctrico directamente. Sobre esta capa de dieléctrico se depositan posteriormente las distintas capas del circuito.

Las pastas que se emplean con este tipo de sustratos son muy similares a las empleadas para altas temperaturas, pero ahora se cuecen a 625 °C aproximadamente.

### 5.3 Pastas de baja temperatura

Estas pastas se diseñan para ser compatibles con las placas de circuitos impresos y, por ello, deberán poder ser depositadas sobre cualquier material que soporte temperaturas de 150 a 200 °C durante dos o tres horas. Este tipo de pastas permite que muchos materiales basados en plásticos puedan ser empleados como sustratos, aumentando así el rango de aplicación de los circuitos de capa gruesa a placas flexibles.

Las pastas usadas en estos casos son todas basadas en polímeros. Existen dos tipos básicos: termoplásticos, donde la pasta se mantiene fluida usando disolventes, o pastas de asentamiento térmico. Las primeras se depositan sobre el circuito y se fijan a él usando calentamiento por infrarrojo y evaporación del disolvente (70-125 °C). Las segundas se fijan por cocción durante dos a tres horas a 150 °C aproximadamente, y suelen mezclarse con disolventes y aditivos, determinando así el tipo de pasta: conductora, resistiva o dieléctrica.

## 6 Circuitos basados en metales básicos

El elevado precio de los metales nobles obliga a los fabricantes a buscar materiales más baratos. El cobre es una buena elección ya que tiene una resistividad menor que el oro o la plata, pero presenta el gran inconveniente que le debe a su fácil oxidación y, por ello, no puede soldarse directamente. Este mismo problema tendrán la mayoría de los metales base.

Actualmente, sólo las pastas basadas en cobre han desarrollado su tecnología de fabricación. El problema de la oxidación se ha paliado parcialmente usando una atmósfera rica en nitrógeno durante el soldado o fijado de terminales.



# 23

## Deposición de capas gruesas

---

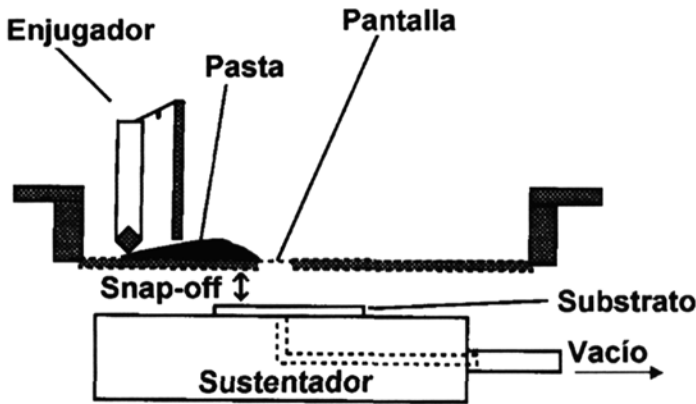
### 1 Introducción

Si en el capítulo anterior se describió la técnica de capa gruesa atendiendo a los elementos que forman estos circuitos, es decir, pastas y substratos, en este capítulo se aborda el proceso de la deposición de capas gruesas. Por ello, se describirán tanto los elementos que forman parte de la impresión de las capas, como los implicados en el secado y cocción de las pastas.

### 2 El proceso de impresión

El paso central del proceso de capa gruesa es el de la impresión. La función de la imprenta es tomar la pasta y ubicarla con el espesor adecuado en las zonas de la placa donde sea necesaria. La Fig. 23.1 muestra las piezas básicas de la imprenta, que básicamente son:

- La pantalla, que determina no sólo donde se depositará la pasta, sino también el espesor de la misma.
- El enjugador, que obliga a la pasta a atravesar la pantalla.
- El sustentador del substrato.



**Figura 23.1:** Esquema del sistema de impresión en capa gruesa.

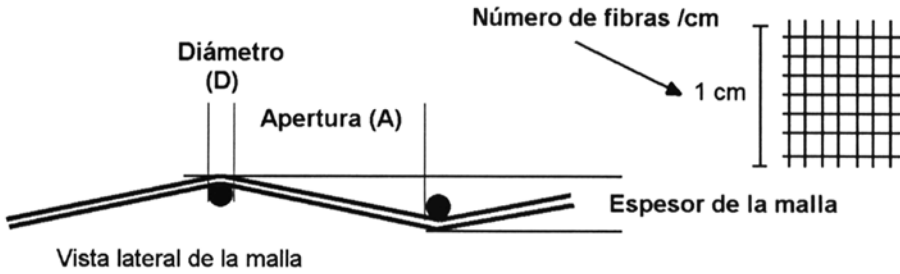
- El sistema que realiza la presión para realizar la impresión.
- Un cuerpo pesado que sostiene todos los elementos y permite que se ajusten y alineen correctamente.

A continuación se describen más detalladamente estos elementos, incidiendo tanto en su aplicación al proceso de impresión en capa gruesa como en su propia fabricación.

## 2.1 Pantallas

La función de la pantalla es definir el patrón que se va a imprimir y determinar el espesor de la pasta a depositar. La pantalla consistirá en una malla fuerte y elástica a la vez, donde se fija el molde del patrón a imprimir, dejando huecos en aquellas zonas donde la pasta debe pasar a la placa. Las propiedades más importantes de la pantalla serán el material, tamaño, tensión, orientación y uniformidad.

Para formar la malla que constituye el esqueleto de la pantalla se suelen emplear tres materiales: polyester, nylon y acero inoxidable. Las propiedades de la pantalla, tales como la flexibilidad (para que la pantalla mantenga contacto con cualquier sustrato, aunque no demasiado elástica que produzca imágenes deformadas), o la dureza (que afectará a la vida del enjugador), habrán de ser tenidas en cuenta a la hora de caracterizar globalmente el proceso de impresión. El material que forma la malla será, por lo tanto, muy



**Figura 23.2:** Caracterización de la malla.

importante en todos los niveles, afectando no sólo a la calidad de la impresión, sino también a factores como la relación entre área hueca y área total de la pantalla, que determinará finalmente el área imprimible por esa pantalla.

Analizando los tres materiales antes reseñados, la malla de acero inoxidable presenta la ventaja de proporcionar los patrones de mejor resolución, pero tiene el problema de que sólo permite imprimir zonas relativamente pequeñas. La malla de polyester desgasta menos el enjugador, y mantiene un buen control de las deposiciones para tramos largos. El nylon, debido a su excesiva flexibilidad, da la peor calidad en la definición del patrón.

Aparte de por el material que la forma, la malla se caracteriza por el número de fibras por centímetro, el diámetro de sus fibras, y su apertura y espesor (Fig. 23.2). El diámetro de la fibra y la apertura de malla determinan el porcentaje de área abierta a través del que pasará la pasta, y con ello la resolución de la impresión. Debido a que el diámetro de la fibra dependerá del material del que este fabricada, dos mallas de iguales características pero de diferentes materiales, poseerán un número de fibras por centímetro distinto. De esta forma, las mallas de 200 fibras por pulgada de acero inoxidable son equivalentes a las de 196 fibras/pulgada de polyester, y a las de 186 fibras/pulgada de nylon. El porcentaje de área abierta de una pantalla será:

$$\text{Porcentaje Area Abierta} = 100 \frac{A^2}{(A + D)^2} \quad (23.1)$$

Generalmente, si se usan mallas de acero inoxidable, para la deposición de pastas de soldadura se usaran mallas de 160 fibras/pulgada, mientras que para deposiciones de precisión se usaran mallas de 325 fibras/pulgada. La malla estándar de acero inoxidable tendrá 200 fibras/pulgada.

Las fibras que forman la malla se distribuyen uniformemente, y se fijan con pegamento epoxy. Existen otras características globales de la malla que resultan interesantes. Entre estas características estarán la tensión de la malla, que se calcula aplicando una fuerza conocida en el centro de la misma y midiendo la deflexión, y la orientación del entramado de la malla con respecto a la dirección del enjugador, normalmente a 90, 45 o 22,5 °. Tanto la tensión como la orientación influirán en el ruido que la malla origina en el patrón impreso por marcado de las fibras en la pasta impresa (no se debe olvidar que la malla, como esqueleto de la pantalla, existe también en las ventanas de la misma). La máxima flexibilidad de la malla se alcanza con orientaciones de la trama de 45 °, pero esto origina generalmente bordes mal delineados en el patrón impreso, ya que éstos suelen ser ángulos rectos, por lo que se prefieren mallas de 90 ° de orientación.

El siguiente paso en la fabricación de la pantalla, una vez elegida la malla, será obtener sobre ésta el negativo del patrón a pasar a la placa. Existen tres métodos para realizar este proceso: directo, indirecto y directo-indirecto.

En el método directo, la malla se impregnará totalmente con una emulsión fotosensible, de manera que no queden poros. Esta pantalla se marca por ambas caras y se deja secar el tiempo necesario. La emulsión usada típicamente será acetato de polivinilo o alcohol sensibilizado con una solución dicromática. Una vez seca, la pantalla se expone a la luz ultravioleta que pasará a través de un cliché positivo del patrón a imprimir, asegurándose de que la cara del cliché está en contacto con la cara de la pantalla que se pondrá en contacto con el substrato durante el proceso de impresión (cara activa). Aquellas áreas de la pantalla expuestas a la luz se polimerizan y se vuelven insolubles en agua. La emulsión no expuesta a la luz en la pantalla se elimina mediante lavado. Cuando se fabrican pantallas usando el método indirecto, la película de emulsión fotosensible viene sobre una lámina de polyester. La película se expone a la luz, como se hace en el método directo, pero poniendo en contacto el cliché con la lámina de polyester. Después de que las zonas solubles han sido eliminadas, la película de emulsión con su lámina de polyester se coloca bajo la malla y se introduce en ésta mediante presión con rodillo. Tras el secado, la lámina de polyester se retira, quedando lista la pantalla para su uso. Cuando se emplea este método, la cara superior de la pantalla obtenida no queda totalmente lisa, por lo que al imprimir origina que quede pasta en la pantalla, dificultando su limpieza posterior. Para evitar esto se suele rellenar esta cara superior de la pantalla, cuidando de no impregnar con este relleno las ventanas de la pantalla.

El método directo se emplea para fabricar pantallas de larga duración, que se usan en procesos industriales, mientras que, por otro lado, el método indirecto, al ser más rápido y simple, se usa para fabricar prototipos de prueba o trabajos de investigación. Las pantallas fabricadas usando el método indirecto tienen el problema de que al pasarse la lámina con la imagen del circuito a la malla se suele distorsionar esta imagen. Para evitar esto, se emplea el método directo-indirecto. En él, las láminas de emulsión y polyester se fijan en la malla antes de obtener la imagen del circuito.

Finalmente, comentar que se están empleando cada vez más pantallas metálicas atacadas químicamente. A cambio de su excelente control de espesor y larga duración, estas pantallas son más caras de producir. Estas pantallas metálicas consiguen su gran precisión al carecer de una malla en la cara activa de las ventanas de impresión. Las pantallas metálicas se fabrican usando una lámina delgada (2-3 mm) de cobre, acero inoxidable o molibdeno, atacada químicamente por ambos lados con patrones diferentes. La cara que no queda sobre el sustrato tendrá un dibujo similar al de una malla, que dará robustez a la pantalla, mientras que la cara que queda en contacto con el sustrato tendrá la imagen del circuito. Otra posibilidad es marcar la pantalla sólo con la imagen del circuito, pegándola posteriormente sobre una malla de poca resolución (por ejemplo, 80 fibras/pulgada).

## 2.2 Enjugador

La función del enjugador es transferir la pasta al sustrato, y lo hace forzando a la pasta a atravesar la pantalla por las ventanas de la misma. Esta pasta que atraviesa la pantalla se adhiere al sustrato cuando la pantalla se separa del mismo. De esta forma, el perfil y material del enjugador y la presión que ejerza serán factores que afectarán en gran medida a la duración de pantalla y enjugador. Será también esencial que tanto enjugador como pantalla sean compatibles con la pasta a transferir. Los materiales con los que se fabrica el enjugador serán neopreno, poliuretano y viton. El perfil del enjugador se diseñará para formar un ángulo de 45-60 ° con la superficie de la pantalla. Si el enjugador tiene forma rectangular, como sólo una de las esquinas se usa, puede rotarse y, de esta forma, cuatriplicar su vida. La presión aplicada afecta a la definición de la impresión. Si esta presión es pequeña, no se deposita suficiente pasta, mientras que si es excesiva, se puede dañar la pantalla. Hay, por ello, un rango óptimo de presiones para obtener una buena impresión, que se suelen presentar en gráficas espesor de impresión-presión del enjugador.

Existen dos métodos de impresión, el método de impresión *snap-off* y el

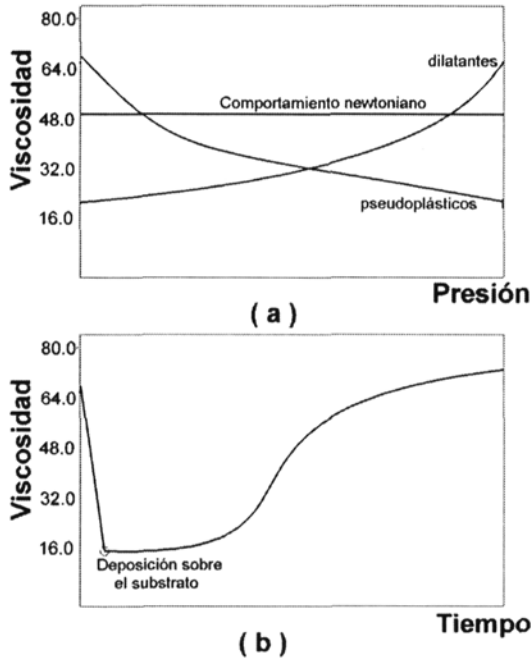
método directo. En el método *snap-off* se usan pantallas metálicas, que se sustentan a 0.5 mm sobre la superficie del sustrato. Esta es la denominada distancia de *snap-off*, que da nombre al método. El enjugador presiona la pantalla obligándola a ponerse en contacto con el sustrato, depositando la pasta sobre éste. Cuando se emplea el método directo el sustrato se pone en contacto con la pantalla durante la impresión. De esta forma la pantalla no sufre distorsión.

En cualquier caso, el enjugador impregnará toda la pantalla con la pasta y, en las ventanas de ésta, la pasta se adherirá al sustrato, manteniéndose sobre él cuando se retire la pantalla. Los espesores típicos de esta pasta de impresión serán de 12-25 micras, y ya que la resistencia de superficie se podrá usar sólo si se asegura un espesor constante, el conseguir la uniformidad de la capa depositada será un factor crítico.

Muchos factores afectan a la uniformidad de la capa depositada, ya que no sólo la parte superior de la capa puede no ser uniforme, sino que también el sustrato puede no serlo. La mayoría de los fabricantes de sustratos suelen dar, por ejemplo, el parámetro de rugosidad del mismo (0.5 micras aproximadamente, para tener buena adherencia), o de curvatura (menor a 4 micras/mm).

De todos los factores que impiden la uniformidad de la capa depositada, el originado por los cambios de viscosidad de la pasta es el más complejo e importante. Estos cambios de viscosidad se deben al hecho de que la pasta tendrá inicialmente que atravesar la pantalla, para lo cual dicha pasta deberá estar suficientemente fluida, pero una vez sobre el sustrato conviene que sea lo suficientemente sólida para que no se disperse. Además, la tensión superficial debe hacer que la pasta se adhiera al sustrato más que a la pantalla, quedando la pasta sobre el sustrato cuando se retire la pantalla. Esta propiedad de cambiar de viscosidad se denomina *shear thinning*. La Fig. 23.3.a muestra el comportamiento de distintos fluidos: aquellos que sigan un modelo newtoniano o clásico tienen una viscosidad constante, los que siguen un modelo dilatante presentan el efecto opuesto al deseado, mientras que los pseudoplásticos o thixotrópicos siguen el modelo de fluido deseado.

La Fig. 23.3.b muestra el cambio de viscosidad durante la impresión para una pasta de comportamiento pseudoplástico. Cuando el enjugador presiona la pasta sobre la pantalla la viscosidad disminuye, llegando al mínimo cuando atraviesa la pantalla. Una vez sobre el sustrato, la viscosidad vuelve a aumentar, volviendo al valor original.



**Figura 23.3:** a) Distintos comportamientos de fluidos respecto a la presión, y b) comportamiento de la pasta durante el proceso de impresión.

### 2.3 Sustentador de sustratos

El sustentador de sustratos debe realizar varias funciones aparte de la de mantener el sustrato. Así, el sustentador deberá permitir que el sustrato pueda moverse a saltos pequeños o grandes de forma que la nueva capa a imprimir quede correctamente alineada con las ya impresas. Igualmente, deberá poder liberar el sustrato después de cada impresión y proteger la pantalla para prevenir que se quede fijada al sustrato.

Normalmente el sustentador usará un sistema de sujeción del sustrato por vacío. El alineado de pantallas se puede realizar en la imprenta o externamente, dependiendo del modelo de imprenta y fabricante. En el primer caso, todo el alineado debe hacerse por desplazamiento del sustrato con el micrómetro apropiado. El sustrato se acopla en el sustentador la profundidad dada por el espesor del propio sustrato. De esta forma, tanto la superficie del sustentador como la placa estarán a la misma altura. Si el enjugador presiona excesivamente sobre el sustrato no podrá dañar éste, ya que no podrá nunca

presionar más de lo que permita el sustentador.

### 3 Procesos de cocción y ajuste

En este apartado se analiza el tratamiento del circuito de capa gruesa cada vez que se imprime una capa de una determinada pasta. De esta forma, los procesos de secado y cocción se aplicarán inicialmente por separado para cada una de las capas. Sin embargo, se ha de señalar que también existen circuitos donde se pueden imprimir distintas capas y luego proceder a su cocción simultánea, o capas que no precisan de su cocción posterior.

#### 3.1 Los pasos posteriores a la impresión

Después de la impresión y antes del empaquetado, hay varios pasos importantes. Los dos primeros pueden parecer triviales, pero son muy importantes para conseguir buenos resultados. Son el asentado de la pasta y el secado. Finalizada la impresión, los substratos deben dejarse reposar durante cinco a diez minutos para dar tiempo a la pasta a que se asiente y desaparezcan las señales dejadas por la malla de la pantalla. Una vez reposada, las pastas (excepto las pastas de polímeros usadas en procesos de baja temperatura) son secadas, para que se eliminen los disolventes, por calentamiento a 125-150 °C, durante otros cinco a diez minutos. Con esto finaliza la deposición de la capa, y se pueden imprimir nuevas pastas o cocer las depositadas. Cuando se trata de grandes producciones, los dos procesos, asentado y secado, se realizan de forma automática colocando los substratos en una cinta móvil.

En el caso de pastas de polímeros, las de tipo termoplástico necesitan sólo ser calentadas usando bajas temperaturas para eliminar los disolventes, mientras que los plásticos de asentamiento térmico se calientan a 150 °C durante horas. Estos tipos de pastas no necesitan cocción a altas temperaturas. En el resto de pastas, la cocción a altas temperaturas de acuerdo a un perfil tiempo-temperatura específico es necesario para completar el proceso. De hecho, la cocción da a la mayoría de las pastas sus características definitivas, ya que, por ejemplo, cualquier pasta antes de su cocción será no conductora, siendo ésta la mejor manera de comprobar si un determinado substrato ha sido cocido o no.

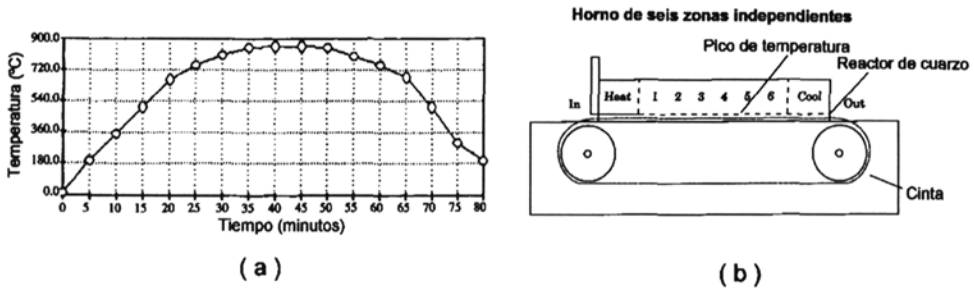


Figura 23.4: a) Perfil temperatura-tiempo de cocción; y b) horno de seis zonas.

### 3.2 Cocido de pastas

Los fabricantes de pastas proporcionarán, para cada uno de sus productos, un perfil tiempo-temperatura de cocción, que deberá cumplirse si se quieren obtener las características deseadas de la pasta. Un perfil típico se muestra en la Fig. 23.4.a. Tradicionalmente, este perfil se basa en un horno de siete zonas al que las placas se alimentan a través de una cinta transportadora, aunque también se pueden usar hornos de sólo tres zonas, con el consiguiente ahorro en equipo. En algunos laboratorios de investigación, se han desarrollado métodos de cocción con un horno simple, a temperatura máxima, al que se le sirven los substratos usando brazos mecánicos. Estos brazos irán introduciendo o extrayendo las placas de forma que el perfil térmico que sufren sea el adecuado. Más recientemente, para reducir el coste que supone el horno, se emplean lámparas de infrarrojos.

Si se analiza el perfil de la Fig. 23.4.a se podrán distinguir tres zonas claramente delimitadas. La región de pre-calentamiento tiene un pequeño estancamiento en su pendiente de subida térmica en torno al punto 300-350 °C, en el que se queman los componentes orgánicos de las pastas. Para evitar la rotura de las capas, esta disminución temporal de la pendiente de rotura asegura el quemado total de dichos compuestos sin excesivo aumento térmico (si todos los componentes orgánicos no son quemados en este intervalo de tiempo, las propiedades de la pasta pueden verse severamente afectadas). En la región caliente, se establecerá en las pastas resistivas el balance entre metales y óxidos de metal. Este es un proceso reversible, y los porcentajes finales dependerán de la temperatura máxima, tiempo en la región caliente y de la cantidad de oxígeno presente. Si el tiempo, el oxígeno o la temperatura son

insuficientes, el porcentaje de metal en la capa resistiva será excesivo, y la resistencia superficial de la lámina muy pequeña. Las pastas conductoras no son muy sensibles a este fenómeno, pero las resistivas sí. Por ello, en el flujo de deposición de capas, las resistivas procuran ser las últimas en imprimirse y cocerse. La zona de enfriamiento permite al sustrato salir del horno sin cambio brusco de temperatura. Se evitará esta zona si se cuecen algunas pastas dieléctricas, que pueden recrystalizar si se enfrían lentamente.

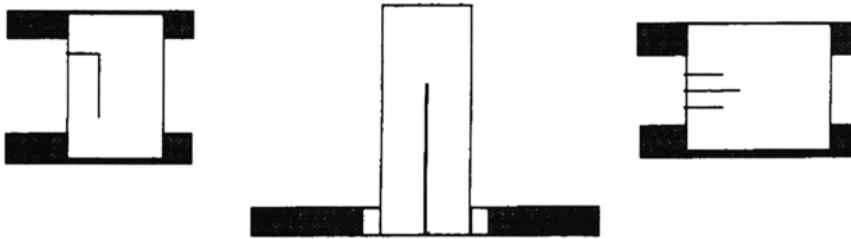
La Fig. 23.4.b muestra el esquema básico del horno de cocción de seis zonas. La cinta transportadora, de acero o nicromo, estará en continuo movimiento. Los primeros hornos se fabricaban con una inclinación de  $2-3^\circ$  para permitir que el flujo de aire atraviese el horno, proporcionando el oxígeno al proceso. Actualmente, se ha demostrado que la atmósfera en que se realiza la cocción es de vital importancia para que las características del producto obtenido sean las adecuadas. Así, se han elaborado formas de controlar las propiedades del aire que queda en contacto con la placa durante su cocido. También se han desarrollado métodos de control de la temperatura durante todo el proceso, usando sensores de temperatura y resistencias para proporcionar el calor de forma fácilmente controlable.

Cuando se usan pastas basadas en metales básicos, la cocción se realizará en una atmósfera exclusivamente rica en nitrógeno, luego el sistema debe impedir la presencia de oxígeno en el aire para evitar la oxidación de dichos metales.

### 3.3 Ajuste de componentes

Una vez que el sustrato ha sido cocido, los componentes pueden necesitar ser ajustados. Las tolerancias que se obtienen usando serigrafía son típicamente de  $\pm 20\%$ , que son, para muchas aplicaciones, excesivas. Como se analizará a continuación, el proceso de ajuste puede llegar a ser muy preciso, pero la tolerancia mínima alcanzable estará limitada por factores como el coeficiente de temperatura de la pasta y otras características de ésta, por lo que los valores de tolerancia no serán inferiores a  $\pm 1\%$ .

Se han desarrollado muchos mecanismos de ajuste de componentes, desde las abrazaderas mecánicas rotatorias al ajuste electroquímico (uno de los pocos procesos que permite no sólo disminuir el valor de un resistor, sino también aumentarlo). Actualmente, los métodos más usados son la abrasión por aire y el ajuste por láser. El ajuste por abrasión consiste en usar un chorro de aire seco que contiene un polvo muy fino (15-20 micras) de alúmina, como herramienta para eliminar tiras del componente a ajustar. El chorro de aire tendrá un diámetro de 0.5-1 mm y se aplica de forma controlada por el usuario



**Figura 23.5:** Cortes típicos en resistores de capa gruesa para ajustar su valor.

a la placa que se situará sobre una plataforma móvil. Mientras se realiza el ajuste, el valor del componente se estará midiendo continuamente, finalizando el proceso de forma automática cuando el valor medido y el deseado coinciden. Para eliminar el polvo originado por la eliminación de pasta, se necesita un sistema de aspiración. Las ventajas del ajuste por abrasión son su bajo precio, seguridad del proceso y que se puede emplear sobre cualquier tipo de pasta. Tiene, por otro lado, las desventajas de ser un proceso que genera suciedad sobre la propia placa, y que debe realizarse en una zona alejada de la zona principal de producción. Además, al ser el diámetro más pequeño del chorro de 0.5 mm, el ajuste no suele ser muy fino. El ajuste usando láser es muy similar al de abrasión, variando únicamente la fuente que produce la eliminación de la pasta. Al usarse un láser, el ancho de corte puede ser de sólo varias decenas de micras, alcanzándose ajustes muy finos. Por otro lado, al usar un láser de gran potencia, con una longitud de onda en el espectro no visible, hay que extremar las medidas de seguridad del operario: el seguimiento del corte se realiza a través de una cámara de TV externa y habrá un control programado para evitar fallos. Las ventajas del ajuste por láser son su limpieza de corte, su fácil control usando un ordenador, y el ajuste tan fino que puede obtenerse. En cuanto a sus desventajas están su precio excesivo y las medidas de protección del operario que hay que adoptar. Otra desventaja es que el método de ajuste es sensible al color de la pasta, existiendo para cada tipo de pasta una longitud de onda óptima que minimiza el daño infligido a la propia pasta (micro-roturas del sustrato, calentamiento excesivo, etc.).

La Fig. 23.5 muestra ajustes típicos de resistores. En este caso, todos los cortes harán aumentar el valor del resistor.

## 4 Ensamblado, empaquetado y verificación

La impresión serigráfica, cocido y ajuste de componentes constituyen sólo los primeros pasos del proceso de fabricación del circuito de capa gruesa. Existen muchos elementos de circuito que no pueden ser impresos, bien porque sea imposible hacerlo con esta tecnología, o bien porque sea preferible no hacerlo, siendo necesarios su ensamble al circuito de capas. Una vez completado el proceso de ensamblado, el circuito será verificado para comprobar que cumple las especificaciones de diseño. Esta verificación puede incluir un ajuste activo de componentes. Los pasos finales de la fabricación serán el empaquetado del producto y su inspección final. El empaquetado protegerá al circuito e incluirá su marcado.

### 4.1 Ensamblado

El proceso de capa gruesa no admite la fabricación de componentes activos, así que estos deben ser añadidos a la placa externamente. Existen otros elementos, dispositivos pasivos generalmente, que también deben ser suministrados externamente. Estos dispositivos pasivos, condensadores o inductores, suelen preferirse a los fabricados por impresión dado que ocupan menos área y suelen ser muy baratos. Así, los resistores muy precisos, inductores de alta calidad o condensadores de buena calidad en un rango elevado de frecuencias suelen ser ensamblados sobre el circuito de capa gruesa.

Los componentes ensamblados suelen pertenecer a la tecnología de montaje superficial (SMT), ya que los componentes insertados, al obligar al fabricante a taladrar la placa, suelen encarecer mucho el producto final. Los componentes SMD simplemente se colocan sobre los *pads* dispuestos para ello, donde se ha depositado previamente la pasta de soldadura, y se someten a un proceso de soldadura *reflow*, que, para beneficio del circuito de capa gruesa, suele realizarse a temperaturas relativamente moderadas.

El ensamblado de estos componentes se realiza usando máquinas *pick – and – place*. Estas máquinas poseen brazos robóticos y están controladas por ordenador, de forma que el proceso de montaje se realiza de forma rápida y segura. El soldado de estos componentes debe de hacerse siguiendo las recomendaciones para conseguir una buena adherencia de los componentes a la placa de circuito de capa gruesa.

Una alternativa a la soldadura *reflow* es el uso de adhesivos epoxy con plata, que aunque ofrece un peor contacto (más resistivo) tiene una temperatura de curado menor (generalmente menor a 150 °C), con lo que disminuyen

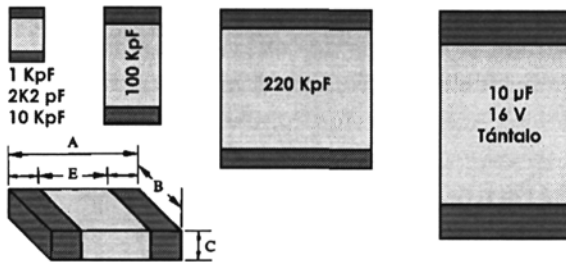


Figura 23.6: Distintos tipos de condensadores SMT.

las posibilidades de dañar la placa. Este método resulta imprescindible cuando se emplean componentes que no soportan altas temperaturas. Tiene la desventaja, por otro lado, de que el tiempo de curado es mayor que el de soldado.

#### 4.1.1 Componentes pasivos

Con el incremento en el uso de SMT para circuitos impresos, ha aumentado considerablemente el número de componentes disponibles, con lo que también se ha incrementado el esfuerzo por estandarizarlos. En tecnología SMT, los resistores suelen ser cilíndricos o rectangulares, estando fabricados interiormente por tecnología de capa gruesa o fina, y usando materiales como cermet, carbón, níquel o tántalo. Los terminales del resistor suelen venir ya perfectamente metalizados. Los condensadores tienen una forma generalmente rectangular, aumentando su tamaño conforme lo hace el valor de capacidad (Fig. 23.6). Los tipos de condensadores disponibles serán los mismos que para condensadores con patillas de inserción: cerámicos, electrolíticos, plástico, etc. Los inductores son, en general, los menos estandarizados de todos los componentes fabricados actualmente.

#### 4.1.2 Componentes activos

Los componentes activos están disponibles en una gran variedad de empaquetados, que incluyen desde los cerámicos sin patillas (*leadless ceramic chip carrier*) a los SOICs (*small outline integrate circuit*). Existen, por tanto, distintas formas de conexionado en función de la forma que adopten los terminales del chip. La forma más usual sigue siendo la soldadura *reflow*, pues la mayoría de los componentes poseen patillas planas o en J. Sin embargo, para

aquellos componentes que poseen *pads* de conexión en lugar de patillas, se han desarrollado nuevas técnicas de conexión. Estas técnicas conocidas como de unión *-bondings-* incluyen técnicas como la de termo-compresión o el uso de ultrasonidos.

## 4.2 Empaquetado

La protección que se da a un circuito de capa gruesa ya finalizado dependerá mucho de la calidad requerida para el producto. Normalmente, se dispone de tres grados de protección que son, de menor a mayor calidad: doméstica, industrial y militar. Evidentemente, el precio del empaquetado será proporcional a la calidad de la protección otorgada.

Existen dos tipos de esmaltado, por flujo y por pulverizado. Con el esmaltado por flujo, el substrato se sumerge en el esmalte, dejándose secar posteriormente a una temperatura máxima de 100 °C. Con el pulverizado, el substrato sufre un precalentado y luego se sumerge en la mezcla de polvos. Se extrae el substrato, que tendrá una capa de polvo y se calienta a alta temperatura relativa (150 °C), produciendo que el esmalte se cure. Los materiales de esmaltado pueden ser epoxy, fenólicas, etc.

También se suelen cubrir los circuitos con resinas, de composición similar a los esmaltes. En un principio, estos empaquetados daban problemas pues en su asentamiento y secado reaccionaban con las pastas que formaban las capas, alterando los valores de los componentes pasivos creados, o, en última instancia, provocando el fallo general del circuito. Actualmente, estos problemas se han solucionado, ya que los fabricantes han sabido encontrar los compuestos adecuados para cada tipo de circuito.

Antes de realizar el encapsulado, cuando se usan esmaltes o resinas, todas las uniones deben ser cubiertas totalmente con un material flexible (silicona) que proteja la unión de las fuerzas que ejercen los materiales de encapsulado cuando se produce su secado o curación. De no realizarse esta protección previa, las uniones pueden soltarse.

## 4.3 Verificación

La verificación eléctrica del circuito de capa gruesa ya finalizado se realiza de forma similar a la de cualquier otro circuito electrónico. Las especificaciones incluirán una verificación funcional que comprobará las tensiones máximas de uso, tolerancias de componentes, rango de temperatura de uso, etc. Dependiendo de la calidad del producto, esta verificación será más o menos estricta.

# 24

## Métodos de deposición de capas delgadas

---

### 1 Introducción

Los métodos de deposición de capas delgadas se pueden englobar en cuatro categorías generales: físicas, químicas, híbridas (físico-químicas), y selectivas. Los métodos físicos se basan principalmente en el mecanismo del pulverizador o atomizador, que consiste en el bombardeo de una fuente o blanco del material a depositar, de manera que se genera una pulverización de átomos que, procedentes de esta fuente, se condensa en forma de capa de espesor muy fino. Los métodos químicos, por su parte, se basan en la deposición a través de una reacción química. Entre los métodos químicos el más importante será el de la deposición química por vapor (CVD). Esta deposición se puede definir como un método de síntesis, en el que los materiales que constituyen el gas reaccionan para formar una película sólida en cualquier superficie. Así, la existencia de esta reacción química es la base del método. Finalmente, los métodos físico-químicos combinan características del proceso físico, bombardeo de iones, con otros propios del proceso químico. De estos métodos, el de CVD asistida por plasma será descrito dentro de los métodos químicos de deposición.

En el presente capítulo se van a presentar los métodos de deposición físicos y químicos. Los procesos de deposición física se describen en el apartado 2, englobando distintas técnicas de pulverización (*sputtering*), bien convencionales o bien usando magnetrones, que son atomizadores por descarga que

emplean campos magnéticos o eléctricos para producir densidades altas de iones y elevadas tasas de deposición con mínimo bombardeo del sustrato. En el apartado 3 se presenta la deposición química por vapor, así como algunas de sus distintas variantes (CVD de baja presión y CVD asistida por plasma).

## 2 Métodos físicos de deposición de capa delgada

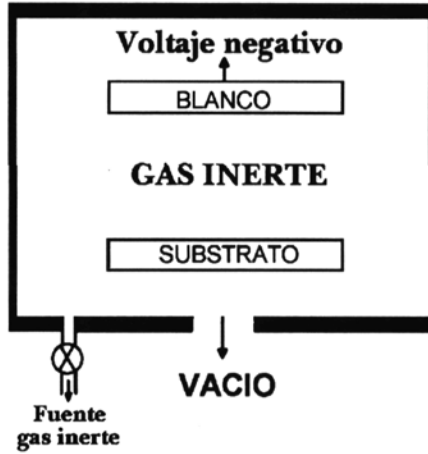
### 2.1 Atomizador de descarga

La atomización o pulverización (*sputtering*) es un fenómeno físico que consiste en forzar la aceleración de un campo de iones, normalmente de argón ( $Ar^+$ ), mediante la aplicación de fuerzas eléctricas o magnéticas, para bombardear con ellos posteriormente la fuente del material a depositar, situada en el cátodo.

La Fig. 24.1 muestra el esquema muy simplificado de un sistema de pulverización. Normalmente, la fuente o blanco (una oblea del material a ser depositado o con el que se sintetizará la deposición) se conecta a una tensión negativa (continua o alterna). El sustrato, sobre el que se desea hacer la deposición, se colocará en un soporte frente al blanco. Este soporte puede ser puesto a masa, calentado, enfriado, polarizado, o alguna combinación de estas acciones, según convenga. Ambos elementos, fuente y sustrato, se introducen en un receptáculo cerrado, en el que se hace un vacío alto. Finalmente, entre fuente y sustrato se introduce un gas inerte que proporcionará el medio en que se inician y mantienen las descargas de iones. Dicho gas se mantendrá a una presión que varía desde algunos mtorr a unos 100 mtorr. El gas más usado en este tipo de procesos es el argón. Al aplicar un potencial de 2 a 6 KV entre los electrodos, el gas inerte es ionizado, creándose lo que se denomina plasma, y los iones positivos son acelerados hacia el cátodo.

Por lo tanto, cuando se inicia este proceso de descargas, se origina un bombardeo del blanco por iones positivos, que extraen átomos neutros del mismo por transferencia de su momento energético. Estos átomos se condensarán formando la película delgada. Se generarán, además, otras partículas y radiaciones en el proceso, que pueden afectar a las propiedades de la capa (iones y electrones secundarios, gases, rayos x, fotones, etc.). Los electrones e iones negativos se dirigirán hacia los sustratos, bombardeándolos tanto a ellos como a las capas en formación. En algunos casos, este bombardeo se alivia aplicando una tensión negativa al soporte de sustratos, pero así se origina que exista un bombardeo de iones positivos. Esto se conoce como pulverización polarizada (*bias sputtering* o *ion plating*).

En algunos casos se usan otros gases o mezclas de gases distintos del argón



**Figura 24.1:** Esquema del sistema físico de deposición de capa delgada.

en el proceso. Su objetivo es forzar una atomización reactiva, en la que se sintetiza un componente mediante el uso de un blanco metálico (por ejemplo,  $Ti$ ) en un gas reactivo (por ejemplo,  $O_2$  o mezclas  $Ar - O_2$ ) para conseguir la deposición de una capa de material distinta de la del blanco (p. e.,  $TiO_2$ ).

El campo de pulverización se define como el número de átomos repelidos de la superficie del blanco por ión incidente.

$$\text{Campo de pulverización} = \frac{\text{Número de átomos repelidos del blanco}}{\text{Ión incidente}} \quad (24.1)$$

Este campo es el parámetro más importante del proceso de pulverización, ya que determinará la tasa de erosión del blanco empleado, y, también, aunque no exclusivamente, determinará la tasa de erosión de las capas formadas.

### 2.1.1 Propiedades de la capa depositada

Tres factores básicos afectan a la formación de la capa en el substrato durante el proceso de deposición, que deben de ser cuidadosamente controlados, tanto independientemente, como en conjunto. Estos factores son las condensaciones de vapor, el calentamiento, y el bombardeo de la capa por partículas de diferente tipo.

Una vez formada la capa, las propiedades más importantes de ésta serán su uniformidad y su espesor. Tanto la tasa de deposición, proporcional al espesor, como la uniformidad dependerán de la geometría del sistema, voltajes

en el blanco, gas empleado, presión del gas, y potencia. Si el resto de las condiciones se mantienen constantes, las tasas de deposición son proporcionales a la potencia y decrecen conforme aumenta la distancia del sustrato al blanco.

Al determinar el campo de pulverización quedó reflejado que el gas usado influye en la tasa de deposición. Si la presión del gas se aumenta, la corriente de descarga se aumenta igualmente y, por tanto, debería darse un aumento en la tasa de deposición, pero debido a que también aumenta la devolución de material al blanco por rebotes con las partículas generadas (*backscattering*), existe una posible disminución de la deposición. La suma de estos dos factores conduce a que, para cada presión o rango de presiones, exista una tasa de deposición máxima, y ésta debe determinarse empíricamente. La presión óptima estará, de cualquier forma, entre algunos mtorr y algunas decenas de mtorr.

Finalmente, si se quiere depositar una capa uniforme, existe una separación entre blanco y sustrato óptima para una presión de gas dada. Para blancos pequeños (de diámetro menor a 15 cm) esta separación es, en la mayoría de los casos, pequeña (algunos centímetros), mientras que, para blancos grandes, la separación óptima puede ser considerablemente mayor (10-20 cm).

## 2.2 Magnetrones

La fuente convencional para depositar capas delgadas por el método de pulverización presenta una importante limitación en el pequeño margen de presiones óptimas de uso de la fuente. A continuación se analiza este problema con mayor detalle.

El esquema básico de un diodo plano convencional (Fig. 24.2) consta de un cátodo (fuente), un ánodo (sustrato) y un plasma o gas ionizado, que se encuentra entre ambos terminales. El proceso de atomización consiste, básicamente, en el bombardeo por iones positivos del cátodo, de forma que se origine una nube de átomos neutros arrancados de este terminal. Esta nube se deposita, atravesando el plasma, sobre los sustratos. Si la presión del gas es muy baja, la mayoría de los iones positivos se producen lejos del cátodo, y suelen perderse; si la presión es muy alta, resulta difícil para el átomo neutro alcanzar el sustrato. La Fig. 24.3 muestra una gráfica que relaciona la presión del gas con la tasa de deposición, donde se observa como el rango de presiones adecuado es excesivamente reducido.

La solución a este problema es el uso del magnetron. Básicamente, este dispositivo genera un campo magnético paralelo a la superficie del cátodo que restringe el movimiento de electrones a la vecindad del cátodo, aumentando

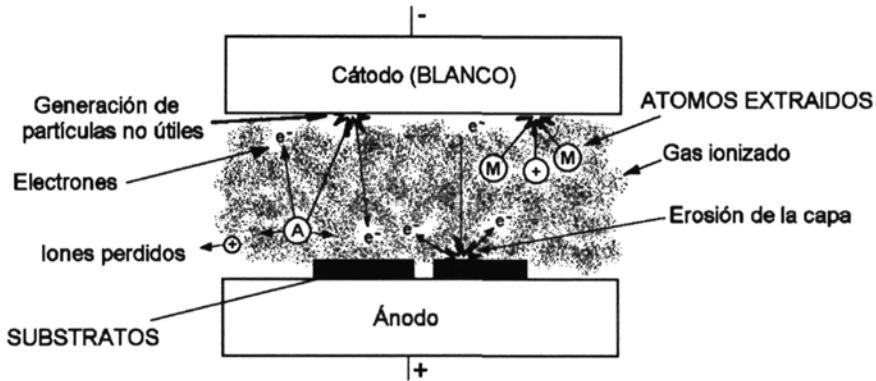


Figura 24.2: Cinética de la deposición física de capa delgada.

con ello la eficiencia de la ionización. Son, por tanto, fuentes de atomización en las que los campos magnéticos se usan adecuadamente, siempre en función de las superficies de substratos y fuentes (blancos), para formar trampas de electrones que estarán configuradas de manera que las corrientes de electrones se muevan en torno a las superficies.

Otro método para maximizar la velocidad de deposición de capas en ato-

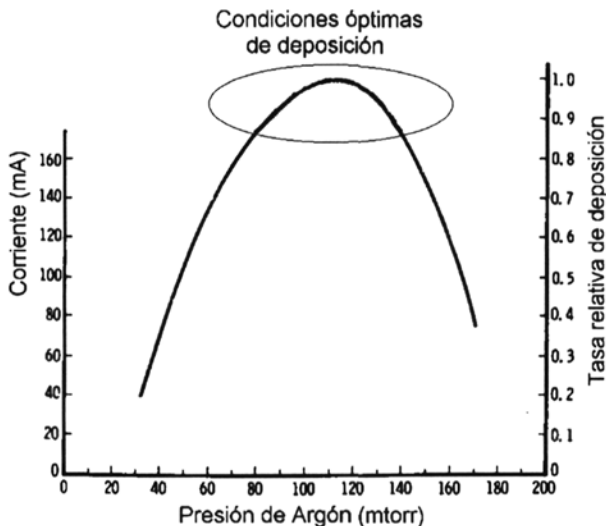


Figura 24.3: Condiciones óptimas de deposición físico.

mizadores convencionales, consiste en ubicar el cátodo cerca de los substratos que están sobre el ánodo, aplicándose además un potencial elevado al cátodo. El problema es que, con esta técnica, los substratos resultan excesivamente degradados, debido al bombardeo por electrones que sufren y al excesivo calentamiento. El empleo de los magnetrones va a elevar la tasa de erosión del cátodo, consiguiendo velocidades de crecimiento de la capa mejores con los substratos colocados generalmente en soportes móviles, sin tener que recurrir a técnicas de acercamiento de substratos o aumentos de potencia. Esto va a permitir, por tanto, la deposición de capas delgadas más uniformes y de mayor calidad.

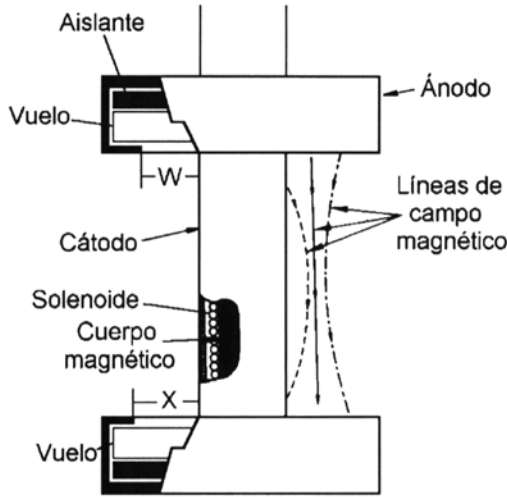
A continuación se presentan distintos tipos de magnetrones.

### 2.2.1 Magnetron cilíndrico

Básicamente, un magnetron cilíndrico es una bobina formada por un cilindro interior con dos alas en forma de disco en ambos extremos de éste. La Fig. 24.4 muestra el esquema de un magnetron cilíndrico. Si las líneas de campo magnético son rectas, un intenso plasma se forma alrededor del cátodo y se extiende a una anchura  $W$  de éste. Este valor  $W$  es el radio del disco superior, que será menor que el inferior ( $X$ ). La presencia del ánodo hace terminar, de forma brusca, el campo creado. Debido a que los electrones en el plasma se mueven a lo largo de las líneas del campo, el comportamiento del sistema es como si un ánodo virtual se proyectara a lo largo de toda la longitud del cilindro desde el disco superior. En el esquema de la Fig. 24.4 no se muestra el refrigerado por agua de la estructura global del magnetron (cilindro, discos y ánodo).

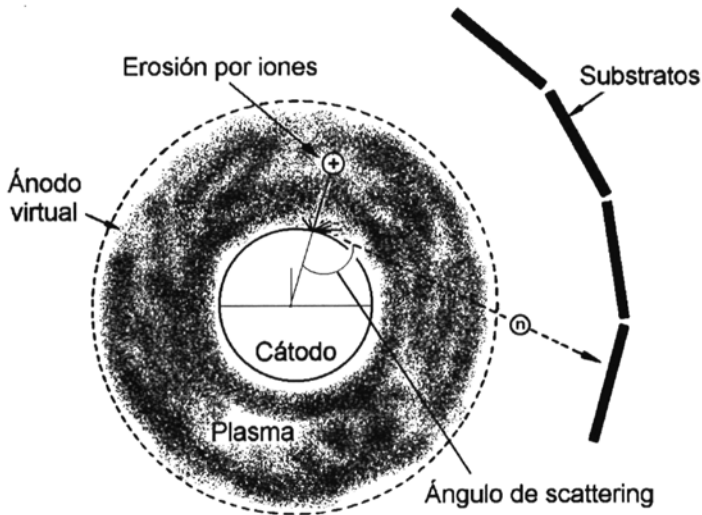
Como se puede apreciar en la Fig. 24.5, la localización de los substratos alrededor del magnetron cilíndrico es bastante diferente de la configuración en un diodo plano convencional. Es muy importante que los substratos no estén en contacto directo con el plasma, por lo que se sitúan en un radio más allá del ánodo virtual. Otra diferencia muy importante es el rango de presiones de gas que son posibles con el uso de este tipo de magnetron. Así, los magnetrones pueden trabajar a presiones muy bajas, de forma que la distancia entre fuente y substrato pueda ser del mismo orden que la existente entre el plasma y el átomo pulverizado, es decir, sumamente pequeña. Esto va a permitir que se empleen, de forma muy efectiva, máscaras para definir las zonas de deposición.

Por otro lado, el átomo pulverizado atraviesa el gas con mínima pérdida de energía cinética, siendo mayor la tasa de deposición. Además, el bombardeo a que era sometido el substrato por su contacto con el plasma se evita, ca-



**Figura 24.4:** Esquema del magnetron cilíndrico.

lentándose menos éste. Esto permite depositar capas metálicas en sustratos sensibles al calor, como pueden ser ciertos plásticos.



**Figura 24.5:** Disposición de sustratos en torno al magnetron cilíndrico.

### 2.2.2 Magnetron *S-gun*<sup>TM</sup> y *sputter gun*<sup>TM</sup>

Los magnetrones *sputter gun*<sup>TM</sup> de *Sloan Technology* y *S-gun*<sup>TM</sup> de *Varian Associates* son magnetrones circulares desarrollados por Clarke. Como en el resto de magnetrones, la región de plasma se forma cerca del cátodo gracias a la configuración de campo  $E \times B$ . Al igual que otros magnetrones, estas fuentes usan corrientes altas y tensiones bajas, operando a bajas presiones, mientras que los sistemas de pulverización convencionales usan corrientes bajas y tensiones altas, trabajando a altas presiones.

El cátodo está sujeto sin unión a un soporte refrigerado por agua. El contacto a la superficie refrigerada del metal se consigue a través de la expansión térmica del cátodo durante la operación de pulverización. Los ánodos también están refrigerados por agua y aislados, permitiendo su polarización eléctrica.

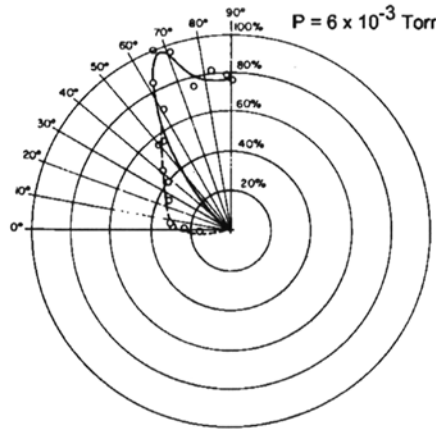
Para obtener el campo magnético se usan dispositivos magnéticos permanentes, siendo el valor típico de la densidad de flujo cerca del cátodo de 0,015 T. En el *S-gun*<sup>TM</sup>, por ejemplo, se suelen usar densidades de potencia de 50 W/m<sup>2</sup> en la zona de erosión del cátodo cuando se deposita aluminio o sus aleaciones, con descargas en el plasma de argón usando una alimentación de 700 V y 10 A.

En común con otros magnetrones, el *sputter gun*<sup>TM</sup> y *S-gun*<sup>TM</sup> producen altas tasas de erosión de la fuente y mantienen altas velocidades de crecimiento de la capa depositada. En cualquier caso, ya que la fuente produce una nube de vapor de material pulverizado que tiene un perfil lobulado (Fig. 24.6), los substratos deberán mantenerse en movimiento en torno al magnetron para que la deposición en los mismos tenga las características uniformes (por ejemplo, usando el *S-gun*<sup>TM</sup> se consiguen espesores de capa delgada con una uniformidad de  $\pm 6\%$  sobre todos los substratos).

### 2.2.3 Magnetron plano

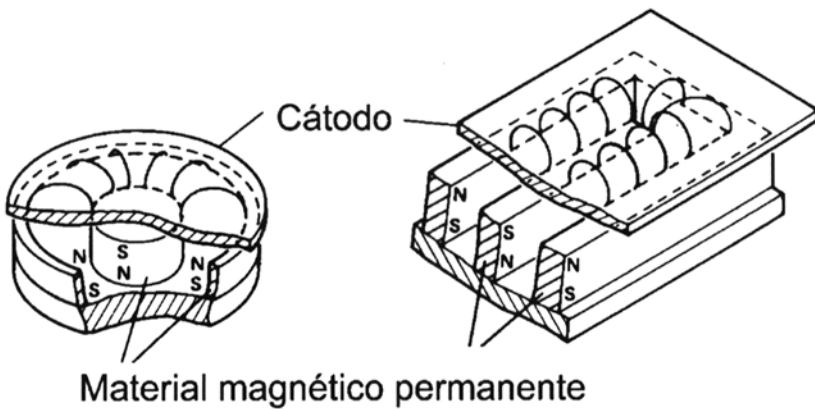
El magnetron plano (PM) es una fuente de pulverización de alta velocidad, consistente en un sistema atomizador clásico de continua o RF con un cátodo plano, al que se añade un campo magnético permanente justamente sobre el cátodo. Existen distintas geometrías posibles para el campo creado, pero todas tienen en común que éste forme un lazo cerrado frente al cátodo, siendo el campo magnético perpendicular al campo eléctrico (Figs. 24.7.a y 24.7.b).

En cuanto a la disposición de fuente y substrato, el magnetron plano tiene un cátodo plano paralelo a la superficie del ánodo, generalmente puesto a masa, que se usa como soporte de substratos. La geometría más simple es un cátodo

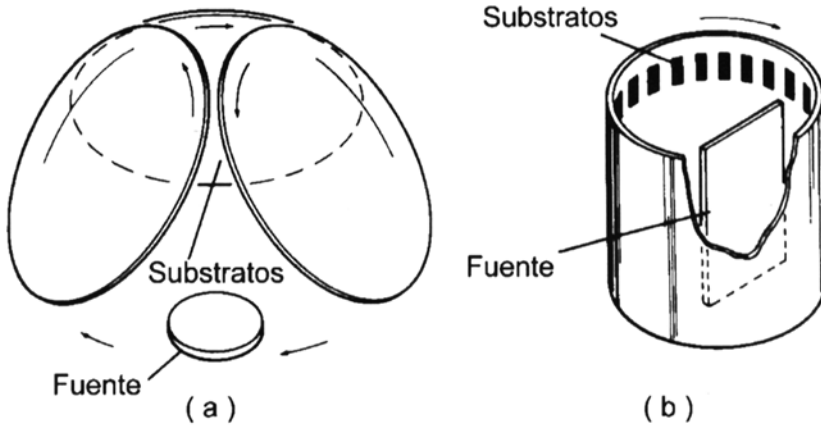


**Figura 24.6:** Perfil de pulverización atómica de una fuente típica.

en forma de disco que posee un anillo de plasma de forma toroidal sobre él (Fig. 24.8.a). Otra solución es usar un cátodo rectangular, y emplear un mecanismo que mueva continuamente los substratos en una dirección perpendicular al ancho del cátodo durante la deposición (Fig. 24.8.b).



**Figura 24.7:** Esquemas de campos magnéticos creados en magnetrones planos.



**Figura 24.8:** a-b) Disposición de substratos cuando se emplean magnetrones planos.

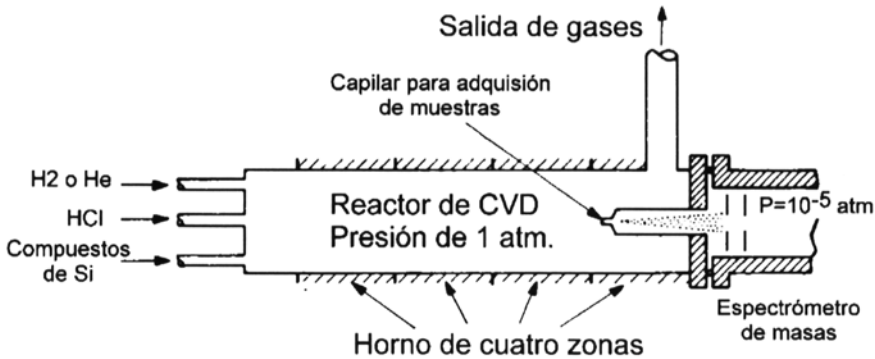
### 3 Métodos químicos de deposición de capa delgada

Se pueden depositar capas en substratos metálicos o no metálicos por medios químicos o electro-químicos usando soluciones, usualmente disueltas en agua. Los métodos químicos que usan soluciones se pueden descomponer en puramente químicos (como el metalizado catalítico), o electroquímicos (por ejemplo el metalizado electrolítico). Estos métodos de deposición de capas se estudiaron, en parte, en el Capítulo 6, dentro del tema de Circuitos impresos.

Los métodos químicos de deposición analizados en este apartado se basan en la denominada deposición química por vapor (CVD). La deposición química por vapor se define como un método de síntesis de materia, en el cual los constituyentes del vapor reaccionan para formar una capa sólida sobre una determinada superficie. Por lo tanto, la ocurrencia de la reacción química es una característica esencial del método CVD.

#### 3.1 Deposición química por vapor (CVD)

La deposición química por vapor (CVD) se ha convertido en uno de los métodos más importantes de formación de capas, constituyéndose en uno de los pilares de las modernas tecnologías. Las razones para ello son: i) su versatilidad, se deposita casi cualquier tipo de elemento y componentes usando temperaturas relativamente bajas; ii) su capacidad para depositar capas vítreas o cristalinas con gran grado de perfección y pureza; iii) el gran control de la composición



**Figura 24.9:** Reactor usado en CVD para deposición de Si.

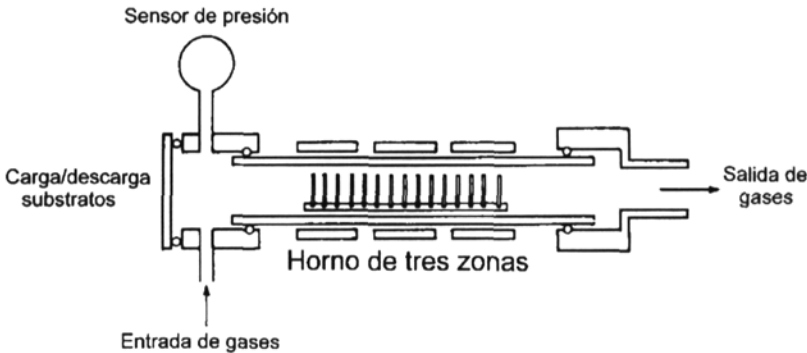
de la capa; y iv) su habilidad para crear capas donde otras tecnologías no pueden.

Una característica muy importante de la deposición por vapor es que puede depositar capas que ni son monocristalinas ni guardan relación con la constante de red del substrato, sino que, en general, son capas amorfas o policristalinas.

Finalmente, comentar que el reactor usado para la CVD es similar a un horno de oxidación térmica (Fig. 24.9), pero los gases que entran en él son totalmente diferentes. La temperatura usada suele estar entre  $300^{\circ}$  y  $900^{\circ}$  C, y, en algunos casos, se puede controlar la presión de los gases desde 0,25 a 2,0 Torr. (LP-CVD, *Low-pressure CVD*).

### 3.1.1 CVD de baja presión

Los fundamentos de la deposición de capas delgadas a presión baja son básicamente los mismos que para deposición a presión atmosférica. La mayor diferencia es el cambio radical en la relación entre la tasa de transferencia de masa de los constituyentes del gas y la tasa de crecimiento de la capa depositada sobre el substrato. Cuando se trabaja a presión atmosférica, ambas tasas de variación son prácticamente iguales, luego la tasa de crecimiento es muy dependiente de la de transferencia de masa en el vapor. Debido a que esta tasa de transferencia es muy dependiente de multitud de factores, a presión atmosférica el control de los parámetros del gas es sumamente importante. Cuando se trabaja en condiciones de baja presión, el control de estos mismos parámetros exige mucha menos atención, ya que la difusión del gas es mucho mayor (aproximadamente 1000 veces mayor), y este parámetro enmascara al



**Figura 24.10:** Reactor usado en CVD de baja presión.

resto.

Las ventajas de la LP-CVD sobre la CVD son principalmente que se pueden realizar deposiciones similares usando menor temperatura; que la velocidad de deposición es mayor; y que el control es más preciso en la composición y estructuras de las capas depositadas.

La introducción de reactores para deposición LP-CVD en la tecnología de semiconductores constituyó en su momento una de las innovaciones más significativas. Una vista lateral del esquema de un reactor LP-CVD se muestra en la Fig. 24.10. Un tubo de cuarzo, calentado por resistencias, forma el núcleo del reactor. Las obleas de silicio se colocan verticalmente mirando al fin del tubo y separadas 3-5 mm unas de otras. Esta bancada de obleas se introduce en el reactor por la zona de entrada de los gases, para evitar la contaminación de éstos por gases que no reaccionen con el calor, o para evitar cambios en la presión interior debido a la propia bancada de obleas.

## 3.2 Esquemas de reactores CVD

### 3.2.1 Reactores CVD de baja temperatura

Los reactores de este tipo se usan donde las limitaciones por temperatura del sustrato requieren usar bajas temperaturas de deposición. La principal aplicación consiste en el proceso de formación de dispositivos semiconductores, donde la CVD se ha convertido en la técnica más usada para producir capas de pasivación sobre dispositivos semiconductores metalizados en aluminio.

Los reactores de baja temperatura para trabajar a presión atmosférica

se pueden clasificar en cuatro categorías principales, de acuerdo a las características del flujo de gases y los principios de operación:

- Reactores de desplazamiento de flujo en tubo horizontal.
- Reactores rotatorios verticales.
- Reactores continuos que emplean flujos de gases en un área extensa.
- Reactores continuos que emplean flujos de gases separados.

### 3.2.2 Reactores CVD de alta temperatura

Los reactores de alta temperatura se pueden dividir en reactores de paredes calentadas y de paredes enfriadas. El primero es usado en sistemas donde la reacción de deposición es exotérmica por naturaleza, ya que la alta temperatura de las paredes minimiza o previene deposiciones no deseables en las paredes del reactor. Los reactores de pared calentada son frecuentemente de forma tubular, y el calentamiento se consigue generalmente por elementos resistivos que rodean el tubo del reactor. Combinaciones de varios elementos de calentamiento hacen posible imponer varios gradientes de temperatura a lo largo del tubo para controlar el proceso de CVD que ocurre en varias secciones del reactor. La Fig. 24.11 muestra el esquema de un reactor empleado en la CVD de materiales semiconductores del grupo III-V. El equipo se acompaña de un importante panel asociado, usado para suministrar los gases en las cantidades requeridas de dopantes, controlar la temperatura durante el proceso, composiciones de las mezclas, o el espesor de las capas creadas en el reactor.

La Fig. 24.12 muestra varios reactores de pared fría, empleados en deposición de silicio en reacciones exotérmicas. En este tipo de reacciones, la deposición tiende a fijarse a las superficies más calientes del sistema. El reactor de la Fig. 24.12.a es un reactor para deposición en un único sustrato. Los tres siguientes (Figs. 24.12.b-d) son usados para varios sustratos: reactor horizontal, en barril o en horno de pan. Sus paredes, enfriadas mediante circuitos especiales, son mucho menos calientes que el soporte de sustratos (pieza que suele ser internamente calentada).

### 3.3 Deposición CVD asistida por plasma

Un plasma es un gas ionizado parcial o totalmente, compuesto por iones, electrones, etc. Se produce cuando un campo eléctrico de suficiente magnitud

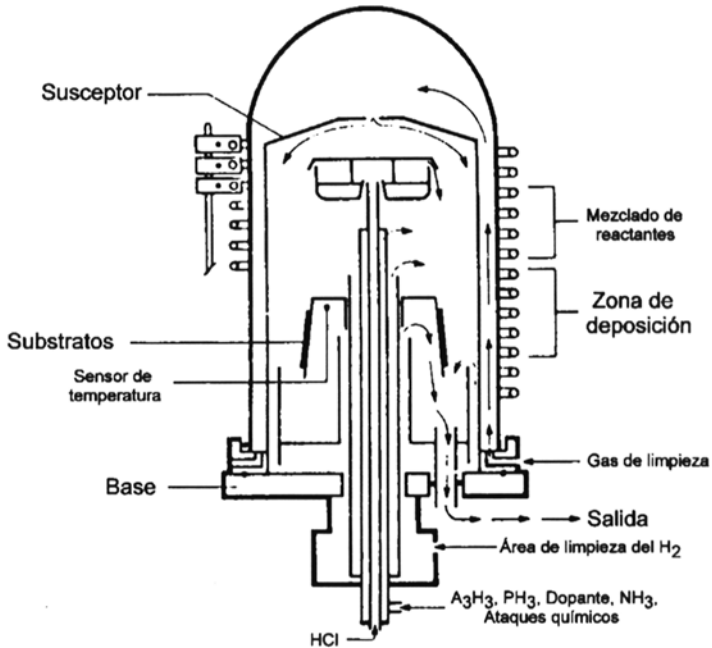


Figura 24.11: Reactor para CVD de alta temperatura.

es aplicado al gas, causando la ruptura de enlaces atómicos y electrónicos, alcanzando la ionización.

El plasma es creado cuando los electrones que parten de un electrodo

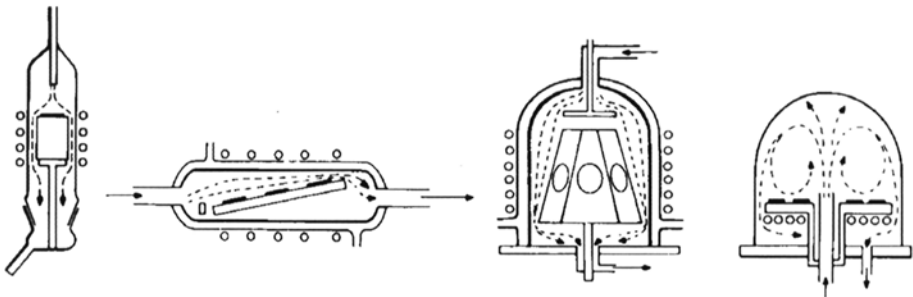


Figura 24.12: Distintos tipos de reactores para CVD de baja temperatura.

(cátodo) se dirigen hacia el ánodo a causa del campo eléctrico originado entre ellos, en su viaje chocan con átomos y los ionizan. Los electrones originados por la ionización son acelerados otra vez repitiéndose el proceso.

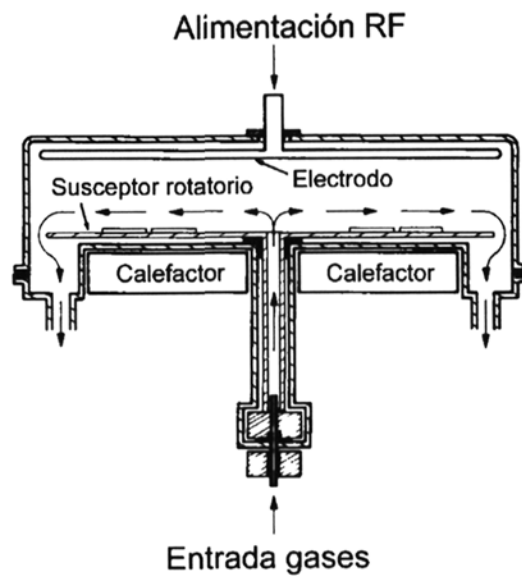
Una de las dificultades de la CVD es que son necesarias temperaturas relativamente altas, pudiendo originar deposiciones no deseadas o fusión de capas. Si la temperatura es baja, o bien la deposición no aparecerá o será de mala calidad. Con la ayuda del plasma, la CVD se puede realizar a temperaturas más bajas (de 100° a 400° C), llegando incluso a ser posible a temperatura ambiente. Esto ocurre porque los compuestos que han de reaccionar se activan al estar en estado de plasma y no por la temperatura.

La Fig. 24.13 representa un reactor P-CVD (CVD asistido por plasma). Consiste en una cámara cilíndrica de vidrio o aluminio sellada. Dentro hay dos electrodos paralelos de aluminio. Se aplica un voltaje de radiofrecuencia al electrodo superior, mientras el inferior está conectado a masa. La radiofrecuencia produce una descarga originando el plasma entre los electrodos. Los substratos colocados sobre el electrodo inferior son calentados mediante calefactores entre 100° y 400° C. El gas, a baja presión (aproximadamente 1 torr), es introducido y se produce el depósito sobre los substratos después de haberse descompuesto y reaccionado.

### 3.4 Otras técnicas de deposición

Otras técnicas de deposición a baja temperatura tienen importancia cuando las dimensiones de los dispositivos están por debajo de la micra, ya que minimizan la redistribución de dopantes. Técnicas de deposición a temperaturas comprendidas entre 25 y 300°C se han investigado, siendo alguna de ellas:

- CVD activado por haz de electrones: el haz de electrones barre la superficie de los substratos produciéndose la deposición en el área localizada del punto de incidencia. Otras fuentes de energía como el láser o un haz de iones también pueden usarse de modo similar. Los gases de la cámara de reacción son descompuestos localmente en el foco de la fuente de energía, pudiendo por lo tanto, realizar la deposición en áreas localizadas.
- CVD activado por luz ultravioleta: en este caso, la radiación ultravioleta activa los reactantes, y el producto de la reacción se deposita sobre toda la superficie del substrato. A 50°C se han alcanzado con este método velocidades de crecimiento de 150 Å/min.



**Figura 24.13:** Reactor de CVD asistida por plasma.

## Bibliografía

### Tecnologías de Capas Gruesas y Delgadas

---

- J.L. Vossen y W. Kern, *Thin film processes*, Academic Press Inc: Orlando, 1988
- M. Haskard y K. Pitt, *Thick-film technology and applications*, Electrochemical Publications Ltd: Isla de Man, 1997
- M. Haskard, *Thick- Film Hybrids: Manufacture and Design*, Prentice-Hall: Nueva York, 1988
- R. F. Bunshah, *Handbook of deposition technologies for films and coatings*, William Andrew Publishing: Nueva York, 1994
- D. L. Smith, *Thin film deposition, principle and practice*, McGraw-Hill: Nueva York, 1995



## Parte VI

# Calidad y Fiabilidad en los Dispositivos Electrónicos



# 25

## Calidad y Fiabilidad en los dispositivos electrónicos

---

### 1 Introducción

Calidad y fiabilidad son dos términos que van íntimamente ligados al mundo de la electrónica. Departamentos enteros, programas de empresas, estrategias de compañías, recursos humanos, presupuestos altísimos; todos encaminados a asegurar la calidad y fiabilidad de los productos fabricados. La evolución tecnológica vivida en los últimos decenios ha traído de la mano la implementación de acciones que hasta entonces habían quedado en segundo plano. Ninguna industria que hoy en día pueda presumir de seguir operando se ha podido permitir el lujo de omitir en sus planes industriales la atención a estos conceptos.

¿Por qué? La respuesta es bastante simple: el cliente manda. Esta aseveración que a priori suena bastante dura e impactante no es sino la pura realidad. Pero además, interviene otro concepto importantísimo: la competitividad. La unión de ambos factores, requisitos del cliente y competitividad, constituye una mezcla ciertamente explosiva.

El primer factor establece un reto importante, sin lugar a duda. El segundo, además, obliga a las empresas a cumplirlo al menor coste posible. Sin embargo la realidad actual evidencia un total asentamiento de estos términos, consolidados con toda la normativa que a nivel nacional, europeo y extraeuropeo se ha venido desarrollando e implantando para, esencialmente, unificar

criterios. Las grandes empresas, y en función del sector al que pertenecieran, han venido colaborando con los organismos competentes en la consolidación de dichas normas, haciéndolas de obligado cumplimiento en aquellos casos en que los aspectos relacionados con la seguridad del usuario, ergonomía, etc... lo requiriera, o bien recomendando su aplicación y cumplimiento en los demás casos.

Evidentemente, en esta publicación no se podía omitir un tema dedicado a esta cuestión. Su desarrollo en este libro se ha estructurado en torno a los tres grandes pilares que constituyen los componentes esenciales de los conceptos de Calidad y Fiabilidad. Estos son:

- Herramientas estadísticas.
- Ensayos de fiabilidad.
- Normativa aplicable.

Este capítulo pretende introducir estos conceptos aplicados al diseño electrónico. En primer lugar, se desarrolla un conjunto de conceptos previos necesarios para entender el ámbito de aplicación de la calidad y la fiabilidad. Además, se aclaran conceptos referentes a la calidad total y la gestión de la fiabilidad en todos los aspectos productivos.

A continuación, nos centraremos en aspectos relacionados concretamente con la calidad. Así, se describirán tareas como la inspección para la aceptación de materiales y productos, la evaluación de la producción y las herramientas asociadas, así como la auditoría de los productos terminados.

En la tercera parte, se analizan cuestiones más relacionadas con la fiabilidad. Veremos, pues, como se estudia la fiabilidad de los componentes aplicándoles los ensayos correspondientes, como se analizan los datos de fiabilidad obtenidos en dichos ensayos y como se calcula la tasa de fallos de los dispositivos electrónicos. Debido a la alta fiabilidad conseguida en los procesos de manufactura actuales, veremos como los ensayos aplicables sobre estos dispositivos deben ser acelerados para obtener datos útiles en el proceso de estimación de los modelos de fiabilidad de dichos componentes. Evidentemente, para poder establecer criterios uniformes, es necesario conocer la normativa al uso y las recomendaciones que proponen. A tal efecto, se indican las normas aplicables.

Por último, se incluyen dos glosarios de los términos más usuales y sus definiciones, relacionados con todos los aspectos de la Calidad y la Fiabilidad.

Todo este entramado, si bien se desarrolla desde el punto de vista del fabricante de un componente, también es extrapolable a cualquier otro ámbito

de fabricación, adecuando a cada caso las normativas exigidas, resultados a obtener, etc... Toda fábrica elabora un producto que ha de cumplir con unos determinados requisitos (para satisfacer las necesidades del cliente) y lo hace a partir de una materia prima que le facilitan sus suministradores (que a su vez han de cumplir con los requisitos que establece su comprador, que es su cliente). Como se puede ver, la cadena siempre se convierte en un bucle cerrado. Esto de alguna forma viene a evidenciar la dependencia que se establece entre fabricante y cliente. Realmente, están en el mismo barco.

## 2 Conceptos previos

El mundo de la industria electrónica se caracteriza por una feroz competitividad basada en los siguientes conceptos:

- Coste.
- Prestaciones.
- Calidad.
- Disponibilidad de mercado.

La Calidad se puede concebir como adecuación al uso. En esta definición, la Calidad es una característica subjetiva que puede variar a medida que lo hagan los requisitos del cliente. Además, existe una tendencia creciente en la industria a definir la Calidad desde el punto de vista del cliente. De esta forma, la Calidad de un producto viene a ser el conjunto de características que lo definen, tales como:

- Apariencia.
- Dimensiones.
- Prestaciones.
- Durabilidad.
- Fiabilidad.
- Mantenibilidad.

Con el objeto de poder medir objetivamente la calidad de un producto en el proceso de fabricación, se ha definido tradicionalmente la Calidad en términos de “cumplimiento con...”, es decir, el grado con el que el producto cumple con un diseño o una especificación.

Este concepto de la Calidad convirtió a la Inspección como primera aproximación a la mejora de la Calidad. Los productos se fabricaban y eran inspeccionados para comprobar que cumplieran con los requisitos establecidos, y aquellos que no lo hicieran, eran retrabajados o desechados. Esta definición, totalmente ya en desuso, ha evolucionado desde que se desarrollara en la época de la segunda guerra mundial.

La Tabla 25.1 viene a mostrar la evolución que ha sufrido el concepto de Calidad en los últimos años:

- A partir de los años 40, se empiezan a utilizar profusamente en el control de calidad herramientas estadísticas, entre las que cabe hacer mención especial al Control de Proceso Estadístico (SPC, *Statistical Process Control*) para monitorizar continuamente el proceso de fabricación y, de esta forma, implantar un nuevo concepto: fabricar con calidad. A diferencia del concepto anterior, en el que la calidad del producto final se evidenciaba en la inspección final del producto terminado, ahora se evalúa el propio proceso en sí de manera continua, pudiendo percibir cualquier anomalía en el instante en que se produce, incluso antes de terminar el producto.
- Durante un tiempo se profundiza en el control del producto, aplicando nuevas técnicas estadísticas que ayudan a inspeccionar los productos finales. En la década de los 80 aparece una nueva tendencia que enfatiza la calidad del proceso y del diseño del producto sobre la calidad del producto en sí. Esto no quiere decir que a partir de ese momento la calidad del producto no sea importante. Más bien al contrario, es tan importante que no sólo hay que prestar atención al producto final, sino también a la forma en que se produce, teniendo en cuenta todas las fases implicadas en el proceso productivo, incluido el propio diseño. De esta

**Tabla 25.1:** Evolución del concepto de Calidad en los últimos años

Años 20-40	Años 50-70	Años 80-90	Año 2000
Inspección	Control de procesos	Mejoras en el diseño	Certificaciones en calidad

forma, el punto de partida es la convicción de que obteniendo un proceso productivo de calidad, dará como resultado productos de calidad y se abaratarán costes.

- Por último, en la década de los 90, la mayoría de las empresas detectan que el concepto de calidad debe abarcar aún más que el ámbito de los productos y los procesos de producción. La calidad debe entenderse como un concepto global que afecte a todos los aspectos de una organización, no sólo el productivo. Entramos pues en la era de la Calidad Total y las empresas evolucionan hacia la certificación de programas de calidad bajo organismos internacionales de certificación (MIL, UNE, EN, DIN, etc...)

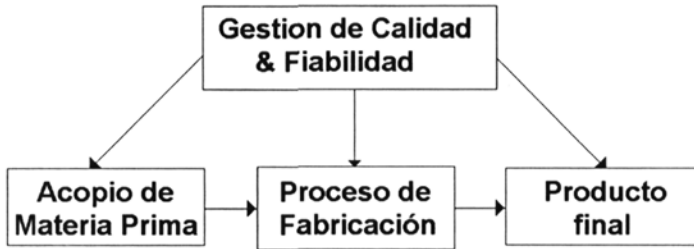
Por otra parte, en los procesos productivos no se puede obviar la necesidad de tener en cuenta el concepto de fiabilidad. Ésta se puede definir como la probabilidad de que un componente, dispositivo, equipo o sistema cumpla con su función durante un período de tiempo determinado, bajo condiciones específicas. Si bien la calidad de un producto se refiere a sus características concretas, la fiabilidad está relacionada con la capacidad que tiene dicho producto para mantener dichas características en el tiempo. Por tanto un producto es realmente de calidad si y sólo si tiene una alta fiabilidad. Además, la fiabilidad también es concepto cuya aplicación no sólo se debe limitar al producto, sino que es así mismo extrapolable al proceso productivo. Igualmente, la fiabilidad no debe restringirse a las fases finales del desarrollo, sino que debe estar presente en todas las tareas asociadas al proceso productivo, teniendo un papel imprescindible en las primeras fases de diseño.

### 3 Gestión total de la Calidad y de la Fiabilidad

La gestión total de la Calidad y la Fiabilidad tiene un objetivo primario: certificar la organización. Una vez cumplido este objetivo, de forma natural se deben alcanzar tres objetivos secundarios:

- Certificar los materiales.
- Certificar los procesos.
- Certificar el producto final.

La mejora continua en la Calidad y Fiabilidad requiere una actitud disciplinada en bucle cerrado de análisis e implementación de acciones correctivas.



**Figura 25.1:** Ámbito de actuación de la gestión de la Calidad y Fiabilidad.

El éxito de un plan de gestión total de la calidad vendrá por el camino de la certificación de los tres elementos fundamentales en un proceso de fabricación:

- Inspección de entrada de materiales.
- Certificación de los equipos que intervienen en el proceso.
- Certificación del proceso.
- Auditoría del producto terminado.

La gestión de la calidad ha de abarcar todos los puntos que intervienen en el proceso productivo. Para asegurar el éxito de la misma, es necesario dotar a la organización de una estructura capaz de cubrir todos los aspectos. El diagrama de flujo de la Fig. 25.1 muestra un esquema del ámbito de actuación.

## 4 Conceptos y tareas asociadas a la Calidad

### 4.1 Inspección de entrada de materiales (Calidad del proveedor)

Los materiales cada vez constituyen un mayor porcentaje en los costes directos (materiales y mano de obra) de un producto. Por otro lado, la cada vez mayor diversidad de los materiales, componentes y subproductos obliga a que la mayor parte de ellos se acopien de proveedores especializados en su fabricación. Esta opción permite obtener productos/componentes al menor coste posible,

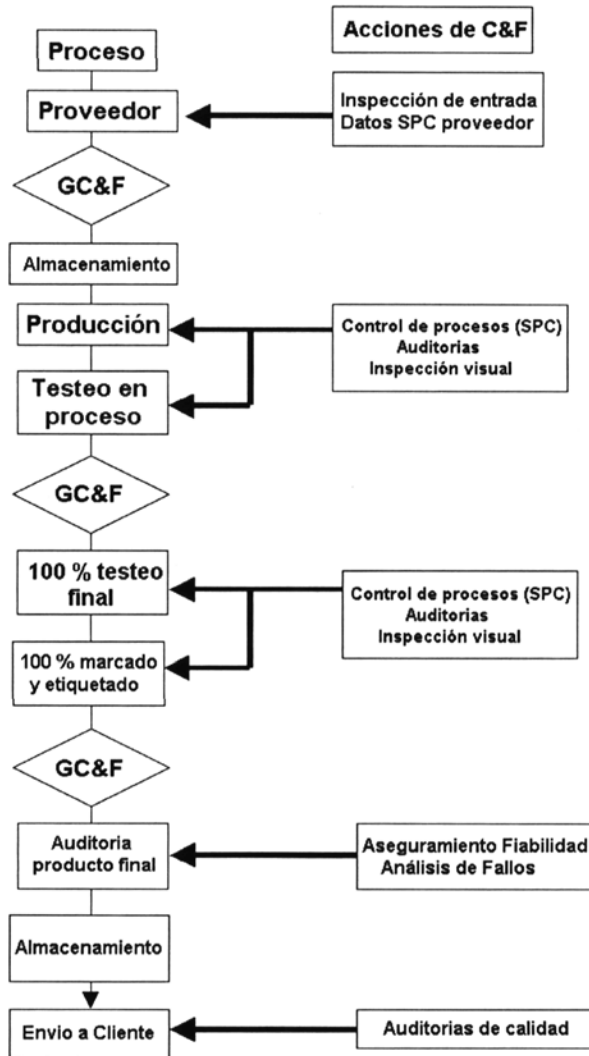


Figura 25.2: Diagrama de flujo de la Gestión total de Calidad & Fiabilidad.

al ser fabricados en plantas especializadas y de producción masiva, y en el menor plazo, gracias al esquema de entrega *Just In Time*.

Actualmente la Calidad de un proveedor es un tema que trasciende a varios

departamentos. Así, en una actuación planificada, intervienen los departamentos de Compra, Ingeniería y Calidad de ambas organizaciones, para acordar los términos en los que se va a desarrollar la actividad conjunta, bajo el prisma de estos 3 aspectos.

El objetivo de la fase de inspección de entrada de materiales es asegurar la Calidad en el proveedor desde el inicio de la concepción de un producto. A tal efecto, el comprador ha de facilitar la información necesaria sobre el producto y el proveedor ha de conocer in situ la aplicación del mismo y así poder entender claramente como se va a utilizar dicho producto.

La calidad del proveedor ha de quedar sustentada entorno a los siguientes preceptos:

- La Calidad es el cumplimiento con las especificaciones.
- El proveedor es el responsable de la calidad del producto.
- La calidad se obtiene enfatizando la prevención.
- El proveedor ha de comprometerse con un plan de mejora continua.
- El coste de la calidad ha de minimizarse lo más posible.

Los ingenieros de diseño, producción y calidad han de constituir grupos interdisciplinarios de trabajo para asegurar la Calidad del proveedor. La implicación de cada departamento en la consecución de los objetivos de calidad es la única forma de garantizar el cumplimiento de dichos objetivos.

El cliente ha de llevar a cabo auditorías periódicas y cada vez que lo considere oportuno, cuando se produzcan cambios notables en el proceso, como por la adquisición de maquinaria nueva, etc... De esta forma se podrá certificar que el proceso sigue evolucionando bajo los parámetros en los que fue certificado en su momento.

No obstante, una cooperación efectiva entre cliente y suministrador depende muchas veces de unas correctas especificaciones del producto. Unas especificaciones correctas deben contener, al menos, la siguiente información:

- Nombre del producto.
- Descripción del producto.
- Prestaciones requeridas.
- Características.

- Planos, normas, etc...
- Requisitos de comprobación, test, inspección.
- Planes de muestreo (tamaño muestral, criterios de aceptación o rechazo).
- Encapsulado.
- Etiquetado.
- Tiempo de almacenamiento.
- Fiabilidad.
- Mantenibilidad.

El proveedor ha de ofrecer todas las garantías de que el producto que el cliente va a comprar será entregado sin ningún tipo de problema. Los compromisos adquiridos vía procedimiento contractual en cuanto a cantidades, fechas de entrega, calidad del producto entregado, etc... han de ser escrupulosamente cumplidos.

El cliente ha de asegurarse que el proveedor puede cumplir con las exigencias establecidas. Para ello, un posible camino, antes de iniciar cualquier tipo de relación comercial, consiste en realizar una auditoría del proveedor, ya sea *in situ*, o bien solicitando del mismo la acreditación como fabricante certificado según algún esquema reconocido de certificación (ISO 9000, QS, etc...)

Es importante reseñar que un fabricante certificado según la ISO 9000, otra variante, u otra norma equivalente, supuestamente debe estar capacitado para poder constituirse como proveedor cualificado. No obstante, en determinados casos, en los que las características del producto lo requieran, o el perfil del proveedor lo aconseje, se podrá realizar una auditoría del mismo. Esta auditoría ha de estar encaminada a depurar defectos, y evitar posibles problemas en el futuro.

## 4.2 Criterios de inspección

La inspección se puede realizar atendiendo a los siguientes criterios:

**Inspección 100 %** En este caso, se realiza una inspección al 100 % del lote o de la producción, con el objeto de eliminar todas las unidades defectuosas.

**Inspección por muestreo** Se realiza una inspección tan solo a una parte (%) del lote o de la producción.

Dada la característica de aleatoriedad implícita, existe un riesgo estadístico tanto para el suministrador como para el cliente de tomar una decisión errónea: rechazar un lote "bueno", o aceptar un lote "defectuoso".

**Número de aceptación** En una inspección por atributos, indica el máximo número admisible de unidades defectuosas de un lote que permite la aceptación del mismo.

**Instrucciones de muestreo** Indican el tamaño ( $n$ ) de la muestra (número de componentes que se van a evaluar), junto con el criterio ( $c$  = número máximo de unidades defectuosas admisibles) que se ha de aplicar para tomar la decisión de aceptación / rechazo del lote. Por ejemplo,  $n$  igual a 125 y  $c$  igual a 0 indica que el tamaño de la muestra ha de ser de 125 unidades, y que no se admite ninguna unidad defectuosa para aceptar el lote entero.

**Planes de muestreo** Un plan de muestreo realmente es una recopilación de instrucciones de muestreo, basado en alguna norma vigente, como DIN 40080 o MIL STD 105. Se suelen distinguir distintos niveles de inspección (normal, riguroso o reducido) encaminados a aplicar criterios más o menos severos. Generalmente se suele empezar un plan de muestreo con nivel normal, y con el tiempo podrá evolucionar a nivel reducido si en dicho periodo de tiempo los niveles de calidad han sido aceptables, o por el contrario, aplicar un nivel riguroso si se han recibido lotes defectuosos.

**Nivel de calidad aceptable, (AQL, *Acceptable Quality Level*)** Valor límite del porcentaje de defectuosos para un determinado plan de muestreo para el cual existe un porcentaje elevado (90 %) de aceptación del mismo y por lo tanto bajo (10 %) de rechazo. El valor del AQL se acuerda entre cliente y proveedor.

**Nivel de calidad saliente, (AOQ, *Average Outgoing Quality*)** Porcentaje medio de defectuosos por entrega. Generalmente se expresa en *dpm* (defectos por millón de unidades) y suele ser mejor que el porcentaje de defectuosos antes de inspección debido a que los lotes defectuosos son reinspeccionados y, por lo tanto, no llegan al cliente.

### 4.3 Evaluación de la producción

La evaluación del proceso de producción ha de ser una actividad continua que han de desarrollar conjuntamente tanto el departamento de Calidad como el de Producción. Se trata de evitar en la mayor medida posible que la intervención de Calidad tenga que realizarse al final, cuando el producto ya se ha fabricado. En este caso cobran relevante importancia las herramientas estadísticas (SPC), ya que no solamente permiten evaluar el proceso en un momento determinado, sino que además, ofrece una visión de la tendencia del mismo.

Las anomalías, desviaciones, incumplimientos que se evidencien deberán ser analizados inmediatamente, al objeto de poner en práctica en el menor tiempo posible las acciones correctoras que sean necesarias. La tecnología electrónica hoy en día ofrece soluciones integrales que permiten monitorizar el proceso en tiempo real, pudiendo detectar cualquier problema de forma inmediata.

#### 4.3.1 Control de proceso estadístico

Para cualquier fabricante, lo más importante debe ser fabricar productos de calidad que cumplan con los requisitos que se le han establecido. Tan importante es la calidad final del producto, como asegurar que el producto se fabrica dentro del proceso conforme a las especificaciones. La variabilidad del proceso es el enemigo fundamental en la fabricación, ya que una variación en el mismo produce una variación en el producto, y, en definitiva, una deficiencia en la adecuación a la especificación del mismo.

Uno de los métodos más usuales de monitorización de un proceso consiste en utilizar los gráficos obtenidos mediante el control estadístico de proceso (SPC, *Statistical Process Control*). Estos gráficos recogen la información de la evolución de un determinado parámetro del proceso en función de determinadas variables.

El SPC se utiliza en todas las fases de producción para reemplazar variabilidad por predicción. Esto es, se sustituye el criterio tradicional de determinar la aceptabilidad de un componente en la inspección final, por el aseguramiento de que dicho componente se fabrica conforme a un determinado proceso. El objetivo es potenciar la prevención en lugar de la corrección. Esto implica una cultura industrial enfocada a una actitud permanente de mejora continua.

Siguiendo este esquema, la excelencia de un producto se obtendrá vía la excelencia en el diseño, proceso y selección de los materiales. En el momento en que se consiga un proceso con un comportamiento acotado entorno a los

limites de control superior e inferior, se conseguirán beneficios notables, entre los que cabe mencionar:

- Menos unidades rechazadas.
- Flujo de producción continuo.
- Mejora en la productividad.
- Mejor predicción de la productividad.

Estas mejoras en la fabricación tendrán una repercusión inmediata en el cliente en los siguientes aspectos:

- Mejora de los niveles de calidad en la recepción del material.
- Menor dedicación a la Inspección de entrada.
- Posibilidad de establecer acuerdos de Calidad Concertada.
- Establecimiento de programas de entregas JIT (*Just In Time*, justo a tiempo)

Todas estas mejoras permiten al cliente reducir los ciclos de fabricación, mejorar su productividad, y, por lo tanto, ser más competitivo en el mercado. A estas alturas, es evidente y notoria la necesidad de establecer una política adecuada de gestión de la Calidad y Fiabilidad de los productos que se fabriquen. El objetivo final es obtener un producto robusto, entendiendo como tal a aquel que muestra la menor sensibilidad posible a variaciones en el proceso.

Existen dos formas de realizar el control de proceso estadístico:

- Evaluación por variables: consiste en tabular los valores de una determinada variable continua, en función de otro parámetro.
- Evaluación por atributos: consiste en determinar la presencia o no de un determinado atributo (defectuoso, o no defectuoso, etc...)

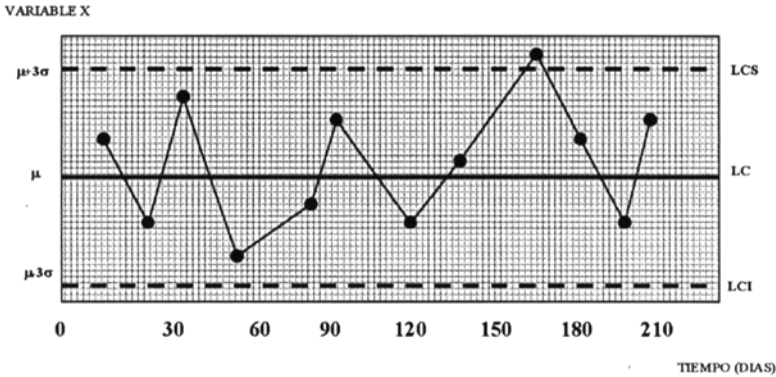
Lo más importante en el control del proceso es captar el estado del proceso de manera precisa leyendo la gráfica de control y diligentemente tomar acciones apropiadas cuando se encuentre algo anormal en el proceso. El estado controlado del proceso es el estado en el cual el proceso es estable, es decir, el promedio y la variación del proceso no cambian. Si un proceso está o no controlado se juzga según los siguientes criterios a partir de la gráfica de control:

- Puntos fuera de los límites de control: aparición de puntos más allá de los límites de control superior o inferior.
- Racha: estado en el cual un conjunto de puntos consecutivos ocurren a un lado de la línea central. Una racha de siete puntos consecutivos a un lado de la línea central se considera anormal. Así mismo, si en una sucesión de 11 puntos, 10 pertenecen al mismo lado de la línea central, u ocurre lo mismo con 12 puntos de 14 consecutivos o 16 de 20, aún sin tener rachas continuadas de longitud mayor a 6, también se considera una situación anormal.
- Tendencia: Cuando los puntos forman una curva continua ascendente o descendente, se dice que hay una tendencia.
- Acercamiento a los límites de control: teniendo en cuenta los puntos que se acercan a los límites de control de  $3\sigma$ , si 2 de 3 puntos ocurren por fuera de las líneas de  $2\sigma$ , el caso se considera anormal.
- Acercamiento a la línea central: Cuando la mayoría de los puntos están dentro de las líneas de  $1.5\sigma$ , esto se debe a una forma inapropiada de hacer los subgrupos. El acercamiento a la línea central no significa un estado de control, sino una mezcla de la información de diferentes poblaciones en los subgrupos, lo cual hace que los límites de control sean demasiado amplios. La solución pasa por rehacer los subgrupos.

La Fig. 25.3 presenta un ejemplo de gráfica de control, donde se muestra la evolución de una variable  $X$  en función del tiempo. Se observa que el proceso muestra una evolución controlada salvo para un punto que se escapa del límite de control superior (LCS).

#### 4.4 Auditoría del producto terminado

Aunque se haya certificado el proceso, siempre existe la posibilidad de que se pueda producir una unidad defectuosa que se incorpore al lote que se vaya a enviar al cliente de forma que éste reciba un lote con alguna unidad defectuosa. Siendo conscientes de esta situación, que puede ser debida a múltiples razones (error humano, fallo del proceso, materiales defectuosos, situaciones imprevistas), es necesario disponer de un sistema de vigilancia que permita monitorizar de forma razonable y al menor coste posible tanto el producto saliente (caso del proveedor) como el entrante (caso del cliente).



**Figura 25.3:** Diagrama de control de proceso estadístico.

La inspección 100 % del producto, si bien es posible, está fuera de lugar por el coste que supondría disponer de un inspector cualificado, los equipos de medida requeridos, el retraso que implica en el traspaso del material al almacén o a la línea de producción, etc... Este coste repercutiría en el coste final del producto, con la consiguiente pérdida de capacidad de competitividad en el mercado.

Para solucionar esta situación se emplean planes de muestreo que permiten aplicar la inspección sobre una muestra reducida de la población total, extrapolando los resultados obtenidos a todo un lote o producción, para poder determinar la aceptación o el rechazo del mismo.

La norma de aplicación de la teoría de muestreo que se aplica más comúnmente es la MIL-STD 105, que describe los procedimientos de muestreo para la inspección por atributos, o su equivalente Europea, la norma DIN 40080.

Ambas normas facilitan enormemente el diseño de un plan de muestreo, configurándolo en función de la historia, de las características del producto, del perfil del proveedor y de otras variables, según las necesidades reales y, lo que es muy importante, al menor coste posible. A continuación se describe con mayor detalle la norma MIL-STD 105.

#### 4.4.1 Norma MIL-STD 105

La norma MIL-STD 105 constituye un "procedimiento de muestreo orientado a la inspección por atributos". Esta definición encierra un conjunto de términos clave:

- **Procedimiento:** Efectivamente, constituye una guía que indica claramente los pasos a seguir para su implantación y seguimiento.
- **Muestreo:** Como tal herramienta estadística, está enfocada esencialmente a la configuración de muestras para así evaluar la bondad o maldad de un lote a partir de una parte del mismo.
- **Atributos:** Se trata de establecer una valoración cualitativa (bueno o malo) y no cuantitativa (valor medido dentro de tolerancias) del parámetro que se esté analizando en cada unidad de la muestra bajo evaluación.

El principio de funcionamiento es en esencia bastante simple:

1. Se trata de establecer inicialmente por el usuario un criterio denominado Nivel de Calidad Aceptable - NCA (AQL, *Acceptable Quality Level*). Con este dato, se establece el porcentaje admisible de unidades defectuosas en 100 unidades para considerar el lote como aceptable.
2. Conociendo el tamaño del lote y haciendo uso de tablas, se determina el nivel de inspección requerido (entre 4 niveles especiales: S-1, S-2, S-3 o S-4, y tres generales: I, II o III), el cual nos permite identificar la letra código necesaria para establecer el tamaño de la muestra.
3. Mediante el uso de otro conjunto de tablas, usando la letra código y el AQL definido anteriormente, se obtiene la lectura del tamaño de la muestra y de los números de aceptación (número máximo de unidades defectuosas detectadas en el lote para aceptarlo) y de rechazo (número de unidades defectuosas detectadas que haría rechazar el lote).
4. Este plan tiene tres variantes: normal, riguroso y reducido. Cada uno conlleva unos criterios distintos tanto en el tamaño muestral como en los números de aceptación y rechazo. La evolución hacia uno u otro depende esencialmente del acumulado de datos históricos, pudiendo pasar de un nivel normal (debería ser el primero en aplicarse) a uno reducido (menos agresivo) o, por el contrario, a uno riguroso (muy estricto).

La determinación de los datos según los puntos vistos anteriormente permite la elaboración de un plan de muestreo. Este plan de muestreo ha de ser específico para el producto para el cual se ha desarrollado, pero con la particularidad de que ha de ser dinámico, adecuándose en todo momento a las circunstancias que concurran, la historia del producto y los criterios del comprador (o fabricante).

## 5 Conceptos y tareas asociadas a la Fiabilidad

### 5.1 Fiabilidad de los componentes

La fiabilidad se puede definir como la capacidad de mantener un nivel de calidad por un período determinado de tiempo, durante el cual el producto ha de cumplir las funciones para las cuales ha sido diseñado, cuando este trabaja bajo unas condiciones conocidas.

La mayoría de fabricantes presumen hoy día de poder ofrecer una calidad saliente (la que le llega al cliente) rondando los cero defectos. Efectivamente, los fabricantes de semiconductores ofrecen ya menos de 1 ppm (parte por millón) de defectuosos en fallos eléctricos y menos de 2 ppm en fallos mecánicos. Esta situación ha favorecido la implantación de planes de Calidad Concertada, de tal manera que, amparándose en un principio de confianza mutua entre cliente y proveedor, los fabricantes aseguran entregar con cero defectos, lo que le permite al cliente evitar las fases de inspección del material recibido, pudiendo ir este directamente al almacén (*ship to stock*) o a la línea de producción (*ship to line*). En este caso, el ahorro obtenido por el cliente es notable.

Sin embargo, en determinadas circunstancias en que el producto lo requiera, o por política de la compañía, a menudo se realizan determinados ensayos a componentes concretos para determinar si los datos facilitados por el fabricante realmente se cumplen.

A tal efecto, se procede diseñando un plan de evaluación o ensayo (tests de fiabilidad) sobre un determinado componente o producto, sometiéndolo a una batería de pruebas encaminadas a poder determinar si cumple con las especificaciones del fabricante o no, y si es capaz de mantener sus especificaciones en el tiempo.

Estos ensayos de fiabilidad pretenden comprobar el comportamiento del componente en un período de vida útil, pero acortando notablemente el tiempo efectivo. De esta forma, se puede predecir de antemano cuál se prevé que sea el comportamiento del componente durante su vida útil, ya que, debido a las bajas tasas de fallos que presentan este tipo de componentes, no resulta práctico realizar ensayos de vida en condiciones de uso.

Todas las pruebas están normalizadas, lo que permite establecer un criterio uniforme aceptado tanto por el fabricante como por el cliente o usuario.

### 5.1.1 Tests de Fiabilidad para dispositivos semiconductores

La mayoría de los fabricantes someten sus productos a tests específicos que simulan condiciones ambientales y operativas extremas. Por cada uno de ellos, cada fabricante indica cuál es la tasa de fallos que obtiene.

A continuación se indican y describen los tests más usuales aplicados esencialmente a dispositivos semiconductores, con referencia a las normas que generalmente se suelen aplicar, si bien no son las únicas y fabricante y cliente pueden, de común acuerdo, establecer la normativa a aplicar.

**5.1.1.1 Funcionamiento a alta temperatura** Este ensayo se realiza para acelerar los mecanismos de fallo que se activan térmicamente al aplicar temperaturas extremas en condiciones de alimentación y funcionamiento normales. Normalmente, la temperatura aplicada suele ser de 125°C, y la alimentación corresponde con la nominal que indican las hojas de características. Todas las unidades sometidas a este ensayo son evaluadas inmediatamente después del mismo, sometiéndolas a un test eléctrico (dinámico o estático con alimentación nominal) durante un período de 1008 horas.

#### 5.1.1.2 Ciclo de temperatura

**Norma MIL-STD 883**

- 65°C durante 10 min
- +150°C durante 10 min
- Transición frío-caliente en 5 min

**Duración 1000 ciclos**

El ensayo de ciclo de temperatura acelera los efectos de la diferente expansión térmica que sufren los distintos componentes dentro de un dispositivo y encapsulado determinados. Se suele realizar según la norma MIL-STD 883, aplicando una temperatura comprendida entre -65°C y +150°C. Durante el tiempo que dura el ensayo, los componentes son introducidos en una cámara climática en frío durante al menos 10 minutos. Posteriormente, pasan a la cámara caliente dentro de la cual permanecen al menos otros 10 minutos. La transición de una cámara a otra ha de realizarse en 5 minutos. El ciclo completo abarca la estancia en la cámara caliente, la estancia en la fría y el tiempo de transición entre una y otra. Generalmente se aplican 1000 ciclos completos. En algunos casos, se requieren más ciclos para evaluar determinados casos específicos de fallos.

El sistema utiliza un mecanismo de circulación de aire que asegura una estabilización rápida a la temperatura requerida.

### 5.1.1.3 Choque térmico

#### Norma MIL-STD 883

- 65°C durante 5 min mínimo
- +150°C durante 5 min mínimo
- Transición frío-caliente en 10 s

#### Duración 1000 ciclos

El objetivo del ensayo de choque térmico es muy similar al de ciclo de temperatura, es decir, enfatizar diferencias en los coeficientes de expansión de los distintos materiales de un componente (dado (*chip*) y encapsulado). Sin embargo, el choque térmico proporciona un estrés adicional ya que el componente es sometido a un cambio brusco de temperatura al realizarse la transición en 10 segundos máximo, y el medio en que se sumerge el dispositivo es un líquido inerte sometido a la temperatura de prueba.

Este test se realiza según la norma MIL-STD 883, a una temperatura mínima de -65°C y una máxima de +150°C. Los componentes se colocan en un baño de líquido inerte a la temperatura fría durante un mínimo de 5 minutos; posteriormente son trasladados a una cámara adyacente con líquido a la máxima temperatura durante el mismo tiempo. El ciclo completo ocupa dos tiempos de 5 minutos y dos transiciones de 10 segundos.

### 5.1.1.4 Temperatura / Humedad / BIAS (con alimentación)

#### Norma MIL-STD 883

- Temperatura: +85°C
- Humedad: 85 % HR

#### Duración 1008 horas

Este ensayo se realiza a una temperatura de +85°C y una humedad relativa del 85 %. La finalidad del mismo es la de determinar la resistencia a la humedad de encapsulados plásticos. Normalmente se suelen alimentar los dispositivos para crear las células electrolíticas necesarias que aceleran la corrosión de la metalización.

### 5.1.1.5 Autoclave

#### Norma MIL-STD 883

Temperatura: +121°C

Humedad: 100 % HR

Presión: 15 psig

**Duración** 48 a 96 horas (más 24 a 48 horas si se aplica funcionamiento a alta temperatura)

El ensayo con el autoclave permite determinar la resistencia del dispositivo a la penetración de la humedad y la consecuente corrosión galvánica. Las condiciones aplicadas son de una temperatura de +121°C y 100 % de HR, y una presión de 15 psig. El mecanismo de fallo esperado es la corrosión del dispositivo. El autoclave es un medio que acelera el proceso y lo convierte en destructivo.

Normalmente la duración del test es de 48 a 96 horas. A veces posteriormente se realiza un ensayo de funcionamiento a alta temperatura, durante un espacio de tiempo comprendido entre 24 y 48 horas, para acelerar el mecanismo de fallo por corrosión.

### 5.1.1.6 Presión / Temperatura / Humedad / Alimentación

#### Norma MIL-STD 883

Temperatura: +121°C

Humedad: 100 % HR

Presión: 15 psig

Alimentación nominal

**Duración** 48 a 96 horas

Este ensayo se realiza para acelerar los efectos de la penetración de la humedad, siendo el defecto dominante la corrosión. Es similar al de temperatura / humedad / bias, pero con una velocidad mucho mayor. Las condiciones suelen ser de +121°C, 100 % de HR, 15 psig de presión y alimentación nominal.

### 5.1.1.7 Ciclo de temperatura / Humedad / Alimentación

#### Norma MIL-STD 883

Ciclo de temperatura: +25 y +65°C

Humedad: 90-98 % HR

Presión: 15 psig

Alimentación nominal

#### Duración 1008 horas

Este ensayo se utiliza para determinar la resistencia de un componente a los efectos combinados de ciclo de temperatura, alta humedad y tensión. La diferencia con un test típico de humedad es que se realiza un ciclo de temperatura. Las condiciones típicas son de una humedad relativa del 90 al 98 %, ciclo de temperatura entre +25 y +65°C y alimentación nominal, con una duración de 1008 horas.

### 5.1.1.8 Ciclos de alimentación y temperatura

#### Norma MIL-STD 883

Ciclo de temperatura: -40 y +125°C

Tensión de Alimentación: 5 min ON y 5 min OFF

#### Duración 1000 ciclos

Este test se suele aplicar a dispositivos semiconductores para determinar los efectos de la exposición alterna a temperaturas extremas alta y baja, junto con la conexión y desconexión de la tensión de alimentación. Las condiciones típicas de este test son de un ciclo de temperatura entre -40 y +125°C, tensión de alimentación nominal, ciclos de conexión/desconexión de la alimentación de 5 minutos en ON y 5 minutos en OFF. La duración suele ser de 1000 ciclos.

### 5.1.1.9 Ciclo de alimentación

#### Norma MIL-STD 883

Temperatura ambiente: +25°C

Incremento temperatura unión/ambiente:  $\Delta T_{JA}=+125^{\circ}\text{C}$

Tensión de Alimentación nominal

Ciclo de alimentación: 5 min ON y 5 min OFF

**Duración 504 horas**

Este test se realiza a temperatura constante, conectando y desconectando la tensión de alimentación, produciendo un incremento de la temperatura unión/ambiente ( $\Delta T_{JA}$ ) entre +50 y +150 °C. La temperatura ambiente suele estar comprendida entre +25 y +150°C. Las condiciones típicas son: temperatura nominal +25°C,  $\Delta T_{JA}=+125$  °C, tensión de alimentación nominal, con ciclos de conexión y desconexión de 5 minutos en ON y 5 minutos en OFF. La duración del mismo es de 504 horas.

**5.1.1.10 Funcionamiento a baja temperatura****Norma MIL-STD 883**

Temperatura ambiente: +25°C o menor

Tensión de Alimentación nominal

**Duración por definir**

Este test se aplica para acelerar el efecto de la inyección de portadores en semiconductores, exponiéndolos a temperatura ambiente o inferior bajo condiciones de alimentación nominal. En este caso, se detectan variaciones en los niveles umbrales o cambios en los parámetros nominales. La duración del mismo depende de la temperatura y las condiciones de alimentación.

**5.1.1.11 Choque mecánico****Norma MIL-STD 883**

Aceleración: 1500 g

Orientación plano Y1 (vertical)

Duración: 0.5 ms

**Duración 5 pulsos**

Este ensayo se realiza típicamente según la norma MIL - STD 883, y se utiliza para determinar la capacidad de un componente de soportar un cambio brusco de estrés mecánico debido esencialmente a cambios bruscos en el movimiento, tal y como pudieran producirse en el manejo, transporte, o uso normal. Las condiciones típicas de ensayo son: aceleración de 1500 g, orientación según el plano Y1, tiempo de 0.5 ms y una duración de 5 pulsos.

**5.1.1.12 Calor de soldadura** Este test se utiliza para examinar la resistencia del componente a las temperaturas que se desarrollan en el proceso de soldadura durante un período de tiempo equivalente al que se produciría en un típico proceso de soldadura. El componente se somete posteriormente a un test eléctrico, comprobando que funciona correctamente.

**5.1.1.13 Integridad de las patillas** Este test pretende evaluar las propiedades mecánicas de las patillas, encapsulado, sellado, etc... de un componente. Se puede proceder de distintas formas, ya sea doblando las patillas, tirando de las mismas, comprobando mediante microscopio ausencia de daño o de laminación.

**5.1.1.14 Atmósfera salina** Este test se utiliza para evaluar el efecto corrosivo de un ambiente salino sobre el encapsulado y las patillas de un componente. La evaluación se hace con microscopio, observando la ausencia de corrosión.

## 5.2 Análisis de los datos de fiabilidad

Ya se ha definido anteriormente la fiabilidad como la probabilidad de que un dispositivo cumpla su función en un determinado entorno durante un periodo de tiempo específico. Al ser la fiabilidad una probabilidad se ajusta a un modelo estadístico determinado.

Entre todas las distribuciones estadísticas posibles, las que son más comúnmente aplicables al concepto de fiabilidad son la distribución normal, la exponencial y la de Weibull. A estas cabría sumarles las distribuciones log-normal y gamma. El empleo de un modelo u otro tiene que ver con el tipo de componente cuya fiabilidad se desea modelar. Así, para componentes que presentan un desgaste por el uso, caso típico de elementos mecánicos expuestos a rozamiento, las distribuciones normal y log-normal son las más indicadas. En componentes de tipo electrónico, donde el uso no es causa directa en la aparición de fallos, las distribuciones exponencial y de Weibull son las más indicadas.

De todas las distribuciones posibles, resulta especialmente útil la distribución exponencial. Este modelo de probabilidad de ocurrencia de fallos tiene la peculiaridad de presentar una tasa de fallos constante, circunstancia que no ocurre para ningún otro modelo estadístico. Esto la convierte en la más útil de las distribuciones debido a su simplicidad. Además, el hecho de que la fiabilidad de la mayoría de los componentes electrónicos se pueda asimilar según este modelo, lo convierte en el estándar para su uso en este caso.

Por tanto, a partir de ahora, la fiabilidad de un componente, dispositivo o sistema electrónicos vendrá dada por un valor de tasa de fallos constante ( $\lambda$ ) expresado en fallos por unidad de tiempo.

Para el caso de ensayos a tiempo fijo con reposición, la tasa de fallos se obtiene dividiendo el número de unidades defectuosas por el producto del número total de unidades probadas y el tiempo total de la prueba en horas:

$$\lambda = \frac{d}{N \cdot T} \quad (25.1)$$

siendo  $\lambda$  la tasa de fallos,  $d$  el número de unidades defectuosas,  $N$  el número de unidades probadas, y  $T$  la duración total de la prueba en horas. Generalmente se expresa en ‰ por mil horas o en número de fallos por millón de componentes hora (FITS), siendo 1 FIT = 1 defecto x 10<sup>9</sup> componentes x horas.

Este parámetro es un dato estimado, ya que se obtiene a partir de una muestra ( $N$ ) que es la que se ha sometido a ensayo. Sería impensable someter todos los componentes fabricados a todos los tests, ya que algunos son destructivos.

Con el objeto de proyectar los datos de la muestra a la población en general, es necesario establecer unos intervalos de confianza. Es decir, se trata de fijar nuestro grado de confianza de que la tasa de fallos de la muestra es representativa de la tasa de fallos de la población. Para obtener tasas de fallos a diferentes niveles de confianza, es necesario hacer uso de funciones de probabilidad específicas. La distribución  $\chi^2$  (chi - cuadrado) que relaciona las frecuencias observadas y estimadas de un suceso es la que generalmente se suele utilizar para establecer intervalos de confianza. La relación que existe entre la función  $\chi^2$  y la tasa de fallos es la siguiente:

$$\lambda = \frac{\chi^2(\alpha/2, d.f.)}{2T} \quad (25.2)$$

siendo  $\lambda$  la tasa de fallos,  $\chi^2$  la función chi - cuadrado,  $\alpha$  vale (100 - nivel de confianza)/100, d.f. son los grados de libertad ( $2r + 2$ ),  $r$  el número de fallos y  $T$  el tiempo acumulado de ensayo, calculado como el producto entre el tiempo real del mismo por el número de componentes a prueba.

La Fig 25.4 muestra los valores típicos de la función para niveles de confianza del 60 ‰ y del 90 ‰ para distintos números de unidades defectuosas.

### 5.3 Ensayos acelerados

La tasa de fallos de los componentes en general y de los semiconductores en particular es bastante baja, por lo que para poder obtener datos fiables, es

Chi-Square Distribution Function			
60% Confidence Level		90% Confidence Level	
No. Fails	$\chi^2$ Quantity	No. Fails	$\chi^2$ Quantity
0	1.833	0	4.605
1	4.045	1	7.779
2	6.211	2	10.645
3	8.351	3	13.362
4	10.473	4	15.987
5	12.584	5	18.549
6	14.685	6	21.064
7	16.780	7	23.542
8	18.868	8	25.989
9	20.951	9	28.412
10	23.031	10	30.813
11	25.106	11	33.196
12	27.179	12	35.563

Figura 25.4: Valores de la función  $\chi^2$ .

necesario recurrir a los ensayos acelerados, que permiten reducir notablemente la duración de los mismos. Durante la ejecución de los ensayos, se aplican condiciones de elevado estrés, las cuales permiten que se desencadenen en un período de tiempo muy corto los mecanismos de fallo que se podrían producir durante el tiempo de vida útil del componente.

Los parámetros que se suelen intensificar son la temperatura, humedad relativa y tensión de alimentación, combinando en ocasiones dos o más de estos factores. La relación que existe entre estos parámetros y la tasa de fallos de los componentes viene dada por la ecuación de Arrhenius:

$$\lambda = Ae^{E_a/kT} \quad (25.3)$$

siendo  $\lambda$  la tasa de fallos,  $A$  una constante que depende del tipo de estrés aplicado,  $E_a$  la energía de activación,  $k$  la constante de Boltzman ( $8.62 \times 10^{-5}$  eV/°K), y  $T$  la temperatura en grados Kelvin ( $T_j$  °C + 273).

La expresión anterior establece la relación entre tasa de fallos y la temperatura de la unión del semiconductor. La temperatura de la unión se relaciona con la temperatura ambiente a través de la resistencia térmica que presenta el encapsulado (depende del material - plástico, cerámico, metálico) y de la potencia disipada.

Por lo tanto, se pueden ensayar componentes cerca de la temperatura máxima de la unión, analizar los fallos para asegurar que son los que se han

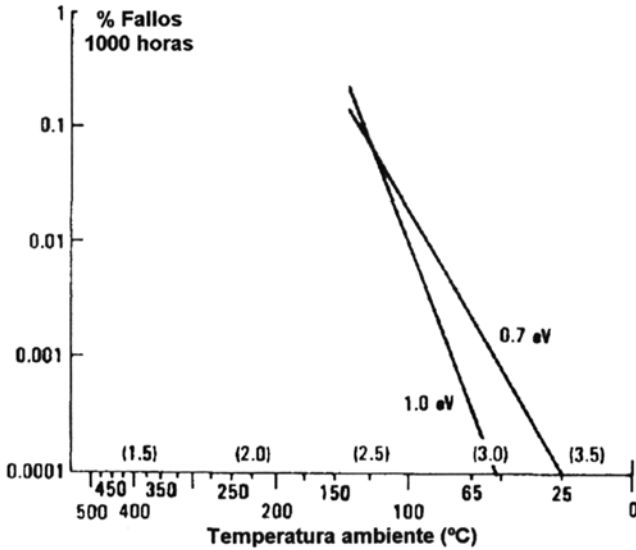


Figura 25.5: Tasa de fallos en función de la temperatura de la unión.

acelerado por la temperatura y, posteriormente, aplicando los factores de aceleración correspondientes ( $F_a$ ), estimar la tasa de fallos para una temperatura de la unión menor. La Fig. 25.5 muestra una gráfica en la que se presentan tasas de fallo típicas en función de la temperatura de la unión.

La ecuación de Arrhenius permite calcular el factor de aceleración ( $F_a$ ) por temperatura para un determinado mecanismo de fallo como la relación entre las tasas de fallos a dos niveles diferentes de estrés.

$$F_a = \frac{\lambda_S}{\lambda_0} = \frac{Ae^{E_a/kT_S}}{Ae^{E_a/kT_0}} = e^{E_a/kT_S - E_a/kT_0} = e^{E_a/k(1/T_S - 1/T_0)} \tag{25.4}$$

donde  $F_a$  es el factor de aceleración,  $E_a$  la energía de activación (eV),  $k$  la constante de Boltzman,  $T_0$  la temperatura de la unión (°K) a la temperatura ambiente especificada, y  $T_S$  la temperatura de la unión (°K) a la temperatura ambiente de test. La Fig. 25.6 muestra un ejemplo de reducción del tiempo de prueba, al aplicar un factor de aceleración de temperatura.

Una vez determinado el factor de aceleración, se puede obtener la tasa de fallo de un componente como el cociente entre la tasa de fallo acelerada y el factor de aceleración. Los métodos de test que aceleran los mecanismos de

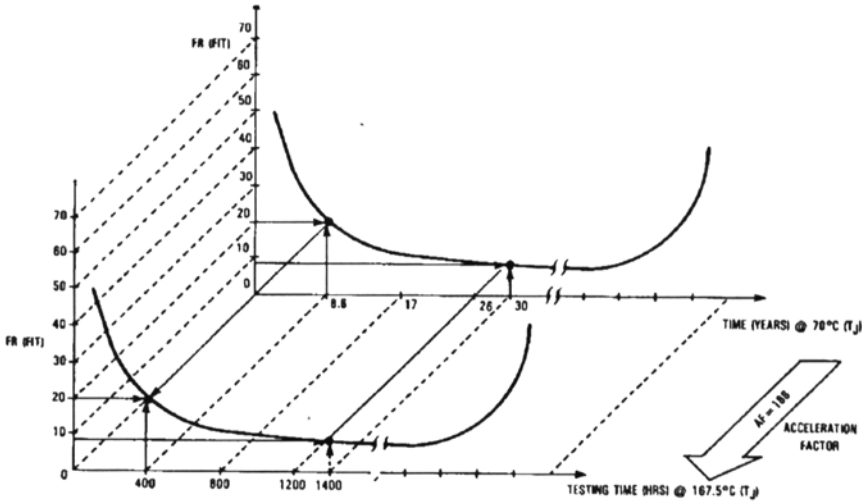


Figura 25.6: Ejemplo de reducción de tiempo de prueba.

fallo son indispensables si se pretende cubrir el período de vida útil en un intervalo de tiempo razonable 1000 horas (42 días), 2000 horas (84 días), etc...

El factor de aceleración ( $F_a$ ) también se puede interpretar como la relación entre los intervalos de tiempo que generan los mismos cambios del componente (fallo, desviación de parámetro), originados por el mismo mecanismo de fallo, aplicando diferentes condiciones de test (stress, funcionamiento). Es decir,

$$F_a = \frac{t_{funcionamiento}}{t_{stress}} \tag{25.5}$$

Existen distintos modelos que permiten predecir la tasa de fallo a partir de los resultados de tests acelerados según las condiciones del ensayo. En algunos casos estos modelos son resultado de la experimentación empírica. Los factores de aceleración más usuales son los siguientes:

### 5.3.1 Stress de temperatura

Este modelo se usa generalmente para determinar el factor de aceleración de la temperatura. La energía de activación  $E_a$  describe la sensibilidad del mecanismo de fallo (físico o químico) a los cambios de temperatura. Para muchos mecanismos de fallo, la energía de activación se conoce; para otros, es

necesario determinarla experimentalmente.

$$F_a(T) = e^{E_a/k(1/T_{stress}-1/T_{func})} \quad (25.6)$$

siendo  $T_{stress}$  y  $T_{func}$  las temperaturas de stress y funcionamiento, respectivamente, medidas ambas en grados Kelvin.  $k$  es la constante de Boltzman y  $E_a$  es la energía de activación.

### 5.3.2 Stress de temperatura y alimentación

En este caso, se considera la influencia de la alimentación eléctrica en el factor de aceleración.

$$F_a(V, T) = (V_{stress} - V_{func})^\beta \cdot F_a(T) \quad (25.7)$$

donde  $V_{stress}$  es la tensión de stress,  $V_{func}$  la tensión de funcionamiento, y el factor  $\beta$  es igual a 3.

### 5.3.3 Stress de temperatura y humedad

Este modelo se aplica para fallos por corrosión de productos encapsulados en plástico con alimentación.

$$F_a(T, HR) = \left(\frac{HR_{stress}}{HR_{func}}\right)^N \cdot F_a(T) \quad (25.8)$$

siendo  $E_a$  de valor 0.65 eV,  $N$  igual a 3,  $HR_{stress}$  la humedad relativa en condiciones de stress, y  $HR_{func}$  la humedad relativa en funcionamiento.

### 5.3.4 Ciclo de temperatura

Este modelo se utiliza para calcular el factor de aceleración cuando se producen cambios bruscos de temperatura.

$$F_a(TW) = \left(\frac{T_{stress}(caliente) - T_{stress}(frio)}{T_{func}(caliente) - T_{func}(frio)}\right)^\beta \quad (25.9)$$

donde  $T_{stress}$  (frío/caliente) es la temperatura de stress,  $T_{func}$  (frío/caliente) es la temperatura de funcionamiento, y el factor  $\beta$  vale 4.

### 5.3.5 Cálculo de la tasa de fallos con los resultados de un ensayo acelerado

Una vez conocido el factor de aceleración para un tipo de ensayo acelerado, la tasa de fallos del componente sometido a dicho ensayo se puede calcular conociendo la tasa de fallos del componente obtenida en el ensayo, sin más que dividir dicho valor obtenido por el factor de aceleración:

$$\lambda_{func} = \frac{\lambda_{stress}}{F_a} \quad (25.10)$$

siendo  $F_a$  el factor de aceleración,  $\lambda_{func}$  la tasa de fallos en condiciones normales de funcionamiento, y  $\lambda_{stress}$  la tasa de fallos obtenida en el ensayo acelerado.

Igualmente, el tiempo de vida medio, que para la distribución exponencial resulta ser el inverso de la tasa de fallos, se calcula de la siguiente manera:

$$\theta_{func} = F_a \cdot \theta_{stress} \quad (25.11)$$

siendo  $F_a$  el factor de aceleración,  $\theta_{func}$  el tiempo de vida medio en condiciones normales de funcionamiento, y  $\theta_{stress}$  el tiempo de vida medio obtenido en el ensayo acelerado.

## 6 Glosario de términos relacionados con la Calidad

Desde un punto de vista técnico, el concepto Calidad implica lo siguiente:

- Conformidad del producto con las especificaciones.
- Cumplimiento con los requisitos del cliente.
- Adecuación al propósito, uso y necesidades del usuario.

### Conformidad :

La conformidad viene a significar la calidad del producto en el momento de la entrega a cliente. Este concepto se puede expresar también como calidad inicial.

### Fiabilidad :

Este término expresa la calidad durante el ciclo de vida útil. Mientras la conformidad de los materiales se puede comprobar inmediatamente

(en el momento de la recepción), los datos relativos a la fiabilidad (tasa de fallos), son medidos a través de experiencia de larga duración, tests aleatorios y con la experiencia de campo con componentes similares o equivalentes.

### **Aseguramiento de la Calidad :**

Este concepto engloba todas las medidas para salvaguardar la calidad desde la planificación inicial, entrega al cliente y seguimiento posterior del comportamiento del componente.

### **Sistema de Aseguramiento de la Calidad :**

Se define como sistema de aseguramiento de la calidad a toda la organización, estructura y responsabilidades derivadas al objeto de poder cumplir con el aseguramiento de la calidad.

### **Auditoría de la Calidad :**

Proceso mediante el cual se evalúa la eficiencia del sistema de aseguramiento de la calidad.

### **Defecto :**

Se define como defecto aquella característica de un componente que no cumple con los requisitos especificados (por ejemplo: desviación respecto del valor nominal, valor por encima del máximo del intervalo de tolerancia permitido). Así, un componente se declara defectuoso si no cumple con las especificaciones de las hojas de datos o con los requisitos de entrega acordados.

### **Clase de defectos :**

Generalmente los defectos de los componentes se dividen en:

- Defectos mayores: el componente es inoperativo.
- Defectos menores: el componente sigue operativo, aunque con alguna merma.

### **Porcentaje de defectuosos en un lote :**

Este concepto indica la proporción de defectuosos en una población o en una cantidad de entrega (lote). Este término se puede expresar en tantos por ciento (número de defectuosos por 100 unidades) o en dpm (ppm, número de defectuosos por  $10^6$  unidades).

**Fallo :**

Es el proceso que inicia un componente y que termina convirtiéndolo en defectuoso. Puede ser total o gradual.

**Inspección por atributos :**

Procedimiento de Inspección de Calidad basado en la decisión bueno/malo respecto de las características o parámetros evaluados. También se puede determinar en función de si supera los valores máximos o mínimos admisibles.

**Inspección por variables :**

En este caso, la determinación de la bondad/maldad de un componente se realiza en base a los valores obtenidos de características cuantitativas (variables), tales como tensión, corriente, etc... En este caso, el porcentaje de defectuosos indica la proporción de componentes que no cumplen los parámetros medidos.

## 7 Glosario de términos relacionados con la Fiabilidad

**Fallo prematuro :**

Fallo que se produce al comienzo de la vida útil del componente. Este periodo de tiempo varía de un componente a otro.

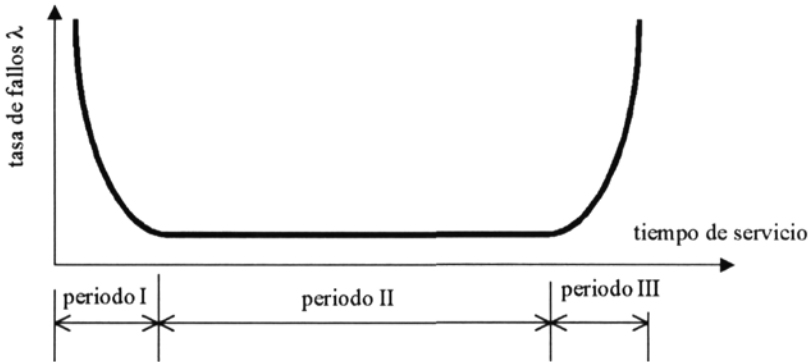
**Curva de bañera :**

Para la mayoría de componentes, la tasa de fallos  $\lambda$  tiene una forma tal y como muestra la Fig. 25.7. En ella se pueden ver 3 períodos:

- Periodo I : periodo de fallo prematuro.
- Periodo II : periodo de fallo aleatorio (funcionamiento)
- Periodo III: periodo de fallo por envejecimiento.

***Burn in* :**

Quemado inicial de los componentes para reducir los fallos prematuros. Es un método particular de envejecimiento de los componentes en combinación con un almacenamiento a alta temperatura (125 °C) y en



**Figura 25.7:** Curva de bañera de la tasa de fallos de un componente.

funcionamiento al objeto de desencadenar un mecanismo de fallo prematuro. Este procedimiento se aplica normalmente en las instalaciones del fabricante, para evitar que el producto defectuoso sea entregado al cliente.

**Tasa de fallos ( $\lambda$ ) :**

La tasa de fallos,  $\lambda$ , es el porcentaje de unidades defectuosas en un determinado periodo de tiempo.

**FIT (*Failures in time* - Fallos por unidad de tiempo) :**

Es una unidad de medida de la tasa de fallos. Así:

$$1 \text{ fit} = 1 \times 10^{-9} \text{ h}^{-1} \tag{25.12}$$

**MTBF (*Mean time between failures* - Tiempo medio entre fallos) :**

Este concepto se aplica a dispositivos que se pueden reparar. Se define como el tiempo medio entre dos fallos consecutivos del dispositivo.



## Bibliografía

### Calidad y Fiabilidad en los dispositivos electrónicos

---

- J.M. Jurán y F.M. Gryna, *Manual de Control de Calidad*, McGraw-Hill: Nueva York, 1993
- J. L. Gross Arce, *La Gestión de la Calidad y el Sistema de Calidad en la Empresa*, CEPADE: Madrid, 1999





En esta obra se ofrece al estudiante información de referencia sobre las distintas tecnologías que conforman el amplio área de la Electrónica. El objetivo es facilitar al alumno los conocimientos básicos relativos a los distintos dispositivos y componentes de uso más generalizado en el entorno industrial y sus aplicaciones, así como de la normativa actual relativa a temas de fiabilidad y ensayos aplicable a los mismos.

Su realización es fruto de la experiencia docente de los autores en las asignaturas "Tecnología Electrónica", impartida en la EU Politécnica de la Universidad de Málaga dentro de la titulación de Ingeniería Técnica Industrial, especialidad en Electrónica Industrial, y "Materiales y Tecnologías de Fabricación", que se imparte en la ETSI de Telecomunicación de la Universidad de Málaga dentro de la titulación de Ingeniero Técnico de Telecomunicación, especialidad en Sistemas Electrónicos.

Estas asignaturas, impartidas por el Departamento de Tecnología Electrónica de la Universidad de Málaga, presentan al alumno una amplia visión de las tecnologías que cubren el área de la Electrónica. En particular, permiten que el alumno adquiera conocimientos acerca de las técnicas de fabricación asociadas a los dispositivos pasivos y activos, módulos multichip, dispositivos optoelectrónicos, placas de circuitos impresos y circuitos de capa gruesa.

ISBN 84-7496-951-4



9 788474 969511 >



**SERVICIO de PUBLICACIONES**  
**Universidad de Málaga**