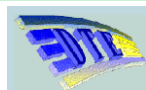
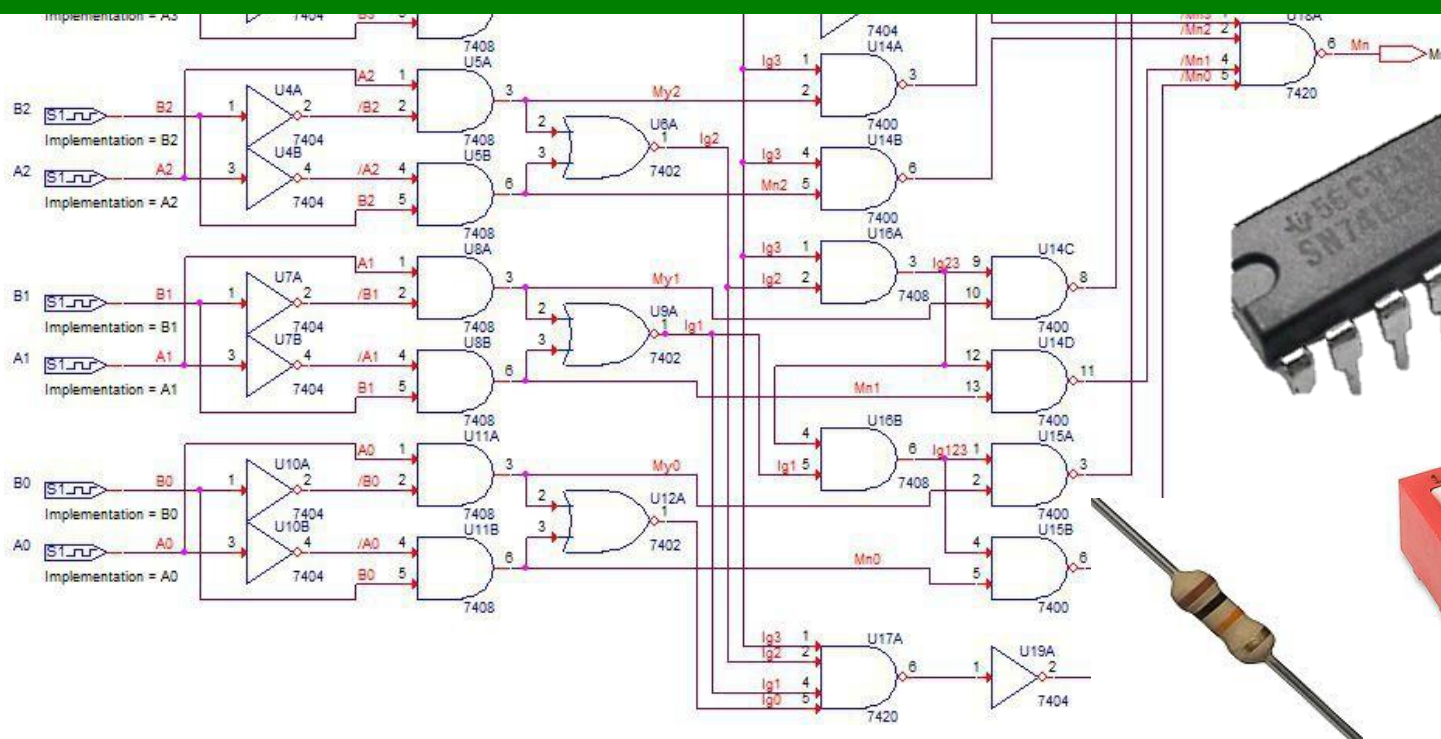
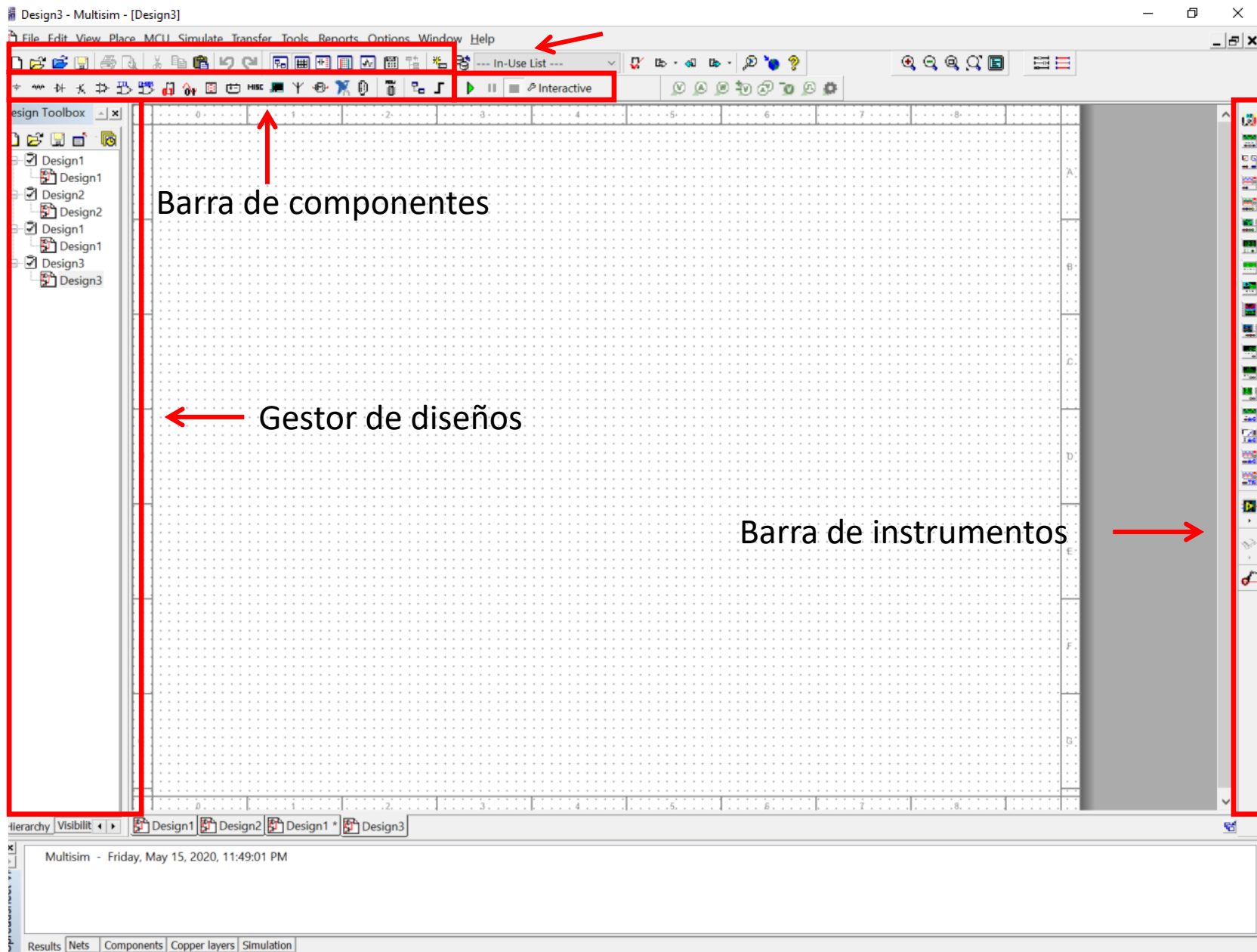


Simulación circuito digital en MULTISIM

Almudena Díaz Zayas

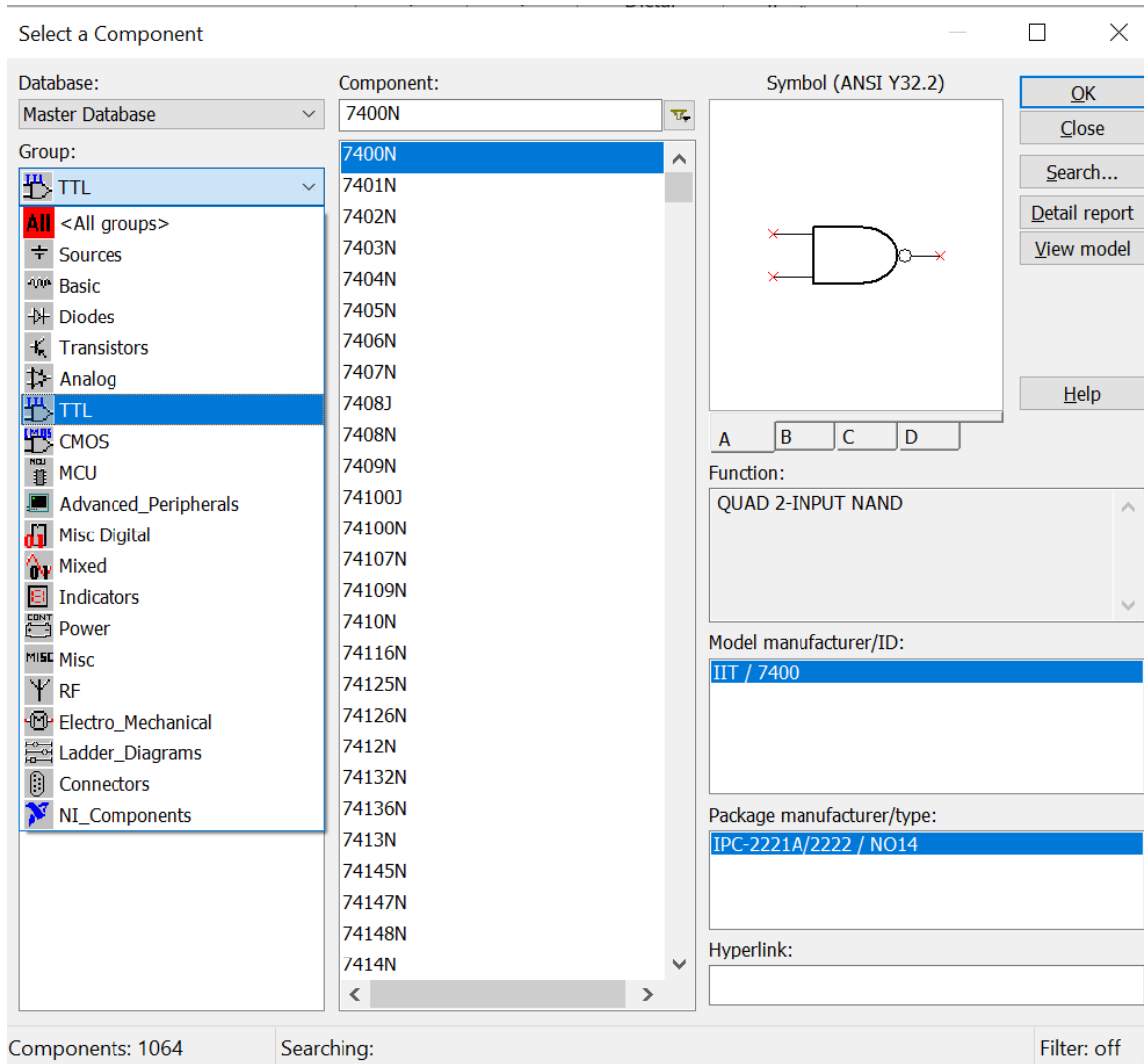




Colocamos lo componentes

The screenshot displays the Multisim software interface. The main window is titled "Design1 - Multisim - [Design1]". The menu bar includes "File", "Edit", "View", "Place", "MCU", "Simulate", "Transfer", "Tools", "Reports", "Options", "Window", and "Help". The "Component..." menu is open, showing options such as "Probe", "Junction", "Wire", "Bus", "Connectors", "New hierarchical block...", "Hierarchical block from file...", "Replace by hierarchical block...", "New subcircuit...", "Replace by subcircuit...", "New PLD subcircuit...", "New PLD hierarchical block...", "Multi-page...", "Bus vector connect...", "Comment", "Text", "Graphics", "Circuit parameter legend", "Title block...", and "Place Ladder Rungs". The main workspace is a grid with columns labeled 3 through 8 and rows labeled A through E. The status bar at the bottom indicates "Place a component." and the "Spreadsheet View" tab is active, showing "Multisim - Thursday, May 14, 2020, 1:43:17 PM".

Seleccionamos el grupo TTL



En el grupo TTL podemos encontrar puertas lógicas, circuitos integrados con puertas lógicas, circuitos combinatoriales, circuitos secuencias.

Se incluyen varias familias TTL:

TTL:

STD = Estándar

S = Schottky

LS = Schottky bajo potencia

F =

ALS = Schottky avanzada bajo consumo

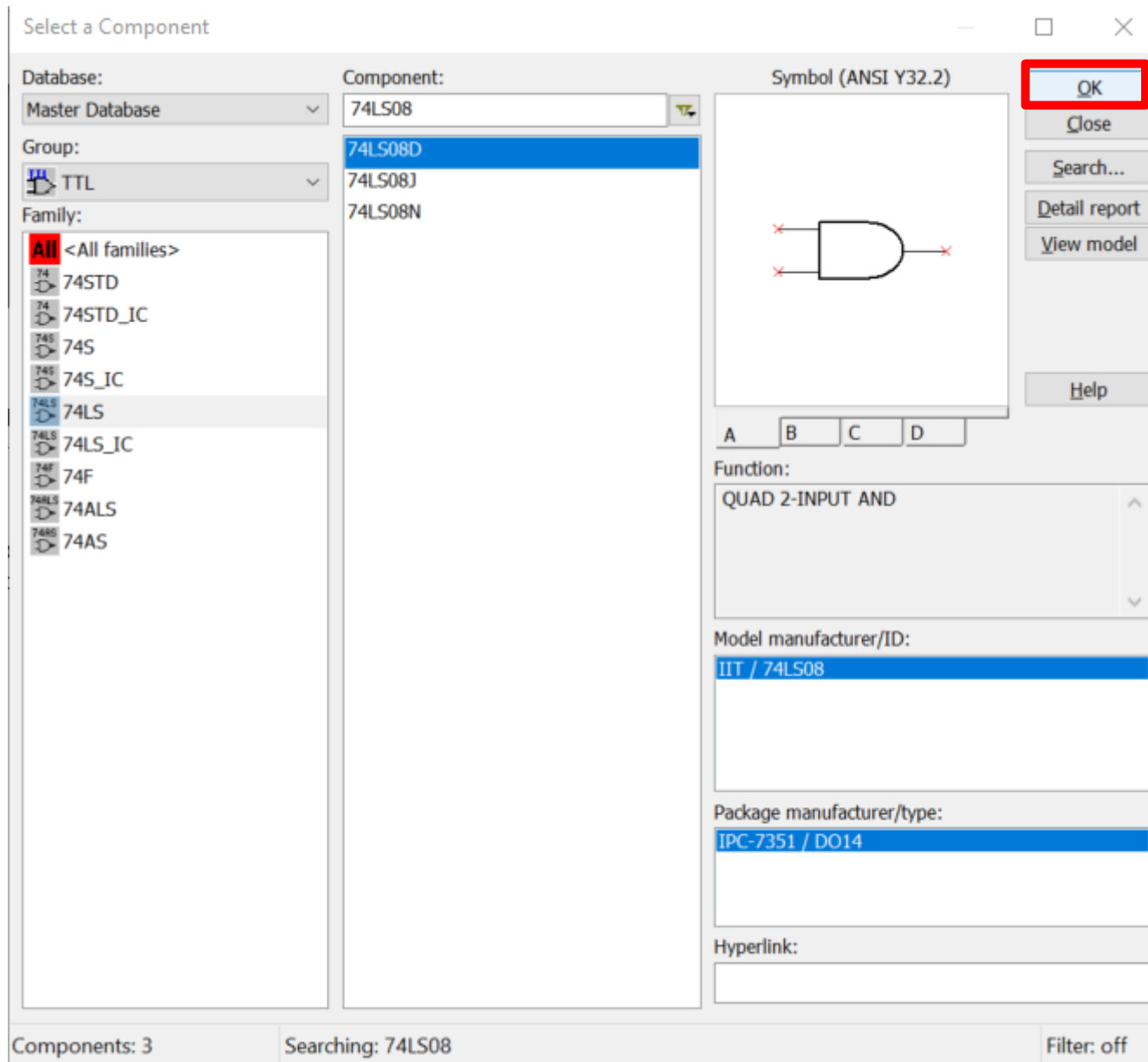
AS = Schottky avanzada

F = Schottky avanzada bajo consumo rápido

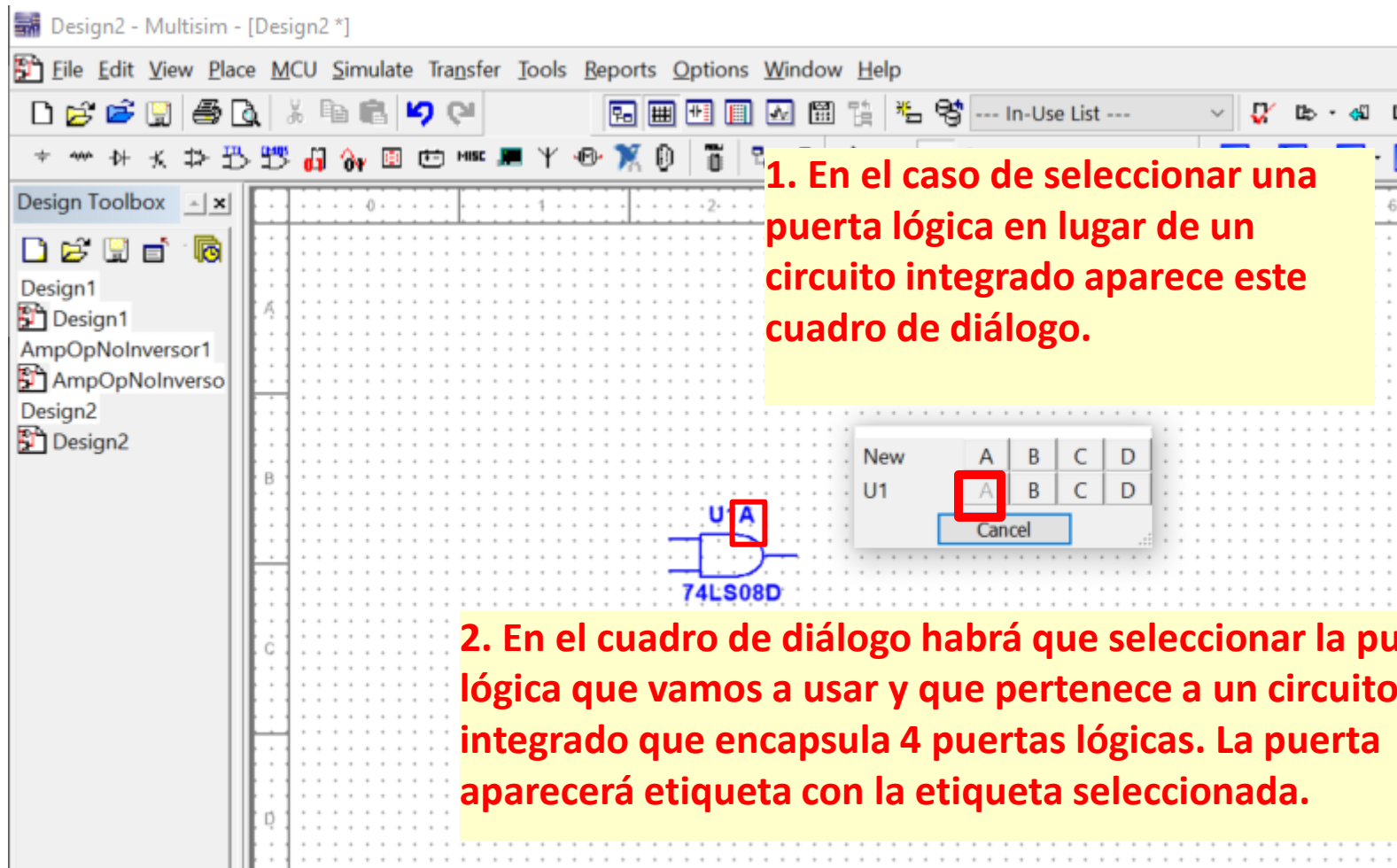
Acceso rápido a los componentes

The image shows the Multisim software interface. In the top-left corner, the menu bar includes 'File', 'Edit', 'View', 'Place', 'MCU', and 'Simulate'. Below it is a toolbar with various icons; the 'TTL' icon is highlighted with a red box and a red arrow pointing to a yellow callout box labeled 'Componentes TTL'. The main window is titled 'Design2 - Multisim - [Design2]'. A 'Select a Component' dialog box is open, showing a search for '74LS08'. The 'Component:' field is highlighted with a red box and a red arrow pointing to a yellow callout box labeled 'Buscamos el componente filtrando por su código'. The dialog box lists several component families, including '74STD', '74S', '74LS', and '74ALS'. The '74LS' family is selected, and the list shows '74LS08' and '74LS08N'. To the right of the dialog box is a 'Symbol (ANSI Y32.2)' window showing the symbol for a 2-input AND gate. The 'Function:' field is set to 'QUAD 2-INPUT AND'. The 'Model manufacturer/ID:' field is set to 'IIT / 74LS08'. The 'Package manufacturer/type:' field is set to 'IPC-7351 / DO14'. The 'Hyperlink:' field is empty. At the bottom of the dialog box, it says 'Components: 3' and 'Searching: 74LS08'. The 'Filter:' is set to 'off'.

Colocación de los componentes (I)



Colocación de los componentes (II)



The screenshot shows the Multisim software interface. On the left is the Design Toolbox with a project tree. The main workspace shows a grid with a 74LS08D component symbol. A dialog box titled 'New' is open, showing a 2x4 grid of options: A, B, C, D in the top row and A, B, C, D in the bottom row. The 'A' option in the bottom row is highlighted with a red square. A 'Cancel' button is at the bottom of the dialog.

1. En el caso de seleccionar una puerta lógica en lugar de un circuito integrado aparece este cuadro de diálogo.

2. En el cuadro de diálogo habrá que seleccionar la puerta lógica que vamos a usar y que pertenece a un circuito integrado que encapsula 4 puertas lógicas. La puerta aparecerá etiquetada con la etiqueta seleccionada.

También se puede seleccionar el circuito integrado que contiene todas las puertas. En el listado de dispositivos aparecen etiquetados como “_IC”.

Componentes: puertas de varias entradas

Select a Component

Database: Master Database

Component: AND4

Group: Misc Digital

Family: TIL

- 2K8RAM
- ALU_4BIT
- AND_OR_I
- AND2
- AND3
- AND4**
- AND5
- AND6
- AND7
- AND8
- ARBITRARY_LOGIC_BLOCK_16_16
- ARBITRARY_LOGIC_BLOCK_4_4
- ARBITRARY_LOGIC_BLOCK_8_8
- BCD_7SEG_DCD
- BUFFER
- CNTR_16SBIN
- CNTR_4ABIN
- CNTR_4ADEC
- CNTR_4SBIN
- CNTR_4SDEC
- CNTR_8SBIN
- D_FF
- D_FF_NEGSR
- D_FF_POSCP

Symbol (ANSI Y32.2)

Function: 4-INPUT AND

Model manufacturer/ID: IIT / AND2

Package manufacturer/type:

Hyperlink:

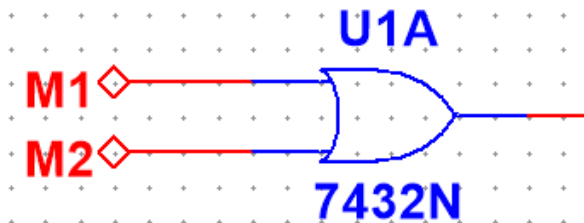
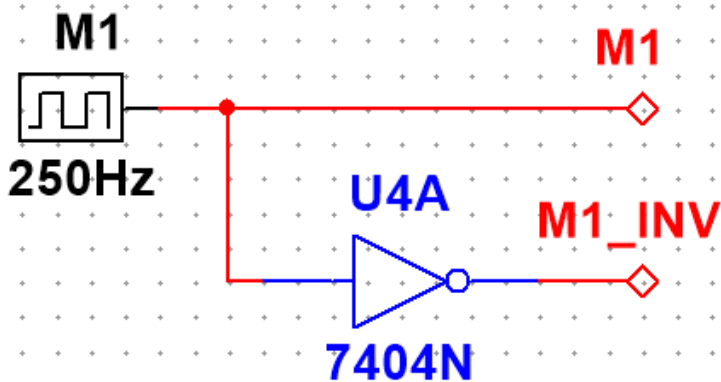
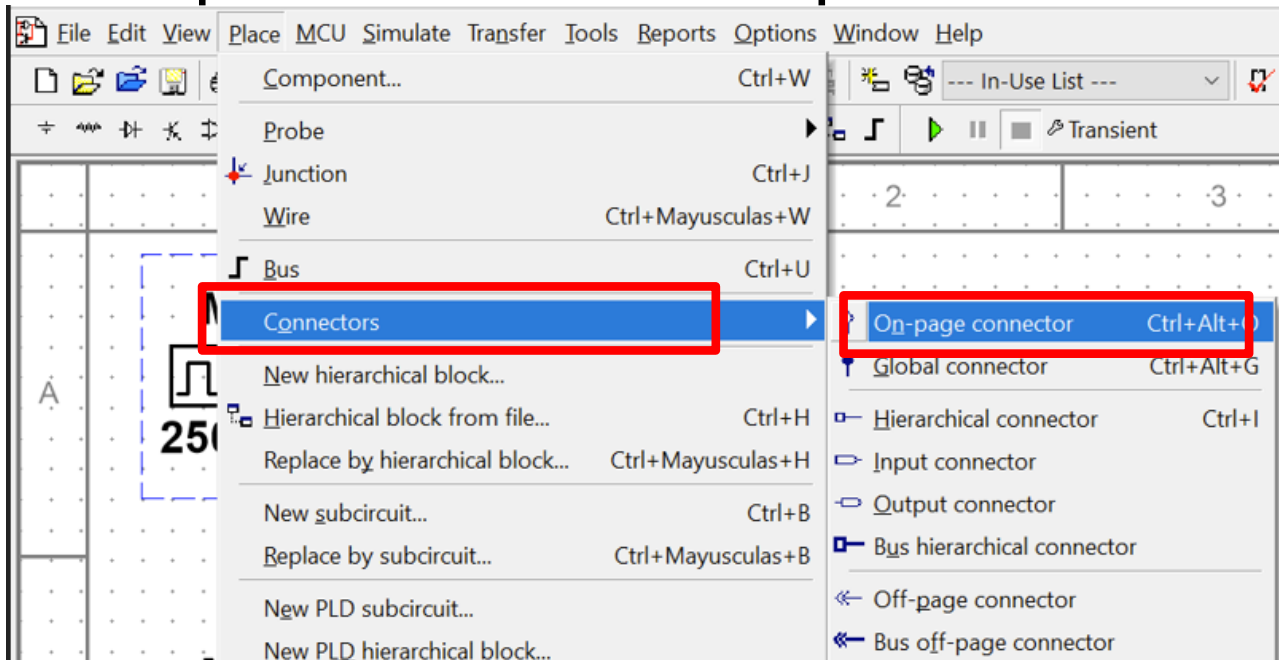
Components: 108 Searching: Filter: off



Conectores

On-page connector

Sirven para conectar dos puntos sin usar cables.



Conectores

Output connector

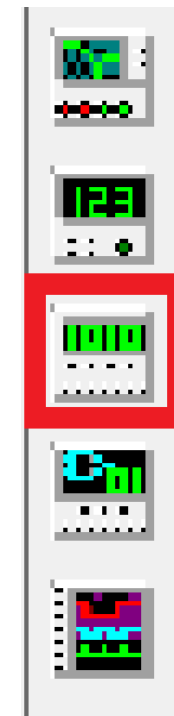
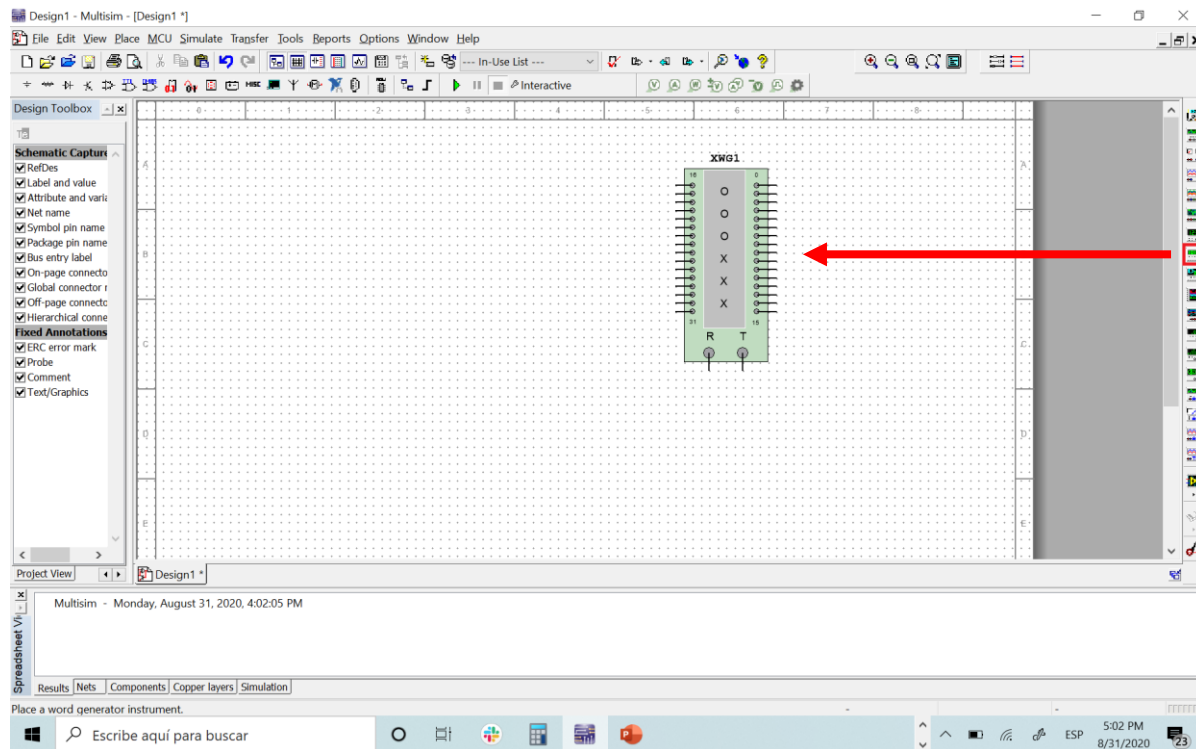
Terminación de los circuitos

The image shows a screenshot of the Multisim software interface. The 'Connectors' menu is open, and the 'Output connector' option is highlighted with a red box. A red arrow points from this menu item to a circuit diagram on the right. The circuit diagram shows a blue NAND gate labeled 'U3C' and '7432N' connected to a red output connector symbol labeled 'G1'. Other components in the background include a blue inverter labeled 'U6A' and '7404N', and several red markers labeled 'M1', 'M3', 'M3_INV', and 'M4'.

Generación de las señales digitales de entrada

Generador de palabra

Las señales de entrada son generadas con el generador de palabras o generador de datos digitales. La longitud de palabra es de 32 bits.

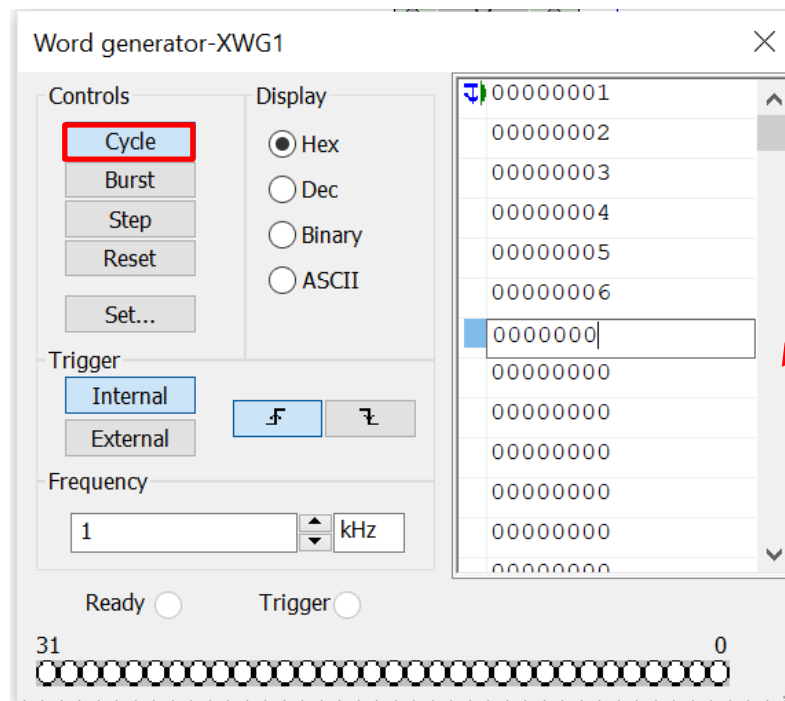


El generador de datos digitales se encuentra en la barra de herramientas ubicada a la derecha del espacio de trabajo.

Generación de las señales digitales de entrada

Generador de palabra

Utilizaremos el generador de datos digitales para suministrar al circuito bajo prueba todas las posibles combinaciones de entrada de una forma continua seleccionando “Cycle”



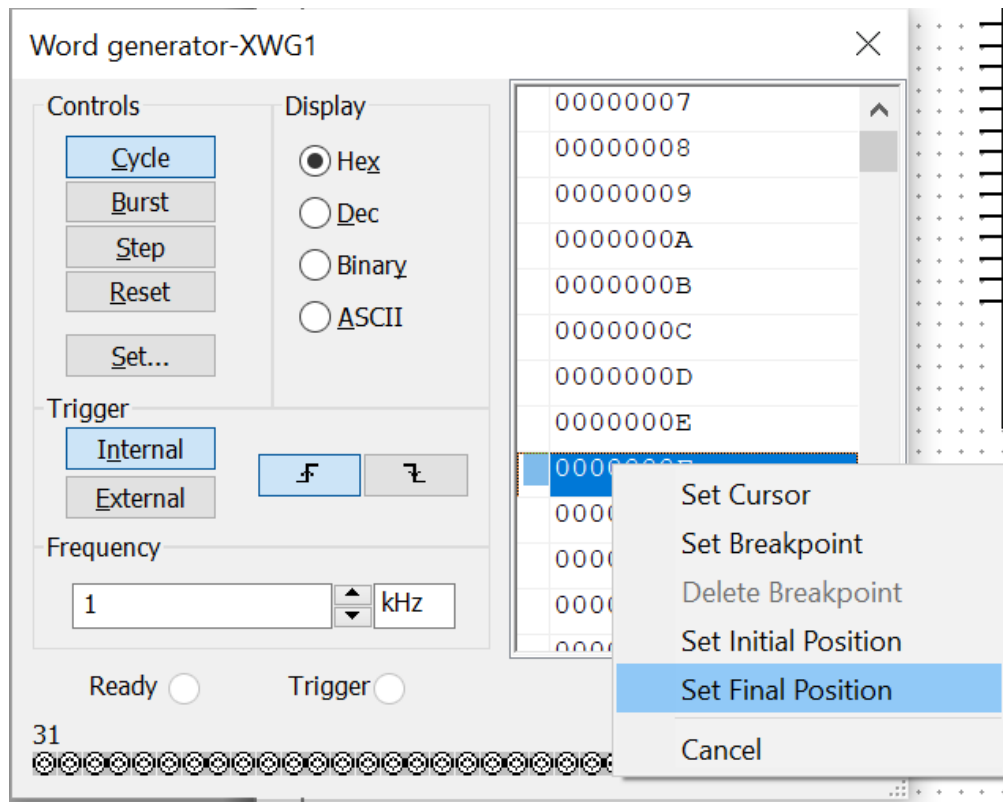
Al hacer doble click sobre el componente aparece el cuadro de diálogo para configurar su funcionamiento. En la izquierda aparecen las palabras de 32 bits que formarán la secuencia generada. Como máximo la secuencia estará formada por 8192 palabras.

Realizar doble click en cada palabra para editar su valor.

Generación de las señales digitales de entrada

Generador de palabra

Para las cuatros señales de entrada tenemos que introducir las 16 combinaciones de entrada posibles

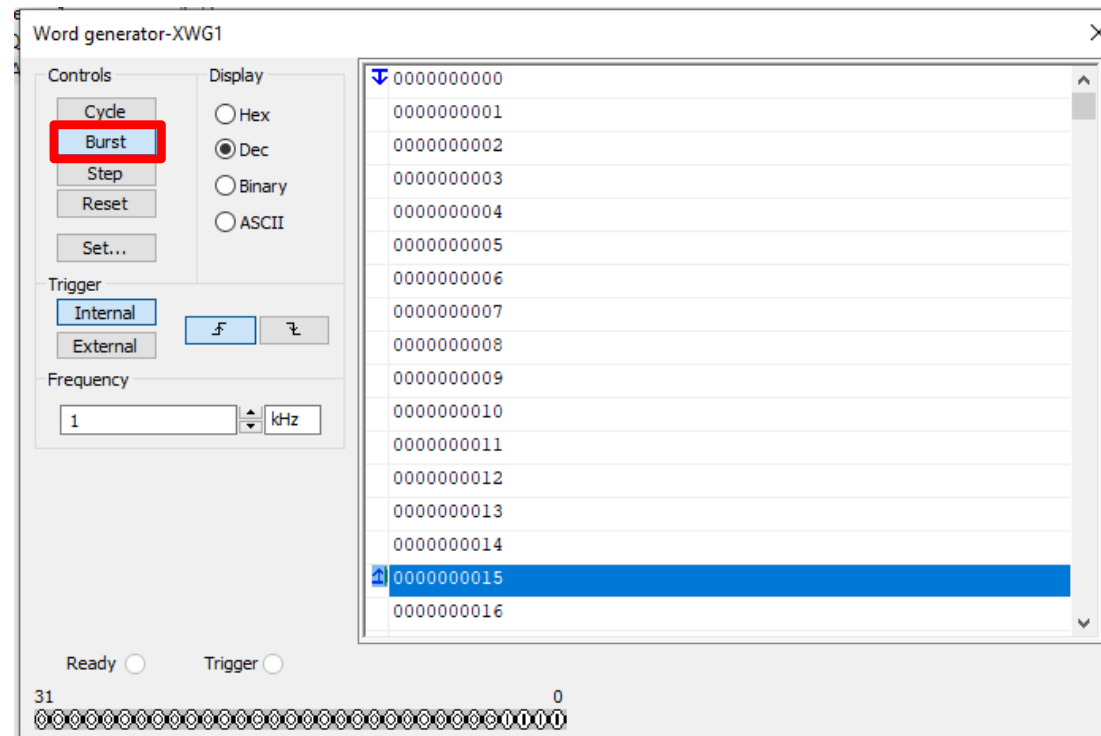


Hacer click con el botón derecho sobre la última palabra de la secuencia para indicarlo.

Generación de las señales digitales de entrada

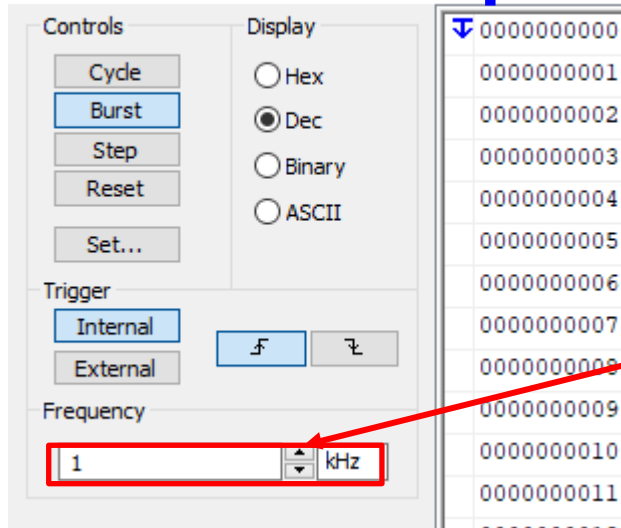
Generador de palabra

Utilizaremos el generador de datos digitales para suministrar al circuito bajo prueba todas las posibles combinaciones de entrada con una ráfaga única seleccionando “Burst”.



Generación de las señales digitales de entrada

Generador de palabra. Configuración de la frecuencia.

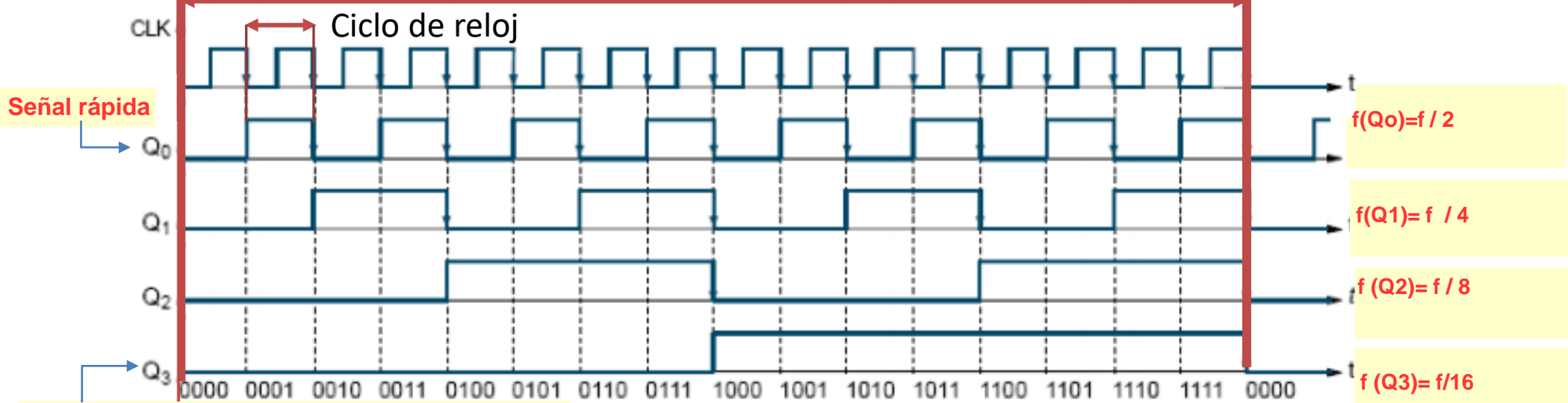


Cada palabra aparece en los terminales de salida durante un ciclo de reloj. En el instrumento se configura la frecuencia (f).

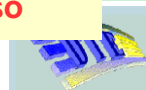
Periodo del reloj (CLK) = $1/f$

16 son todas las posibles combinaciones de las señales de entrada.

Tiempo de simulación = $16 \times (1/f)$

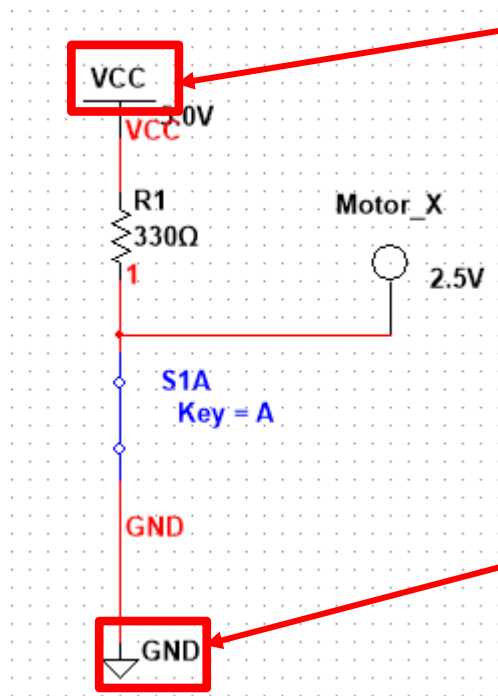


Señal lenta (frecuencia más baja o periodo más largo) coincide con la señal de mayor peso



Generación de las señales digitales de entrada

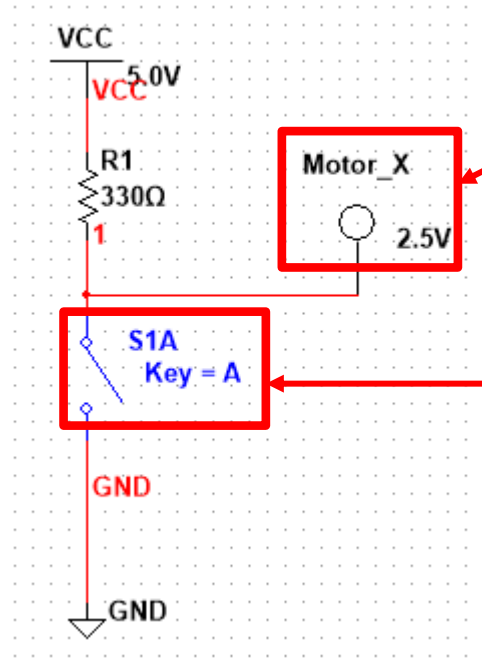
Interruptores



The image shows two screenshots of the 'Select a Component' dialog box from a CAD software. The top screenshot shows the 'Component' list with 'VCC' selected. The 'Symbol (ANSI Y32.2)' field shows a symbol for a TTL supply. The 'Function' field is set to 'TTL Supply'. The 'Model manufacturer/ID' field is set to 'IIT / VCC'. The bottom screenshot shows the 'Component' list with 'DGND' selected. The 'Symbol (ANSI Y32.2)' field shows a symbol for digital ground. The 'Function' field is set to 'Digital Ground'. The 'Model manufacturer/ID' field is set to 'IIT / DGND'. Both dialog boxes have 'OK' buttons highlighted in blue.

Generación de las señales digitales de entrada

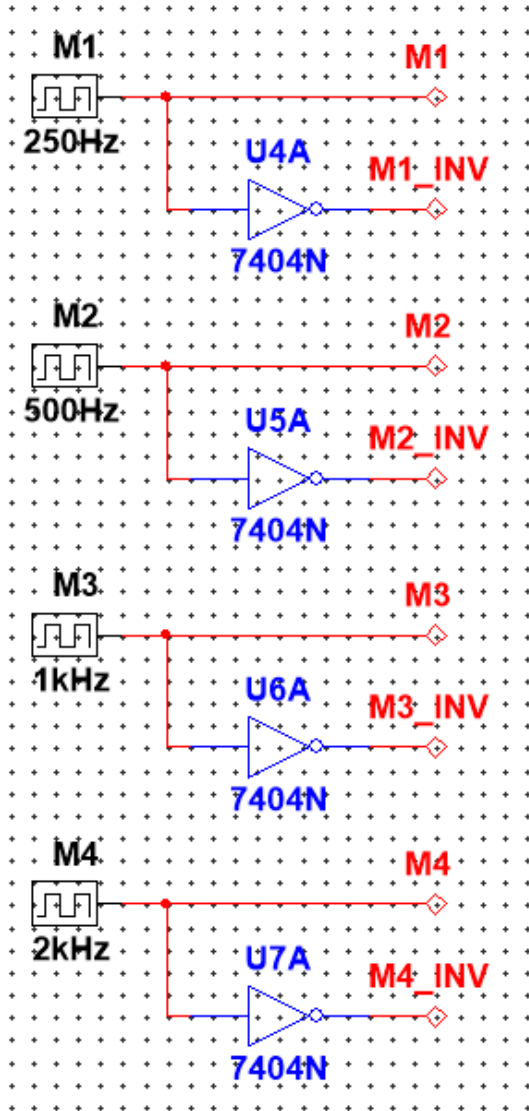
Interruptores



The top screenshot shows the 'Select a Component' dialog box with the 'Component' field set to 'PROBE'. The 'Symbol (ANSI Y32.2)' field shows a probe symbol. The 'Function' field is set to 'Probe'. The 'Model manufacturer/ID' field is set to 'TI / PROBE'. The bottom screenshot shows the 'Select a Component' dialog box with the 'Component' field set to 'DIPSW4'. The 'Symbol (ANSI Y32.2)' field shows a switch symbol. The 'Function' field is set to 'SPST-Dip Switch Pack - 4'. The 'Model manufacturer/ID' field is set to 'Generic / DPSWa'. The 'Package manufacturer/type' field is set to 'Littboard / DIPSW4H'. The 'Hyperlink' field is empty. The 'Components: 30' and 'Searching:' fields are visible at the bottom.

Generación de las señales digitales de entrada

DIGITAL CLOCK



Select a Component

Database: Master Database

Group: Sources

Family: <All families>

- POWER_SOURCES
- SIGNAL_VOLTAGE_SOURCES
- SIGNAL_CURRENT_SOURCES
- CONTROLLED_VOLTAGE_SOURCES
- CONTROLLED_CURRENT_SOURCES
- CONTROL_FUNCTION_BLOCKS
- DIGITAL_SOURCES

Component: DIGITAL_CLOCK

Symbol (ANSI Y32.2)

Function: Digital Signal Clock Source

Model manufacturer/ID: Generic / DIGITAL_CLOCK

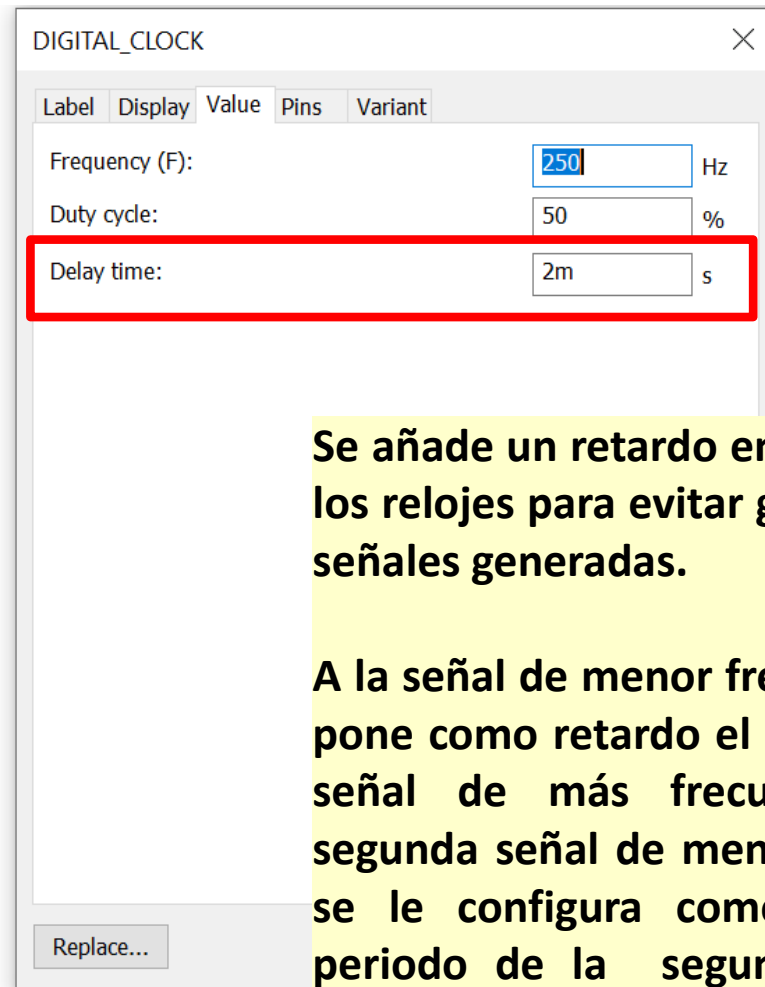
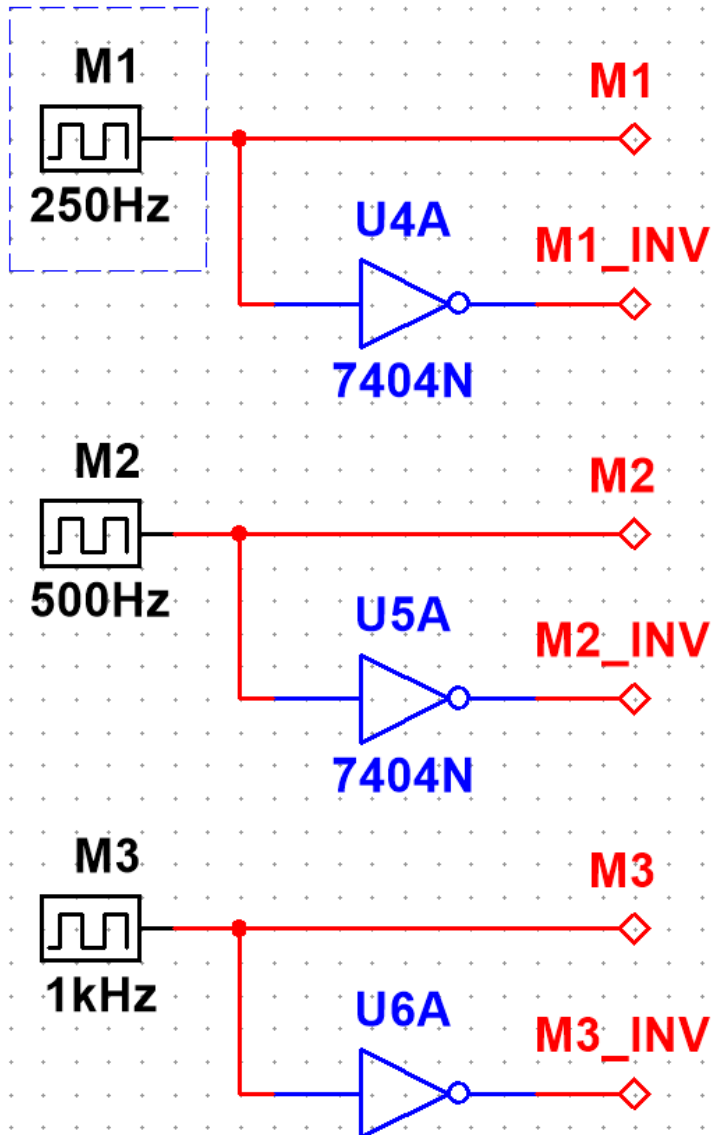
Package manufacturer/type:

Hyperlink:

Components: 88 Searching: Filter: off

Generación de las señales digitales de entrada

DIGITAL CLOCK



Se añade un retardo en cada uno de los relojes para evitar glitches en las señales generadas.

A la señal de menor frecuencia se le pone como retardo el periodo de la señal de más frecuencia. A la segunda señal de menor frecuencia se le configura como retardo el periodo de la segunda señal de mayor frecuencia, y así sucesivamente.

Generación de las señales digitales de entrada

DIGITAL CLOCK

Analyses and Simulation

Active Analysis:

- Interactive Simulation
- DC Operating Point
- AC Sweep
- Transient
- DC Sweep
- Single Frequency AC
- Parameter Sweep
- Noise
- Monte Carlo
- Fourier
- Temperature Sweep
- Distortion
- Sensitivity
- Worst Case
- Noise Figure
- Pole Zero
- Transfer Function
- Trace Width
- Batched
- User-Defined

Transient

analysis parameters Output Analysis options Summary

Initial conditions: Determine automatically

Start time (TSTART): 0 s

End time (TSTOP): 0.004 s

Maximum time step (TMAX): Determine automatically s

Setting a small TMAX value will improve accuracy, however the simulation time will increase.

Initial time step (TSTEP): Determine automatically s

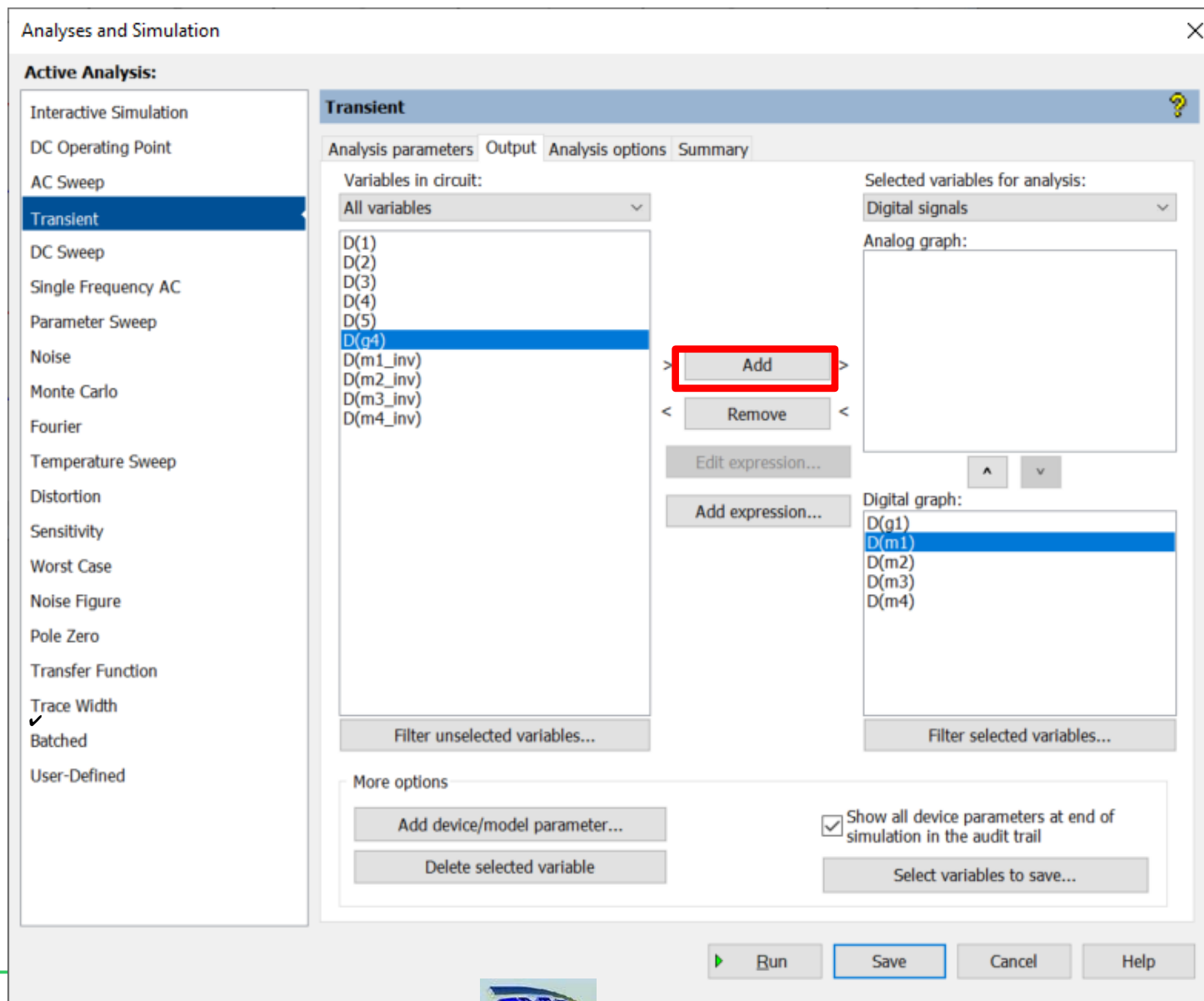
Reset to default

Run Save Cancel Help

Configuración de la simulación tipo "Transient". Hay que configurar el tiempo de simulación para poder generar todas las posibles combinaciones de entrada.

Generación de las señales digitales de entrada

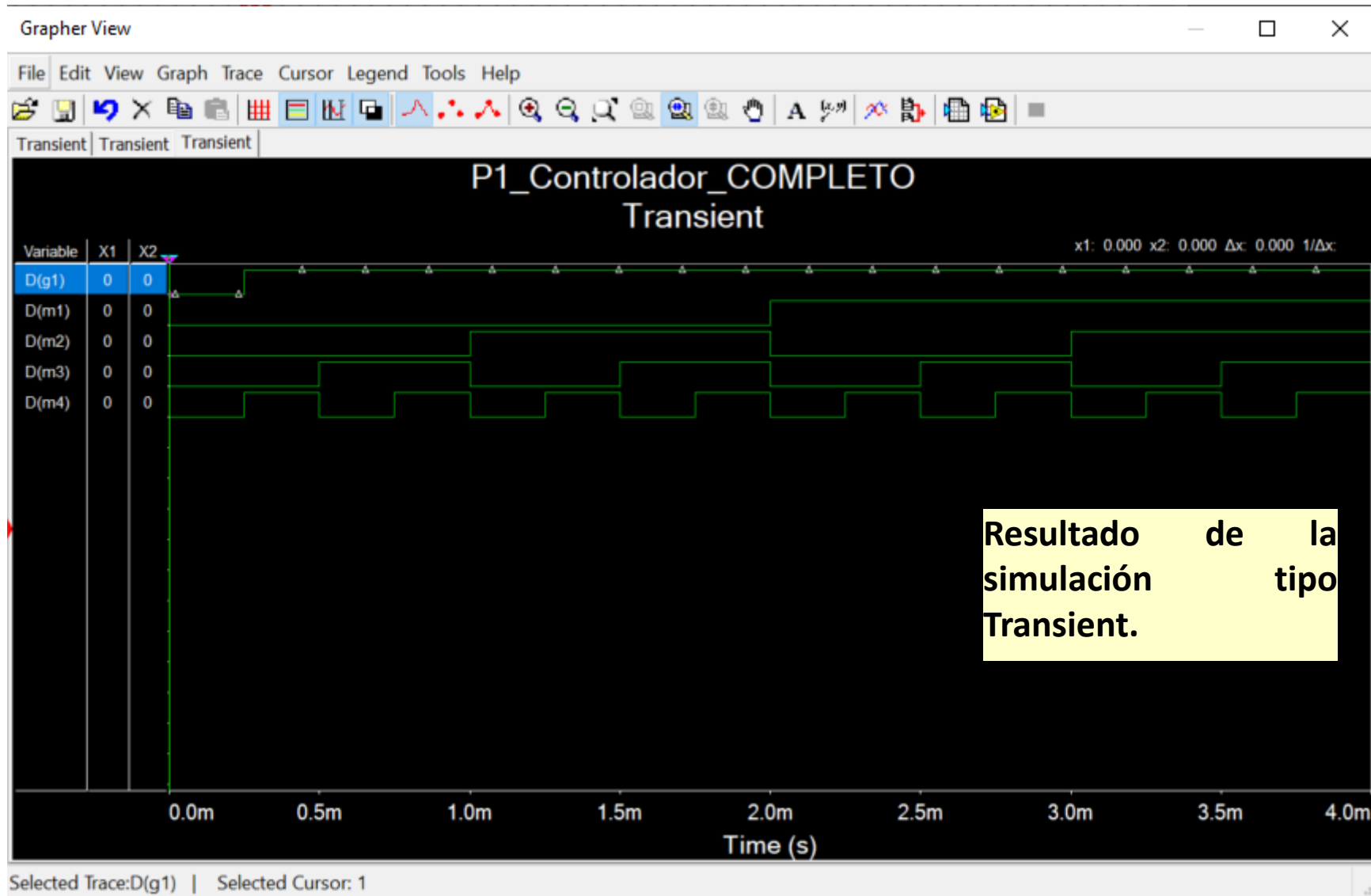
DIGITAL CLOCK



Seleccionar y añadir las señales que se quieren visualizar durante la simulación.

Generación de las señales digitales de entrada

DIGITAL CLOCK



Generación de las señales digitales de entrada

DIGITAL CONSTANT

Select a Component

Database: Master Database

Component: digit

Group: <All groups>

Family: <All families>

DIGITAL_CLOCK

DIGITAL_CONSTANT

DIGITAL_FREQUENCY_DIVIDER

DIGITAL_PULLDOWN

DIGITAL_PULLUP

DIGITAL_STATE_MACHINE

Symbol (ANSI Y32.2)

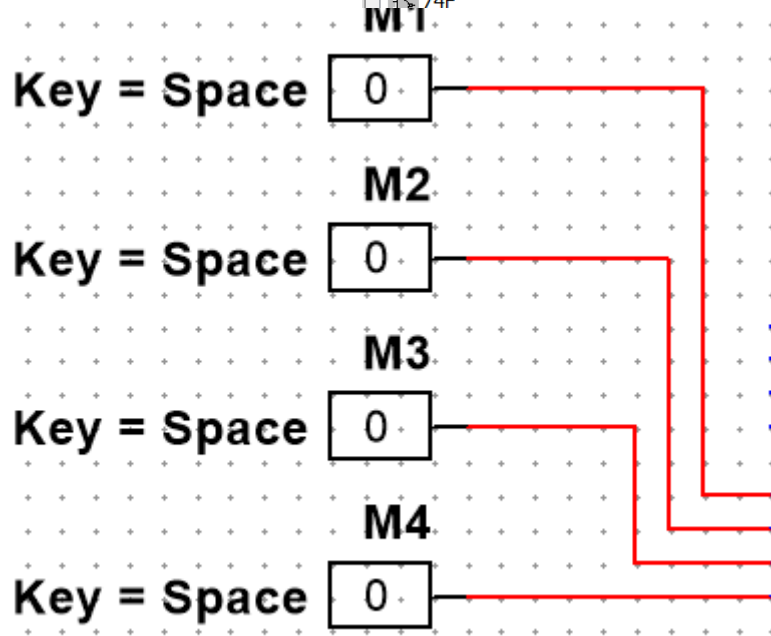
Function: Digital Constant

Model manufacturer/ID: Generic / D_CONSTSOURCE

Package manufacturer/type:

Hyperlink:

Searching: digit Filter: off



Señales digitales de salida

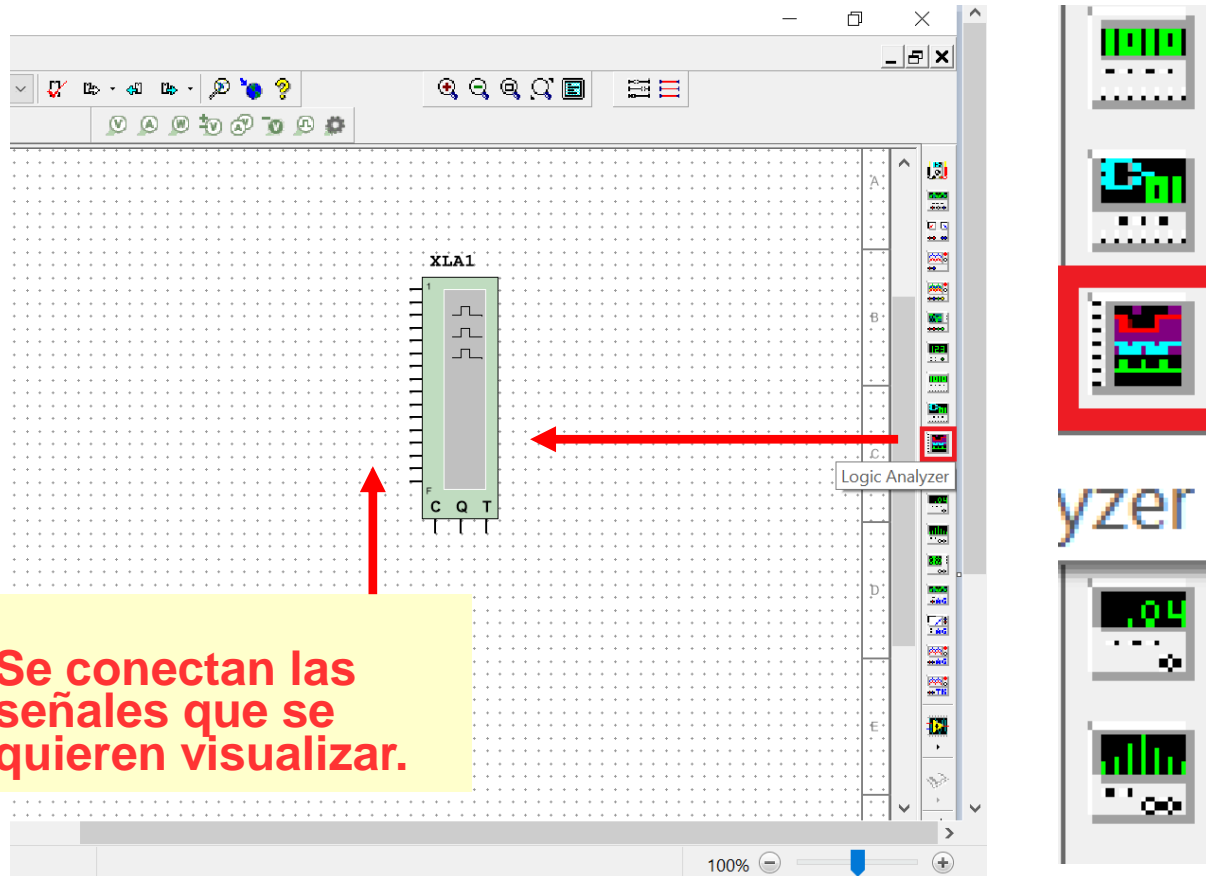
Para la visualización de las señales digitales de salida se puede hacer uso del **Analizador Lógico (tipo de simulación interactiva)** o **Grapher view (tipo de simulación transient)**

Normalmente cuando se utiliza el generador de palabra se usa el analizador lógico para visualizar tanto las entradas como las salidas y el tipo de simulación es del tipo interactivo.

En el caso de usar el componente digital clock para generar las señales de entrada se usar una simulación del tipo transient en la que se añaden tanto las señales de entrada como las señales de salida en el cronograma.

Señales digitales de salida

Analizador lógico



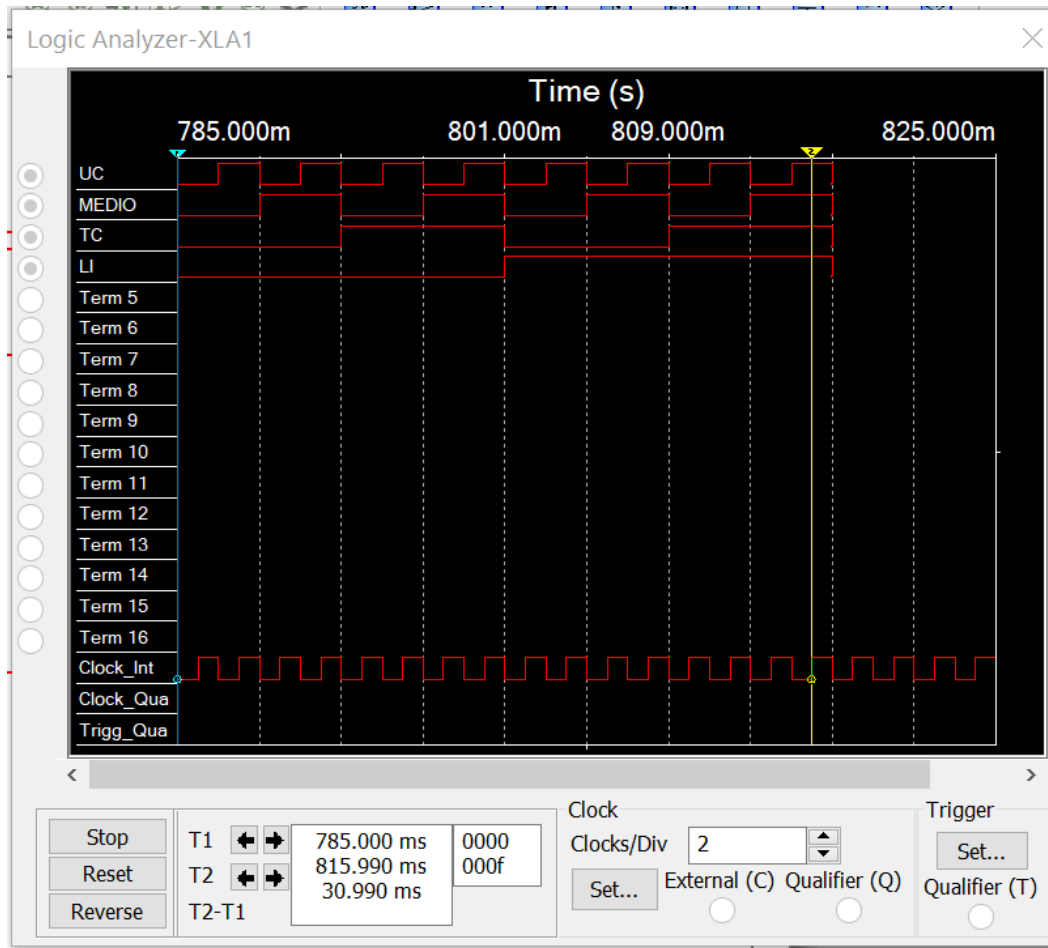
Se conectan las señales que se quieren visualizar.

El analizador lógico se encuentra en la barra de herramientas ubicada a la derecha del espacio de trabajo.

Señales digitales de salida

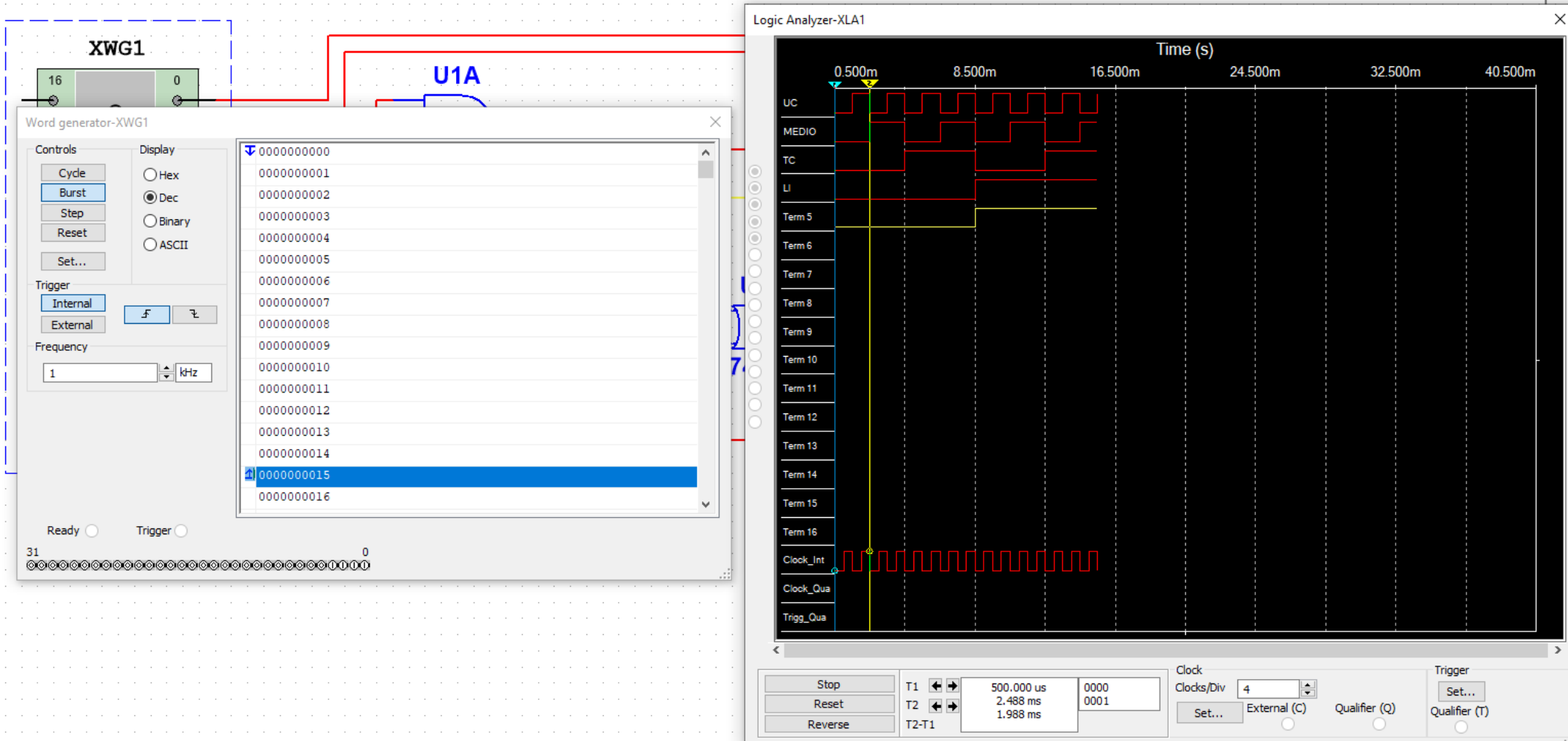
Analizador lógico

- También se utilizará para visualizar las señales de entrada y comprobar que se están generando todas las combinaciones binarias posibles de dichas señales.



Señales digitales de salida

Visualización de las señales

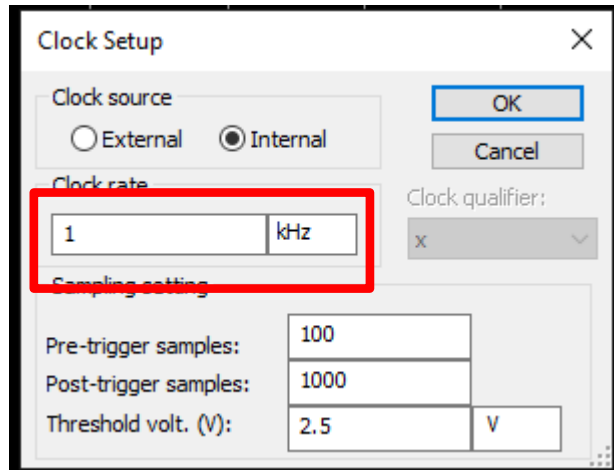


16 son todas las posibles combinaciones de las señales de entrada.

Señales digitales de salida

Analizador lógico. Cronograma

- Configuración de la señal de reloj



Usaremos el reloj interno del analizador.

Clock rate $\geq 2 \times$ frecuencia de la señal que se desea visualizar

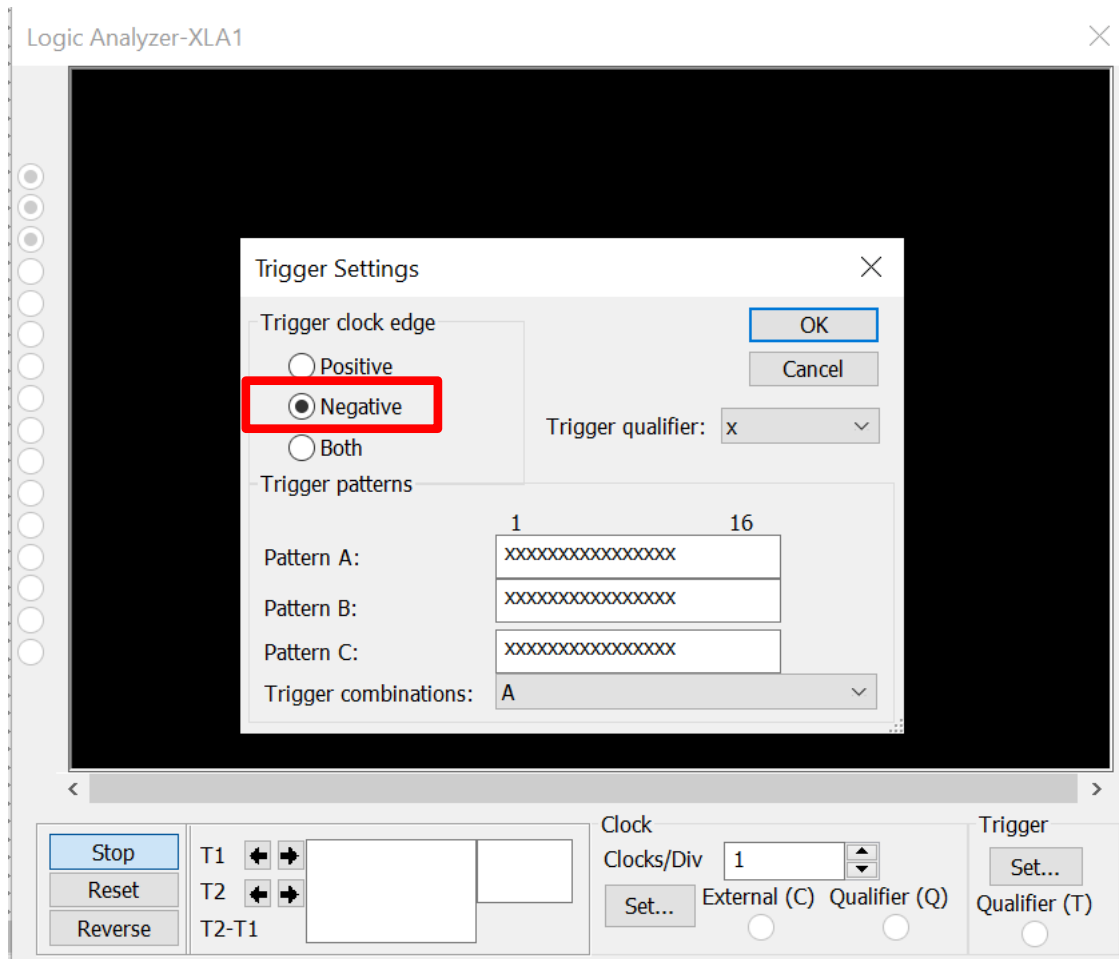
En nuestro caso la frecuencia más alta que se quiere muestrear es Q_0 (ver transparencia 19) cuya frecuencia es $f/2$.

El doble de $f/2$ sería f , por tanto configuraremos la f del generador de palabra como valor del clock rate en el analizador lógico.

Señales digitales de salida

Analizador lógico. Cronograma

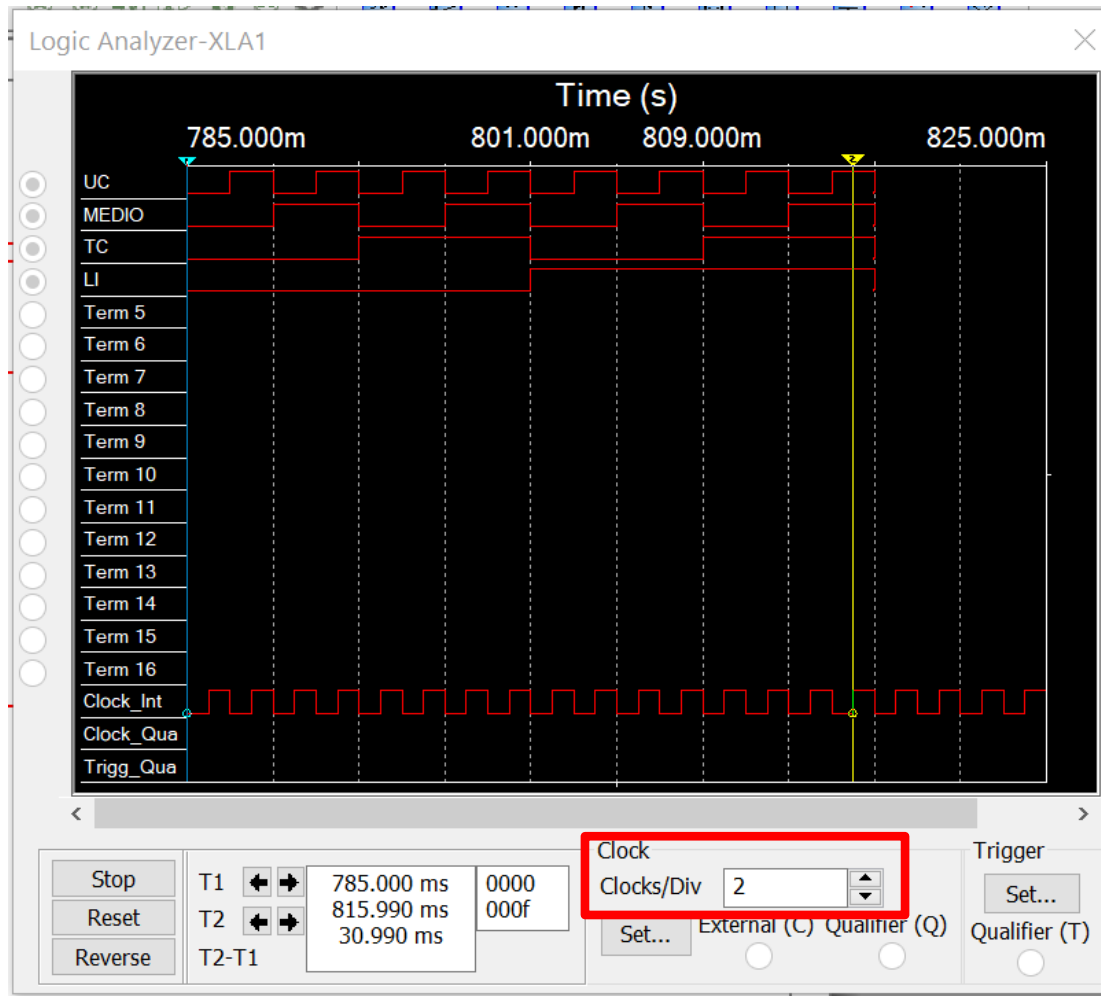
- Configuración de la señal de disparo



Configuramos el flanco de bajada como disparo para iniciar la captura, de esta forma nos aseguramos de la señales que se quieren visualizar ya están disponibles a la salida de sus respectivos circuitos

Señales digitales de salida

Analizador lógico. Cronograma

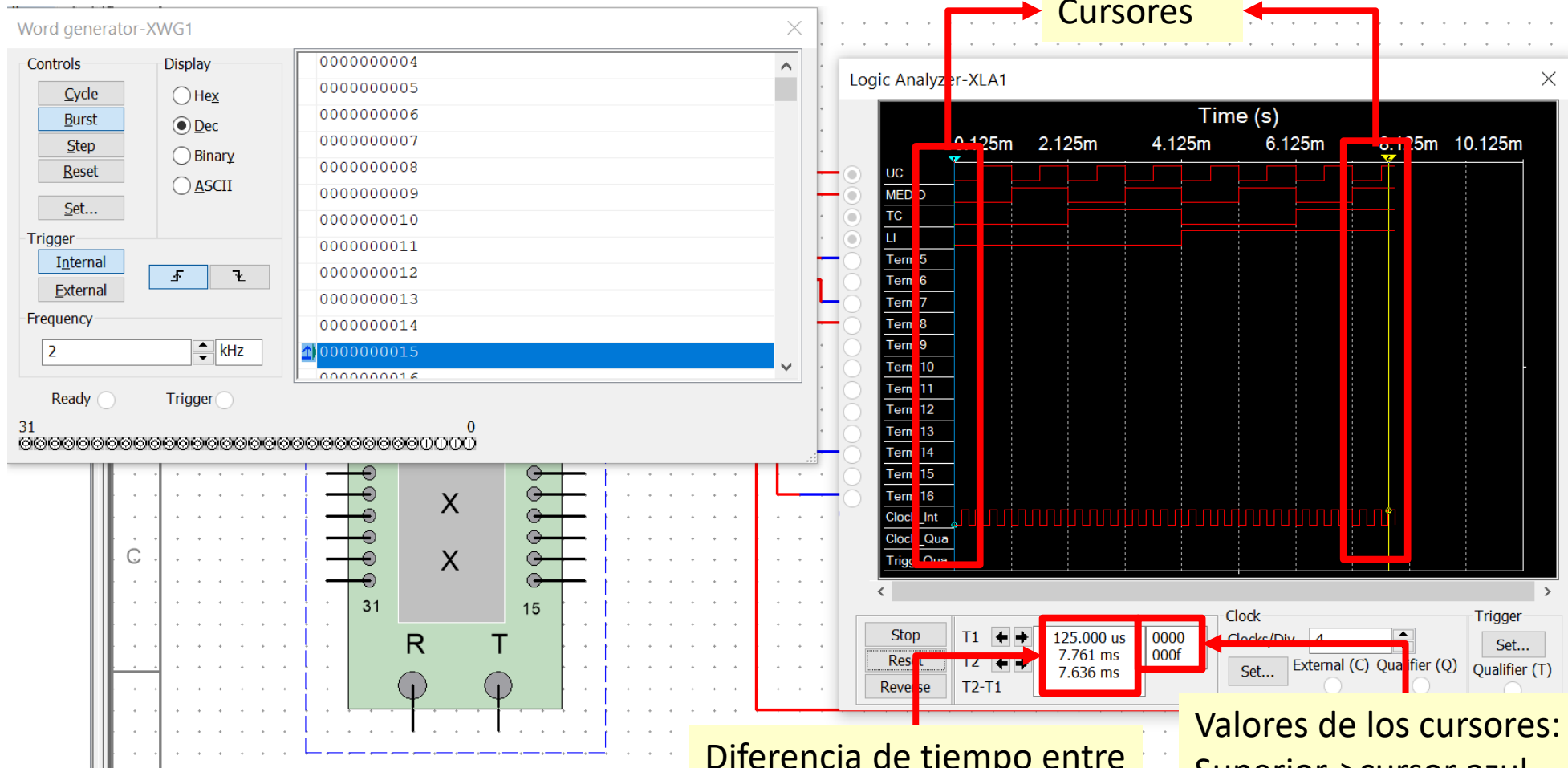


Incrementamos el número de ciclos de reloj por división para comprimir el cronograma y visualizarlo en una sola pantalla

Señales digitales de salida

1. Hacemos doble click sobre el generador de palabra e iniciamos la generación de las señales de entrada seleccionando "Burst"

2. En el analizador lógico se verán la señales. Se puede hacer uso de los cursores (azul y amarillo) para recorrer los valores de las señales que se pueden visualizar en el menú inferior.



Diferencia de tiempo entre cursores

Valores de los cursores:
Superior->cursor azul
Inferior -> cursor amarillo

