

Técnica “Hazlo Tú Mismo” para la creación de un entorno personal de aprendizaje en el estudio de los microprocesadores

P. J. Sotorrío Ruiz, F. D. Trujillo Aguilera, F. J. Sánchez Pacheco, Ana Pozo Ruz
Departamento de Tecnología Electrónica
Universidad de Málaga
Málaga, España (Spain)
{pjsotorrio,fdtrujillo,fsanchezp,apozo}@uma.es

Abstract— El aprendizaje de la arquitectura hardware de los dispositivos microprocesadores no suele ser una tarea grata para muchos estudiantes. En muchas ocasiones, los estudiantes no son capaces de enlazar los conocimientos que ya han adquirido en otras asignaturas con las explicaciones que el profesor desarrolla. La técnica DIY (Do It Yourself: Hazlo Tú Mismo, HTM) se utiliza exitosamente en la docencia de microprocesadores para evitar descripciones de partes que resultan poco ilustradas, aburridas y difíciles de entender por parte de muchos estudiantes y que, sin embargo, ya conocen. Por medio de esta técnica los estudiantes construyen su microprocesador, entendiendo la funcionalidad de cada una de las partes electrónicas que lo componen. Esta técnica presenta dos características importantes: logra una interactividad sinérgica elevada y permite la utilización de las tecnologías de la información y la comunicación (TIC).

Index Terms— microprocesador, microcontrolador, Hazlo Tú Mismo, innovación educativa, sistemas electrónicos digitales, TIC.

I. INTRODUCCIÓN

Las nuevas metodologías activas empleadas en la docencia universitaria persiguen la construcción del propio conocimiento por parte del alumno a partir de experiencias prácticas y personales [1], en las que se pretende que los estudiantes apliquen los conocimientos adquiridos para la resolución de un determinado problema a la vez que dicha actividad implique la posible adquisición de nuevos conocimientos, favoreciendo la reflexión y la implicación activa del alumnos en su propio proceso de aprendizaje. En este sentido, el trabajo que aquí se presenta hace uso de técnicas que consiguen promover la independencia del alumnado a la vez que conllevan la construcción de su entorno personal de aprendizaje (PLE), haciendo uso de la filosofía del método DIY.

La técnica DIY, de forma genérica, es la práctica de la fabricación o reparación de cosas, llevada a cabo por uno mismo, con el consiguiente ahorro económico y la ventaja de obtener un aprendizaje y experiencia al mismo tiempo. Podría definirse como una forma de autoproducción sin esperar la voluntad de otros para realizar las tareas o convicciones propias, que defiende el trabajo manual e individual [2].

Los entornos personales de aprendizaje (PLE, Personal Learning Environment), son sistemas que ayudan a los estudiantes a tomar el control y gestión de su propio

aprendizaje, favoreciendo su independencia. Para ello, es necesario que los docentes apoyen a los estudiantes a fijar sus propios objetivos de aprendizaje; a gestionar los contenidos; y a comunicarse con otros estudiantes en el proceso de aprendizaje.

Entendido de forma amplia, los PLE se presentan como conjunto de herramientas, fuentes de información, conexiones y actividades que cada persona utiliza de forma asidua para aprender [3]. Apunta a la dimensión social del aprendizaje, pero también al refuerzo de actividades y la apertura a nuevas metodologías, servicios y aplicaciones web, comunidades y redes sociales, recursos y contenidos multimedia, blogs o wikis. Sin embargo, existen diferencias, según los autores, en las posibles definiciones de PLE y en la visión sobre cómo construirlo. Algunos autores destacan que las conexiones son la auténtica esencia del PLE; a la vez que otros indican lo fundamental en los PLE son las herramientas de creación de contenidos, gestión, almacenamiento y difusión de contenidos digitales así como los protocolos, las aplicaciones y la gestión de la identidad o de la presencia. Lo cierto e indiscutible [4] es que los PLE son especialmente interesantes en el marco de una sociedad basada en el conocimiento que exige que el aprendizaje sea una actividad constante a lo largo de toda la vida. De hecho, se aprende informalmente de manera constante (en el puesto de trabajo, en el hogar, en el cine o leyendo un libro o en los propios centros educativos, dentro y fuera de las aulas).

Los PLE son “personales”, como su nombre indica, no hay un modelo de PLE que sirva a todo el mundo; ni un conjunto definido de herramientas, ni un único servicio o aplicación web, ni una selección de fuentes de contenidos. El PLE es fruto de la actividad del individuo y de sus elecciones, gustos y circunstancias. No hay dos PLE iguales. Deberían ser las necesidades de las personas y no la tecnología quien definiese el PLE. Es en este sentido en el que los autores de este trabajo quieren dejar constancia del PLE creado por cada alumno para el estudio de los microprocesadores (μ P). A la información facilitada en el aula, cada estudiante le añadirá los contenidos que considere oportunos, suficientes y necesarios a fin de poder diseñar un μ P y conseguir los objetivos de aprendizaje marcados en la asignatura.

La construcción de este propio PLE implica buscar, seleccionar, decidir, valorar y, en suma, construir y reconstruir la propia red de recursos, flujos de información, personas con ideas y opiniones interesantes, etc. Implica conectar y comunicarse con personas y otros estudiantes con los mismos intereses, invitándose mutuamente a usar una

herramienta de comunicación y a compartir su red personal de aprendizaje.

En esta línea, el uso de la técnica DIY facilita la construcción de cada PLE.

II. ANTECEDENTES

Una de las causas más habituales de la dificultad en el aprendizaje del hardware de los μP es debida a la aparente falta de continuidad en los conocimientos entre asignaturas que tratan escalonadamente la misma materia; Fundamentos de Electrónica (FE), Electrónica Digital (ED) y Sistemas Electrónicos Digitales (SED). Como consecuencia, los estudiantes se encuentran ante saltos entre las partes que ya han estudiado y los dispositivos que se introducen como nuevos. Sin embargo, en el aprendizaje de los μP no hay elementos físicos que no sean conocidos para el estudiante que ha cursado las asignaturas en el orden establecido en el correspondiente plan de estudios. Muchos de ellos son los mismos elementos que ya conocen a los que se les ha cambiado el nombre por conveniencia en la nueva utilización y otros son combinaciones específicas de varios elementos, también conocidos por los estudiantes, para formar un nuevo elemento. Esta última situación se da en el caso de las nuevas estructuras que se introducen como sucede con la pila del procesador, los registros con funciones múltiples y otros. Lo mismo sucede con las técnicas funcionales como la de transferencia entre registros o la de multiplexado por desconexión, etc. que, si bien son más novedosas, están basadas en conceptos previamente conocidos.

Tradicionalmente, el estudio de los μP (así como el de los microcontroladores, μC) se hace en base a algún modelo comercial analizándolo desde el exterior del dispositivo hacia el interior del mismo [5]. Se describen las señales externas que lo componen y los ciclos funcionales que realiza. El hecho de basarse en modelos comerciales implica que no se conoce la circuitería interna del dispositivo ya que el fabricante no suministra los esquemas internos, sólo se dispone del esquema de bloques funcionales. Las figuras 1 y 2 son dos ejemplos de esquemas de bloques suministrado por Zilog® y por Microchip® para los modelos Z80 (μP) [6] y PIC24F64G (μC) [7] respectivamente. En estas figuras se puede comprobar que el estudiante “no ve” la parte electrónica. Por ejemplo, no sabe cómo se implementa el bloque “CPU Registers” de la figura 1 o el bloque

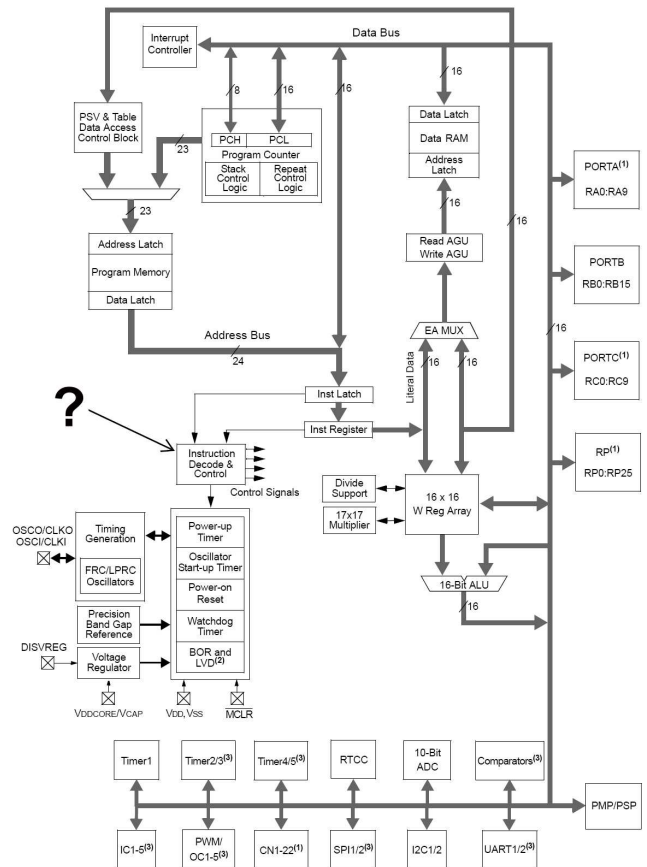


Figura 2. Esquema de bloques del μC 24F64G de Microchip® suministrado por el fabricante.

“Instruction Decode & Control” de la figura 2. Obviamente, el fabricante no suministra el esquema digital de cada uno de los bloques funcionales ya que ello no aporta nada al manejo de los dispositivos. Sin embargo, desde el punto de vista docente de la electrónica digital, ésta es una gran carencia debida al uso de la documentación del fabricante como documentación docente.

Los estudiantes, por lo tanto, se ven obligados a imaginar cómo podría resolverse la realización y funcionamiento de cada bloque por medios electrónicos digitales. Lo más usual es que asuman que funciona “porque lo dice el fabricante”. Esta forma de actuar mantiene al estudiante distante en cuanto a los detalles de la circuitería interna.

A continuación de esta descripción de bloques se pasa a una descripción funcional del dispositivo realizada desde el punto de vista del juego de instrucciones que dispone el elemento en sí. El resultado que se logra con esta metodología es que los estudiantes aprenden cuestiones sobre la funcionalidad del dispositivo desde el punto de vista de su juego de instrucciones (software), lo que es contradictorio ya que la materia a impartir es Electrónica Digital (hardware) aplicada al desarrollo de las instrucciones, con las que, eso sí, mantiene una relación muy íntima.

III. METODOLOGÍA PROPUESTA

La metodología que se propone se basa en la reutilización de los conocimientos que ya han adquirido los estudiantes,

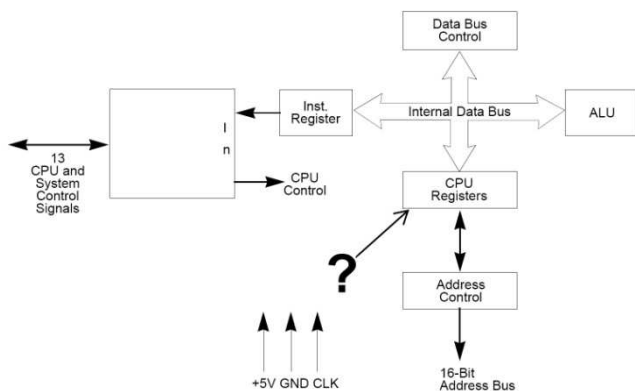


Figura 1. Esquema de bloques del μP Z80 de Zilog® suministrado por el fabricante.

construyendo el μP desde su concepto [8]. Esto obliga a los estudiantes a interactuar e implicarse [9] [10], lo cual les permite adquirir un conocimiento detallado del dispositivo.

Aunque un dispositivo μP puede parecer diferente a los demás dispositivos digitales vistos anteriormente por los estudiantes, no es así. Los μP se construyen utilizando dispositivos digitales básicos organizados de una forma específica para obtener los resultados requeridos. Por eso, para implementar esta técnica se utilizan dispositivos básicos conocidos por los estudiantes y que están disponibles comercialmente como son contadores, multiplexores, decodificadores, biestables, puertas digitales de distintos tipos, etc. Conviene insistir en que los dispositivos son de uso comercial y están disponibles en tiendas especializadas porque así se da la sensación de cercanía a los estudiantes.

Además, se utilizan ideas funcionales, también conocidas con anterioridad, como “triestado” o “multiplexado por desconexión” cuyo uso en esta materia es muy intenso mientras que en las asignaturas anteriores apenas se les ve interés práctico.

También se introducen nuevos conceptos como el de “transferencia entre registros”, “pila”, “interrupciones”, etc. que son necesarios para el μP .

Con estos elementos, unos físicos y otros conceptuales, se crea la estructura básica del dispositivo. Haciendo partícipes a los estudiantes en la generación de las especificaciones funcionales para la circuitería y el juego de instrucciones del μP , se logra que accedan al interior del mismo. Esto sirve de base para entender cualquier otro modelo comercial. En base a estas especificaciones, los estudiantes construyen su dispositivo.

En paralelo hay que desarrollar el juego de instrucciones ya que hay elementos físicos directamente relacionados con el funcionamiento de determinadas instrucciones. De esta forma los estudiantes se encuentran muy implicados con el dispositivo y establecen por sí solos las relaciones hardware-software.

IV. ÁMBITO DE USO

La técnica descrita se aplica a la docencia de los dispositivos μP , en la asignatura Sistemas Electrónicos Digitales, que se basa en los conocimientos adquiridos en asignaturas previas que son Fundamentos de Electrónica y Electrónica Digital. Es decir, se reutilizan repetidas veces elementos previamente estudiados. No existen dispositivos nuevos sino reorganización de los ya conocidos dando lugar a estructuras nuevas más complejas.

En general puede ser utilizada en la formación de μP siempre que se disponga de los conocimientos previos necesarios.

Esta técnica es también muy útil en enseñanza no presencial ya que permite ir guiando a los estudiantes en la realización de las distintas partes y es fácilmente documentable.

V. IMPLEMENTACIÓN

La implementación del método propuesto utiliza tres elementos básicos:

1. Especificación de los objetivos a lograr. Este trabajo parte de una especificación para el μP que se basa en una arquitectura muy clásica y bien conocida, tipo Von Neumann [11], que dispone de dos buses internos y tres externos, como se muestra en la figura 3.
2. Esquemas de cada uno de los elementos del μP realizados con dispositivos ya conocidos. Algunos de los esquemas propuestos se pueden ver en las figuras de los apartados que siguen.
3. Cronogramas que describen el funcionamiento de las partes. A lo largo de este trabajo se muestran algunos de los cronogramas utilizados.

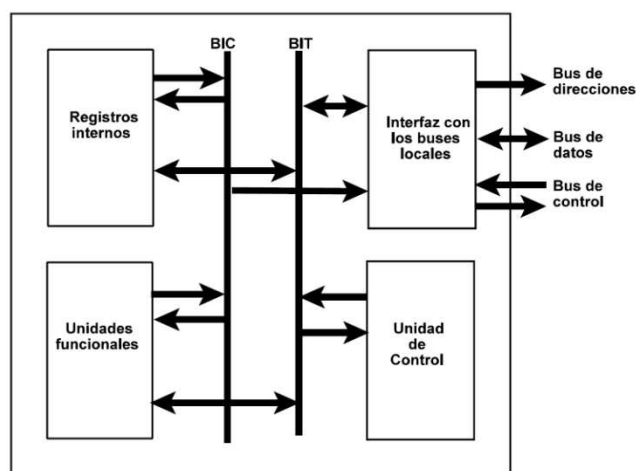


Figura 3. Esquema de bloques del μP propuesto.

A. Buses y señales

Los buses externos al dispositivo reciben la denominación clásica en esta arquitectura: bus de direcciones (AB), de datos (DB) y de control (CB).

Los buses internos del dispositivo se denominan BIT (Bus Interno de Transferencias) y BIC (Bus Interno de Control). Todos los bloques internos del μP se interconectan por medio de estos dos buses. Por medio del BIT se transfiere internamente la información tanto de direcciones como de datos. Es un bus homogéneo de 16 bits compartido por todos los elementos que lo necesitan. La técnica de compartición de bus utilizada es por desconexión (triestado). El BIC es un bus heterogéneo que contiene todas las señales de control necesarias para el funcionamiento de todos los elementos. La gran mayoría de las señales de este bus nacen en la UC (Unidad de Control) del μP . Esta unidad es un elemento microprogramado en base a una memoria ROM (Read Only Memory), como se describe más adelante.

Dado que este es un desarrollo orientado específicamente a la docencia, se debe tener mucho cuidado con que las señales activas por nivel siempre tengan su actividad al

mismo nivel (nivel bajo) y las señales activas por flanco lo sean siempre con el flanco ascendente. Así mismo, es necesario que la nomenclatura sea lo más uniforme posible de forma que la etiqueta asociada a cada señal aporte una idea de su función. Así, las señales de escritura de todos los registros se denominan WR_xx de forma genérica, donde "xx" se sustituye por las siglas del registro que se trate. En el caso concreto del registro contador de programa (PC), la señal de escritura se denomina WR_PC y la del registro A es WR_A.

También se ha de tener cuidado para que los nombres de las señales reflejen su nivel activo. Por ejemplo, la señal /OE_PC indica que es una señal activa a nivel bajo (/ = L) y que habilita las salidas (Output Enable) del registro PC.

Como consecuencia de estos criterios, los estudiantes pueden deducir los nombres de las señales de control de cualquier elemento conociendo su función o viceversa. En el caso del registro A, la señal de lectura se denomina /OE_A y la señal de lectura del registro SP (Stack Pointer) se llama /OE_SP.

B. Elementos

Para llevar a cabo esta técnica docente se desarrollan todos los elementos del dispositivo final para así justificar tanto la circuitería como las instrucciones.

En la figura 4 se muestra el caso específico de uno de los elementos que incorporan todos los μP; el registro PC. En

las especificaciones de diseño se describe este elemento con las siguientes características:

- Contador binario de 16 bits
- Cuenta adelante (up)
- Contenido cargable de 16 bits
- Salida triestado de 16 bits

El esquema representado en la figura 4a) cumple con estas especificaciones y se realiza usando dispositivos simples como son los cuatro elementos 74LS191 que constituyen el contador y los dos elementos 74LS244 que tienen la misión de proporcionar las características triestado al elemento en su conjunto. El símbolo para este elemento es el mostrado en la figura 4b). Este es un diseño genérico para contadores up-down de 16 bits, cargables y con salida triestado. El contador de programa es un caso particular de este tipo de contadores en el que la señal /INC se mantiene permanentemente a nivel bajo.

Tan importante es que el estudiante conozca el esquema de cada elemento como el cronograma que describe su funcionamiento. Para el caso que se está describiendo, la figura 5 representa el cronograma correspondiente. En ella, las señales de control son WR_PC, /OE_PC y CK_PC. El funcionamiento de cada elemento se puede verificar por medio de simulación sobre TINA_TI® o similar [12].

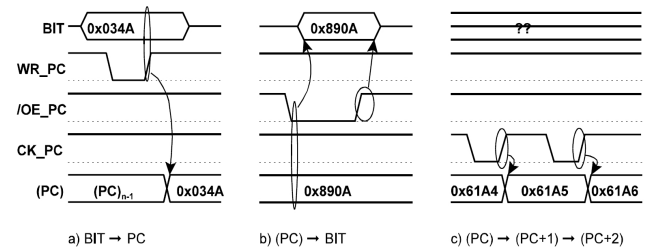


Figura 5. Cronograma de funcionamiento del registro PC.

- a) Escritura del registro contador
- b) Lectura del registro contador
- c) Incremento del contenido

La figura 6 muestra un segundo ejemplo de realización de un bloque funcional con elementos comerciales. En este caso se trata del bloque de registros internos y, concretamente, del conjunto de registros de usuario, que está formado por cinco registros denominados A, B, C, D y E. En esta figura, los registros B y D aparecen representados como bloques funcionales porque tienen la propiedad de poder conectarse al LSB (Least Significant Byte, octeto de menor peso) o al MSB (Most Significant Byte, octeto de mayor peso) del BIT y ello implica que no se implementan con un dispositivo simple como sucede con los otros registros sino que su esquema es como se muestra en la figura 7. El registro en sí mismo es del mismo tipo que los otros (74LS374); si bien la particularidad de este conjunto radica en el hecho de que se utilizan dispositivos del tipo 74LS244 para hacer las conexiones al LSB o al MSB del BIT, según sea el estado de la señal de control /MSB_N.

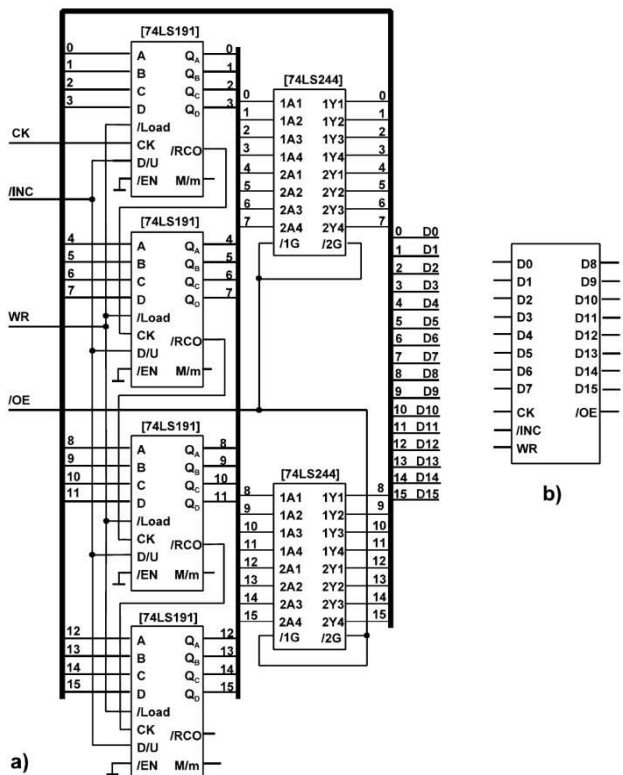


Figura 4. Esquema del registro PC realizado con elementos comerciales.
a) Esquema digital
b) Símbolo

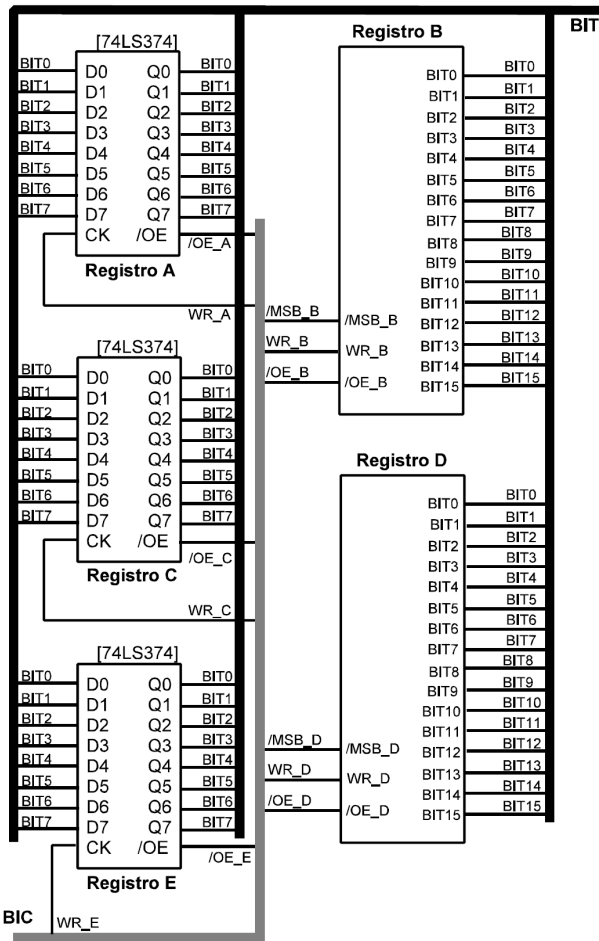


Figura 6. Esquema del bloque registros internos de usuario.

Aplicando esta forma de hacer a cada uno de los elementos del μP se llega a la construcción del nuevo dispositivo.

C. La Unidad de Control

La UC del μP es un elemento especial ya que es la que controla el funcionamiento de todos los demás elementos del μP . La figura 8 muestra el esquema de bloques de este elemento. En este caso se ha optado por realizar un circuito secuencial basado en una memoria ROM cuyo contenido representa paso a paso la evolución de cada una de las señales. En el caso que se contempla en este trabajo, el número de señales que genera la UC es 63. Por otro lado, el tamaño de la memoria ROM (cantidad de direcciones) queda determinado por el número de códigos de instrucción que se utilizan en este procesador que es 195. Sin embargo, se ha utilizado una memoria con capacidad para 256 códigos diferentes disponiendo, cada uno de ellos, de hasta 32 pasos para su ejecución. Es decir, que el número de posiciones de memoria es de $256 \times 32 = 8192$. Por lo tanto, el tamaño necesario de memoria ROM es $8192 \times 63 = 515466$ bits.

En la figura 8 se puede ver que la UC trabaja con un reloj de frecuencia cuádruple a la del reloj externo del

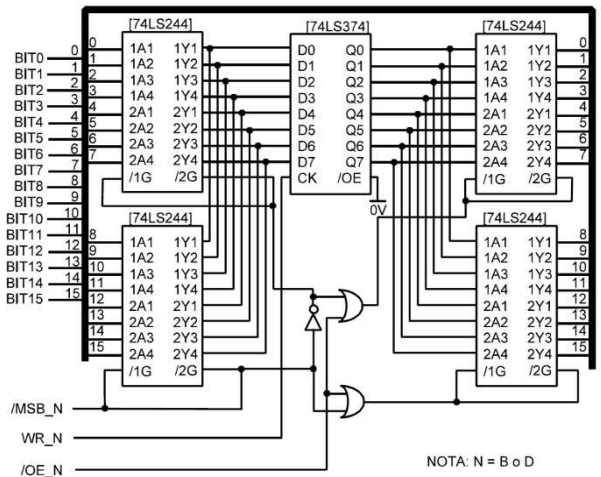


Figura 7. Esquema de los registros B y D de la figura 6, donde N, en las señales de control, se sustituye por B o por D según corresponda.

procesador. Con esto se logra una alta velocidad de ejecución de las instrucciones.

La memoria ROM se organiza en tantas zonas como códigos de instrucción de forma que el propio código de instrucción es una parte del direccionamiento. La otra parte del direccionamiento la aporta un contador binario de 5 bits que suministra los 32 pasos disponibles. La figura 9 muestra una parte del esquema digital de la UC. En ella se puede ver como se ha organizado el direccionamiento de la memoria ROM según lo descrito anteriormente.

El contenido de la memoria ROM representa la evolución de las señales de control en cada uno de los instantes de los distintos ciclos funcionales. Para obtener el contenido de la ROM se parte del cronograma de cada ciclo de funcionamiento del cual se obtienen los valores de las

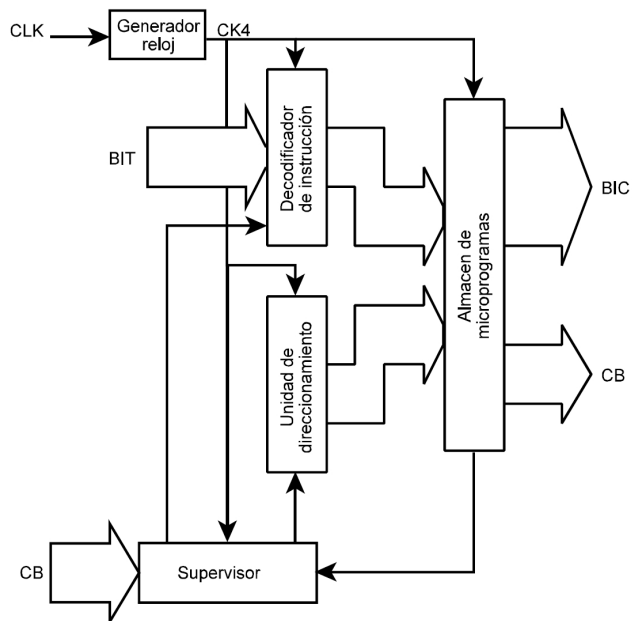


Figura 8. Esquema de bloques de la UC.

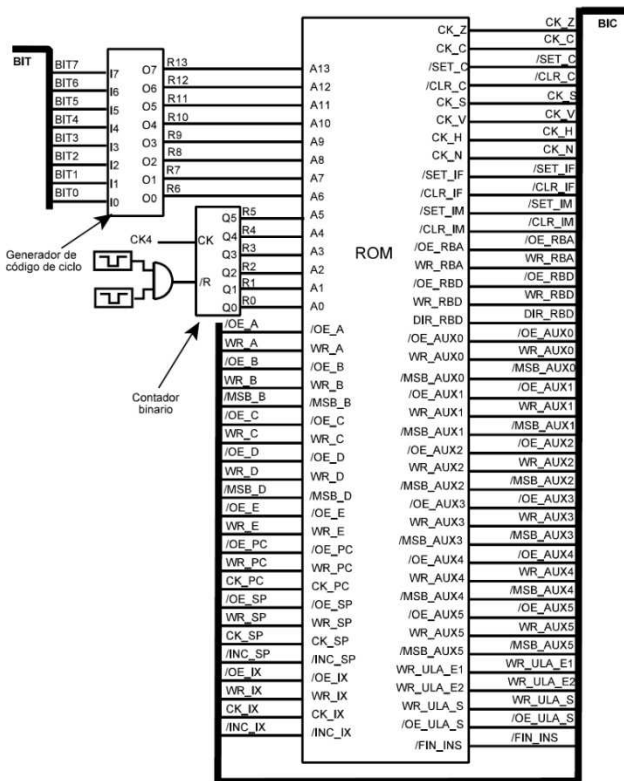


Figura 9. Esquema parcial de la UC mostrando 63 señales de control.

señales en cada instante o, lo que es lo mismo, el contenido de la memoria ROM.

La figura 10 muestra el cronograma que desarrolla la UC durante el ciclo de búsqueda del código de operación de una instrucción. En esta figura se puede ver que las señales de los buses externos AB y DB y del bus interno BIT se muestran en el formato "bus" mientras que las señales de los buses de control BIC (/STARC, /STARTI, /OE_PC, CK_PC, WR_RBA, DIR_RBD, /OE_RBD y WR_RI) y BLC (/MEM, /RD y /READY) se muestran independientemente. Esto es así para poder deducir de estas últimas señales el contenido de la ROM. Este cronograma relaciona las señales internas del μP con las señales externas del mismo.

Cada uno de los ciclos funcionales dispone de un cronograma propio y cada una de las instrucciones disponibles en el μP consta de una colección de ciclos funcionales. En resumen, el dispositivo realiza un número limitado de ciclos básicos que combinándolos da lugar a la ejecución de las instrucciones.

VI. RESULTADOS Y CONCLUSIONES

Con el uso de la técnica propuesta se consiguen cuatro objetivos:

1. Se da continuidad a la materia respecto a las asignaturas precedentes (sólo hardware), haciendo evolucionar el conocimiento de los estudiantes de forma progresiva utilizando de forma reiterada los conocimientos que ya poseen. De esta forma, los estudiantes se sienten seguros y

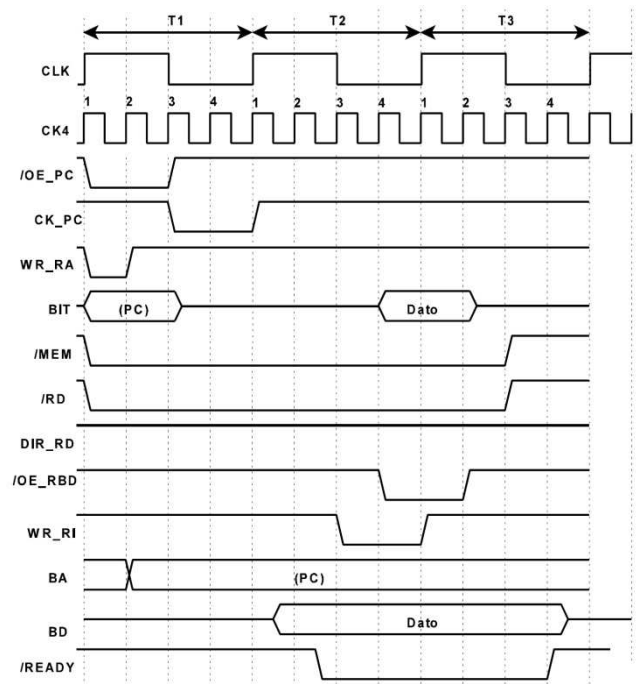


Figura 10. Cronograma del ciclo de búsqueda del código de instrucción.

capaces de desarrollar las distintas partes que en otras circunstancias aparecen muy oscuras.

2. Hace posible que los estudiantes establezcan la relación hardware-software que muchos de ellos no sabían cómo establecerla.

3. Establece una interactividad sinérgica en los estudiantes ya que ellos son parte del dispositivo final, se trata de su desarrollo.

4. Facilita que los estudiantes adquieran experiencia en la utilización de los recursos ya existentes, los conocimientos que ya han adquirido en otras asignaturas.

Esta metodología se ha utilizado desde el año 2000 en la titulación de Ingeniero Técnico Industrial en Electrónica Industrial de la Escuela Politécnica Superior de la Universidad de Málaga, con un número medio de 50 estudiantes por curso. En este plan de estudios la materia se impartía durante el segundo cuatrimestre del primer curso. En la nueva titulación de Grado en Ingeniería Electrónica Industrial, la materia se imparte en el segundo semestre de tercer curso.

A lo largo de este periodo de tiempo se ha visto que los estudiantes son capaces de resolver situaciones especialmente complejas como son la implementación de nuevos bloques funcionales o nuevas instrucciones. Esto da una idea del nivel de conocimiento del funcionamiento de todo el conjunto del dispositivo. No hay que olvidar que para poder implementar esta técnica es necesario que los estudiantes tengan la formación apropiada. Por eso, al comienzo del curso se realiza una encuesta anónima sobre los conocimientos necesarios y a partir de los valores estadísticos obtenidos de ella se decide si realizar o no seminarios específicos sobre las partes que se encuentren a más bajo nivel de conocimiento.

Al finalizar el curso, los estudiantes disponen de más conocimiento sobre μP que con las técnicas tradicionales y, además, estos conocimientos están más afianzados y reflexionados, debido su implicación en el desarrollo paso a paso de cada una de las partes del interior del μP . En general, los estudiantes reconocen tener una mejor perspectiva y un conocimiento más profundo de la circuitería, quedándose gratamente sorprendidos de la facilidad de trabajo y estudio. Además, se ha observado un incremento importante en la tasa de estudiantes aprobados en esta materia. Anteriormente a la utilización de esta técnica la tasa de aprobado era inferior al 50% y desde su aplicación es superior al 70%.

La evaluación de los conocimientos adquiridos se realiza por varios métodos:

- a) Exámenes de evaluación al finalizar cada uno de los tres bloques en que desarrolla el temario:

1. Arquitectura.
2. Implementación.
3. Utilización.

Con estas evaluaciones se realiza un seguimiento del estado de comprensión de la materia por parte del alumno. Esto permite un ajuste dinámico de la docencia para optimizar los resultados. Estos ajustes suelen dar lugar a la impartición de seminarios específicos de algunas de las partes.

La valoración de estas evaluaciones es del 25% de la calificación final ya que representan conocimientos parciales pero no habilidades de conjunto.

- b) Tareas de seguimiento consistentes en:

1. Realización del esquema de alguna de las partes no descritas.
2. Realización del microprograma de instrucciones no descritas o nuevas.
3. Realización del esquema y del programa de una aplicación con el dispositivo.

Estas tareas se realizan a lo largo del curso conforme lo permite la evolución del mismo en el tiempo. Cada estudiante ha de defenderlas frente al profesor.

Las tareas de seguimiento permiten que los alumnos conozcan su nivel de habilidad en la materia, sirviéndoles de entrenamiento para la realización de la prueba final.

Estas tareas se valoran al 15% de la calificación final puesto que son realizadas en plazos de tiempo relativamente largos y auxiliados por libros y abierto a la posibilidad de realización en grupo.

- c) Examen final consistente en:

1. Cuestionario de respuestas breves sobre la arquitectura del dispositivo.
2. Ejercicio de aplicación del dispositivo (hardware y software).
3. Desarrollo del microprograma de una instrucción no descrita (sin la fase de búsqueda).

En esta prueba los alumnos demuestran sus habilidades en el conjunto de la materia.

El examen final se valora al 60% de la calificación final ya que es una evaluación realizada personalmente,

con limitación del tiempo de realización y sin soporte externo.

AGRADECIMIENTOS

Este trabajo ha sido parcialmente financiado por la Universidad de Málaga en el marco del Campus de Excelencia Internacional Andalucía Tech.

REFERENCIAS

- [1] S. Savanah and M. Parsell (2013) How to apply active learning techniques. Learning through meaning. Sidney: Macquarie University, ISBN: 978-0-9871425-0-4.
- [2] C. E. Hmelo-Silver (2004) "Problem-Based Learning: What and How Do Students Learn?", Educational Psychology Review, vol. 16, no. 3, pp. 235-266.
- [3] I. Biel Portero, J. García Cívico, and D. González Ortiz (2011) "Entornos Personales de Aprendizaje (PLE): una red de posibilidades", II Jornadas sobre Docencia del Derecho y Tecnologías de la Información y la Comunicación. Barcelona, Spain.
- [4] L. Castañeda and J. Adell (Eds.) (2013) *Entornos Personales de Aprendizaje: claves para el ecosistema educativo en red*, Alcoy: Marfil, ISBN: 978-84-268-1638-2.
- [5] T. L. Floyd (2000) *Fundamentos de Sistemas Digitales*, New Jersey: Prentice Hall, ISBN: 84-205-2994-X.
- [6] Zilog. *Z80 Family CPU User Manual. User Manual*. UM008005-0205.
- [7] Microchip Technology Inc. (2008) *PIC24FJ64GA004 Family Data Sheet*. DS39881C.
- [8] P. J. Sotorrió and E. Ruiz, (2004) *Sistemas Basados en Microprocesadores*, Málaga: SPICUM, ISBN: 84-9747-009-5.
- [9] G. Beauchamp and S. Kennewell (2010) "Interactivity in the classroom and its impact on learning", *Computers and Education*, vol. 54, no. 3, pp. 759-766.
- [10] S. Schwartz and M. Pollishuke (1995) *Aprendizaje activo: una organización de la clase centrada en el alumnado*, Madrid: Narcea, ISBN: 978-84-277-1129-7.
- [11] P. E. Ceruzzi (2003) *A History of Modern Computing*, 2nd edition, Massachusetts: The MIT Press, ISBN 0-262-53203-4.
- [12] Texas Instruments (2008) Getting Started with TINA-TI™, SBOU052A–August 2007–Revised August 2008.